

FACHBEREICH 1: PHYSIK/ELEKTROTECHNIK
INSTITUT FÜR THEORETISCHE ELEKTROTECHNIK UND MIKROELEKTRONIK (ITEM)

Zuverlässige digitale Signalverarbeitung unter extremen Umweltbedingungen im OFDM Downlink

*Dem Fachbereich Physik/Elektrotechnik der Universität Bremen vorgelegte Dissertation
zur Erlangung des akademischen Grades
DOKTOR-INGENIEUR (DR.-ING.)*

EINGEREICHT VON
Dipl.-Ing. Kris Sven Niederkleine

REFERENT:	PROF. DR.-ING. STEFFEN PAUL
KORREFERENT:	PROF. DR. SC. TECHN. ANDREAS P. BURG
PRÜFER:	PROF. DR.-ING. NANDO KAMINSKI
PRÜFER:	PROF. DR.-ING. RAINER LAUR

TAG DER EINREICHUNG:	25.01.2022
TAG DES PROMOTIONSKOLLOQUIUMS:	23.08.2022

KURZFASSUNG

Die Zuverlässigkeit digitaler Signalverarbeitung wird bei vielen Anwendungen als gegeben angenommen, wobei diese Ansicht in Abhängigkeit von Technologie und Umgebungsbedingungen durchaus auch signifikant erschüttert werden kann. Mit Mäh- und Saugrobotern, automatisierten Temperatursteuerungen der Wohnung oder Bewässerungssystemen für Zimmer-, Garten- oder Balkonpflanzen hat die Signalverarbeitung auch Einzug im Endverbrauchermarkt gehalten. Die Herausforderungen jeder Applikation zur Sicherung eines ungestörten, unfallfreien Betriebs sind individuell und müssen auch die Umgebungsbedingungen berücksichtigen. Vorgenannte Applikationen unterscheiden sich aber grundsätzlich von beispielsweise Applikationen in der Raumfahrt. Dort ist die Kritikalität auch durch die praktisch nicht gegebene Möglichkeit der Reparatur oder des kurzfristigen und kostengünstigen Austausches von Komponenten zusätzlich erhöht.

An einen für diese Arbeit exemplarisch betrachteten Satelliten werden somit höchste Ansprüche für einen langfristigen Betrieb gestellt. Die dem entgegenstehenden Faktoren reichen von mechanischen Vibrationen und Einwirkungen beim Transport in einer Trägerrakete, dem Aufklappen der Sonnensegel über enorme Temperaturschwankungen und der Problematik aufgrund mangelnder Atmosphäre bei der Kühlung von Komponenten bis zu Strahlungseinflüssen des Kosmos. Begegnet wird diesen Faktoren durch höchste Ansprüche in den Bereichen Entwicklung, Produktion, Tests sowie beispielsweise der Ausnutzung von Redundanzen.

In dieser Arbeit wird eine weitergehende Möglichkeit in Form eines algorithmischen Vorgehens betrachtet und dazu ein Simulationsmodell erarbeitet, welches die folgenden Einflussfaktoren berücksichtigt:

- Variationen des Herstellungsprozesses von Halbleiterstrukturen (P)
- Schwankungen in der Versorgungsspannung von Bauteilen (V)
- (stetige Veränderungen) der Umgebungstemperatur (T)
- Betrieb über einen langen Zeitraum und damit verbundenen Alterungseffekten (A), sowie

- (kosmischer) Strahlung (R)

Dieses ganzheitliche Simulationsmodell berücksichtigt die vorgenannten Veränderungen auf physikalischer Ebene und macht die Auswirkungen auf eine elektronische Schaltung auf digitaler Ebene und unter der Annahme einer binären Repräsentationsmethodik algorithmisch nutzbar. Durch die Berücksichtigung der physikalischen Effekte und deren korrekte Überlagerung ist somit ein sehr präzises Modell entwickelt worden, das erheblich realistischere Aussagemöglichkeiten gegenüber einer simplen Überlagerung (Summation) einzeln betrachteter *Worst-case* Abschätzungen bietet. Mit der Schaffung eines derartigen Verhaltensmodells für einzelne MOS-Transistoren können nun beliebige Schaltungen, beispielsweise einer Speicherzelle, entworfen und simuliert werden. Die zugehörigen Ergebnisse sind genauso Teil dieser Arbeit, wie die Analyse und Wirkung der zuvor genannten (umgebungsbedingten) Einflussgrößen auf die Abfolge und Resultate eines Algorithmus.

Mit der Wahl eines Zahlenformates lässt sich sodann der Sprung von der Speicherung eines Bits in einer vorgenannten Speicherzelle hin zur algorithmischen Verarbeitung schaffen. Genau hier wird durch eine neuartige Zusammenführung bekannter Hardware und einer (fast) vergessenen binären Darstellungsform reeller Zahlen ein Beitrag zur Steigerung der Zuverlässigkeit in der Datenverarbeitung -und damit auch zur eingangs genannten bevorstehenden nächsten Entwicklungsstufe- geleistet.

Die Wahl fällt für diese Arbeit auf eine stochastische Darstellungsform, für die eine inhärente Fehlertoleranz, hohe Systemtakte, enorme Parallelisierbarkeit und einfachste Implementierungen (häufig direkt durch logische Gatter) hergeleitet und gezeigt werden.

Am Beispiel einer OFDM Empfangsstruktur wird das Potential des aktuellen Entwicklungsstandes exemplarisch für die Berechnung

- einer Fourier-Transformation (DFT/FFT),
- der Synchronisation mittels einer Autokorrelationsfunktion,
- sowie der Kanalentzerrung durch eine komplexe Division

simuliert.

Die Ergebnisse unter Ausnutzung des stochastischen Zahlenformates werden denen einer Festkommadarstellung, sowie einer idealen Referenz gegenübergestellt. Die erzielten Resultate sind mehr als vielversprechend und belegen die erwartete Robustheit des stochastischen Zahlenformates. Unter idealen Bedingungen soll das für den stochastischen Ansatz (etwas) gröbere Auflösungsvermögen und die daraus resultierende (leicht) ungenauere Näherung an den Idealwert aber nicht unerwähnt bleiben. Dies lässt sich mit Variation der Länge des Datenstroms an die Bedürfnisse des Anwenders anpassen. Diese Genauigkeit wird von dem stochastischen Verfahren auch noch unter Bedingungen erreicht, die bei der Festkommadarstellung zu völlig unbrauchbaren Zufallsergebnissen geführt haben.

In konsequenter Fortsetzung der Verschaltung mehrerer stochastisch aufgebauter Berechnungs-/Funktionsblöcke, musste allerdings auch die Notwendigkeit weiterer Forschungsarbeit zur Optimierung und Anpassung festgestellt werden. Ursächlich ist die Abbildbarkeit eines sehr begrenzten Zahlenbereichs, der nur durch einen Gewichtungsfaktor der einzelnen binären Stellen zu Lasten der Auflösengenauigkeit vergrößert werden kann. Eine einfache Addition zweier Summanden eines Zahlenbereiches erfordert im Zielbereich die doppelte Größe des Betrages. Zum Abschluss der Arbeit werden dazu mögliche Ansatzpunkte für weitere Entwicklungen aufgezeigt.

ABSTRACT

The reliability of digital signal processing is taken for granted in many applications, while this view can be significantly shaken depending on technology and environmental conditions. Through applications such as mowing and robotic vacuum cleaners, automated temperature controls for the home, or irrigation systems for indoor or garden/balcony plants, signal processing has also made its inroads into the consumer market. The challenges of each application to ensure undisturbed, accident-free operation are individual and must also consider the environmental conditions. However, the aforementioned applications differ fundamentally from applications in space, for example. There, the criticality is also increased by the practically non-existent possibility of repair or replacement of components at short notice or at low costs.

The satellite considered as an example for this work therefore has to meet the highest requirements for long-term operation. The factors opposing this range from mechanical vibrations and impacts during transport in a launcher, the unfolding of solar panels, through enormous temperature fluctuations and the problems caused by the lack of atmosphere for cooling components, to the effects of radiation from the cosmos. These factors are countered by the highest demands in the areas of development, production, testing and, for example, the utilization of redundancies.

In this work, the additional encounter possibility in the form of an algorithmic approach is considered. Furthermore, a simulation model is developed, which considers the following influencing factors

- variations during the manufacturing process of semiconductors (P)
- variations of the supply voltage of a device (V)
- changes of the operating and environmental temperature (T)
- operation during a long period of time leading to ageing effects (A), as well as
- (cosmic) radiation (R)

This holistic simulation model takes into account the aforementioned changes at the physical level and makes the effects on an electrical circuit algorithmically useful at the

digital level while assuming a binary representation methodology. Precisely by taking into account the physical effects and its correct superposition, a very precise model has been developed, which is much more realistic than a simple superposition (addition) of individually considered worst case estimations could ever offer. With the creation of such a behavioral model for single MOS transistors, any circuit, e.g. of a memory cell, can now be designed and simulated. The related results are as much a part of this work as the analysis and effect of the (environmental) factors mentioned above on the sequence and results of an algorithm.

With the choice of a number format, the leap from the storage of a bit in a previously mentioned memory cell to algorithmic processing can be made. Exactly here, by a novel combination of known hardware and an (almost) forgotten binary representation form of real numbers, a contribution is made to the increase of reliability in data processing - and thus, also to the aforementioned upcoming next stage of development.

The choice for this work falls on a stochastic representation form, for which an inherent fault tolerance, high system clocks, enormous parallelizability and simplest implementations (often directly by logical gates) are derived and shown.

Using the example of an OFDM receive structure, the potential of the current state of development is exemplified for simulating ...

- a Fourier transform (DFT/FFT)
- the autocorrelation for synchronizing
- a channel equalizer using a complex division

The results using the stochastic number format are compared to those of a fixed point representation, as well as an ideal reference. The obtained results are more than promising and prove the expected robustness of the stochastic number format. Under ideal conditions, the (somewhat) coarser resolution for the stochastic approach and the resulting (slightly) less accurate approximation to the ideal value should not go unmentioned. However, this can be adjusted to the user's needs by varying the length of the data stream. This accuracy is achieved by the stochastic method, even under conditions which have led to completely unusable random results with the fixed point representation.

In consistent continuation of the interconnection of several stochastically constructed calculation/function blocks, the necessity of further research work for optimization and adaptation had to be determined. The cause is the representability of a very limited number range, which can be increased only by a weighting factor of the individual binary digits at expense of the resolution accuracy. A simple addition of two summands of a certain number range requires in the target range the double size of that original range. At the end of the work, possible starting points for further developments are pointed out.

VORWORT

Die vorliegende Arbeit entstand während meiner Tätigkeit als wissenschaftlicher Mitarbeiter am Institut für Theoretische Elektrotechnik und Mikroelektronik (ITEM) der Universität Bremen im Arbeitsbereich Kommunikationselektronik. Eine Vielzahl an Personen hat diese Arbeit beeinflusst und unterstützt, deren Beiträge ich an dieser Stelle dankbar erwähnen möchte.

Mein erster und ganz besonderer Dank richtet sich an Herrn Prof. Dr.-Ing. Steffen Paul für die Ermöglichung und Betreuung der Promotion, sowie der Unterstützung bei der Fertigstellung der Dissertation. Ich bin dankbar für die Kommentare, Hinweise und methodischen Ratschläge, sowie die Finanzierung meiner Beschäftigung sowie aller Reisen zu internationalen Konferenzen. Darüber hinaus erhielt ich ausreichend Raum, um der eigenen Kreativität und dem Forschungsziel nachgehen zu können. Ebenso möchte ich Herrn Prof. Dr. Sc. Techn Andreas P. Burg von der École Polytechnique Fédérale de Lausanne (EPFL) für die Übernahme des Koreferates und seinem Interesse an der vorliegenden Thematik danken. Für weitere Anmerkungen und die kurzfristige Übernahme der Prüfertätigkeit bin ich Herrn Prof. Dr.-Ing. Nando Kaminski (Institut für elektrisch Antriebe, Leistungselektronik und Bauelemente der Universität Bremen), sowie Herrn Prof. Dr.-Ing. Rainer Laur (ITEM der Universität Bremen) sehr verbunden. So eine Arbeit entsteht und wächst auch durch regelmäßigen Austausch mit den Kollegen denen ich an dieser Stelle meine Verbundenheit für Diskussionen, Denkanstöße, Hinweise und Unterstützung von unlösbar erscheinenden Problemen aussprechen möchte.

Für das Korrekturlesen von Publikationen, sowie die Unterstützung bei organisatorischen Dingen und Dienstreisen danke ich Frau Valerie Gerdes und Frau Alexandra Avenius. Großer Dank gebührt ebenfalls Herrn Michael Peeper, sowie den technischen Mitarbeitern, mit denen ich eng zusammengearbeitet habe.

All dies wäre aber ohne die unermüdliche Unterstützung, Motivation und gewissenhafte Durchsicht dieser Arbeit seitens meiner Familie nicht möglich gewesen. Mein besonderer Dank dafür geht an meine Eltern sowie meinen Bruder, die so maßgeblich zum Erfolg dieser Arbeit beigetragen haben.

INHALTSVERZEICHNIS

1. Einleitung	1
1.1. Motivation	1
1.2. Ziel der Arbeit	5
1.3. Stand der Technik.	6
1.4. Gliederung der Arbeit	9
2. Herausforderungen digitaler Signalverarbeitung	11
2.1. Binäre Repräsentierung	13
2.2. Unzuverlässige Hardware	14
2.3. Signalverarbeitungsbeispiel und Modellbildung	18
3. Einflussparameter und Umgebungsbedingungen	21
3.1. Temperatureinflüsse	24
3.2. Strahlungseinflüsse	28
3.2.1. Ionisation (TID, SEE).	29
3.2.2. Gitterschäden (DD)	35
3.2.3. Strahlungseinflüsse im System- und Schaltungsentwurf	37
4. Simulationsmodell	43
4.1. Prozessvariationen	43
4.2. Versorgungsspannungsschwankungen.	45
4.3. Alterung	47
4.4. Ganzheitliches PVTAR-Simulationsmodell	48
4.4.1. Implementierung.	48
4.4.2. Abstraktion auf höhere Ebenen	51
4.4.3. Zusammenfassung/Ausblick	56
5. Hardwaremodelle	59
5.1. D-FlipFlop	60
5.2. SRAM	66
6. Zahlenformate	73
6.1. Stochastische Darstellungen	74
6.1.1. Unipolare Darstellung	75
6.1.2. Bipolare Darstellung	77

6.1.3. Zweizeilige Darstellung	78
6.1.4. Arithmetik	81
6.1.5. Zusammenfassung, abschließende Betrachtungen.	98
7. Stochastisches Rechnen im Zusammenhang mit einer OFDM Übertragung	101
7.1. DFT/FFT	104
7.2. Synchronisation	113
7.3. Entzerrung	118
7.4. OFDM Übertragungsstrecke.	124
7.4.1. Referenzergebnisse	125
7.4.2. FFT	127
7.5. Zusammenfassung und Schlussbetrachtung	129
8. Zusammenfassung	133
Abkürzungsverzeichnis	137
Symbolverzeichnis	144
Abbildungsverzeichnis	148
Tabellenverzeichnis	149
Literaturverzeichnisse	151
Eigene Publikationen	151
Betreute studentische Arbeiten	151
Referenzen	152
Glossar	181

■ 1.1 Motivation

Die Schaltungsimplementierung digitaler Signalverarbeitung ist so vielseitig wie die eigene Vorstellungskraft bezüglich der möglichen Einsatzbereiche. Im Endverbrauchersegment werden Sensoren angesteuert beziehungsweise die aufgenommenen Messdaten gespeichert, visualisiert oder an einen Server im Internet übertragen. Die Anwendungslandschaft umfasst beispielsweise einfache Wetterstationen, Computer, den Mobilfunkbereich, Sprachsteuerungen oder vereint diese Bereiche beispielsweise im Zusammenhang mit der Hausautomatisierung. Diese Beispiele mögen die Vielzahl konkreter Anwendungen der digitalen Signalverarbeitung erkennen lassen.

Ein Ausfall derartiger Systeme ist für den Nutzer zweifelsohne ärgerlich, aber je nach der Art der Nutzung, des Einsatzes normalerweise nicht kritisch, gar bedrohlich oder mit immensen Kosten verbunden. Die Schnelllebigkeit in diesem Bereich ist vergleichsweise hoch; im Sinne des Austausches durch die nächste Entwicklungsgeneration, oder auch durch die Vielzahl der verfügbaren Anbieter verschiedenster Lösungen, wird dies bestätigt. Besonders hohe Anforderungen an die Zuverlässigkeit bzw. die Funktionalität derartiger Schaltungen sind gegenüber bestimmten Funktionalitäten oder den Anschaffungskosten somit nicht von vorrangigem Interesse. Diese Sichtweise kann sich allerdings schnell umkehren, wenn der Blick auf andere Anwendungen beziehungsweise Bereiche gerichtet wird. Im industriellen Umfeld (beispielsweise in Produktionsstraßen der Automobilfertigung) arbeiten Roboter beispielsweise in unmittelbarer Nähe mit Menschen, sodass Fehlfunktionen durchaus sehr schnell zu ernsthaften Verletzungen führen könnten. Der Bedarf an neuen Funktionen und Möglichkeiten ist also eher zweitrangig. In anderen Anwendungen ist die Umgebung z.B. durch extreme Temperaturen oder Strahlung derart lebensfeindlich, dass etwaige Arbeiten (zum Beispiel in der Nähe des Reaktors eines Kernkraftwerkes) per Fernsteuerung oder autonom erfolgen. Der Zuverlässigkeit der Funktionalität wird hier eine Priorität eingeräumt. Sicherlich lassen sich problemlos

weitere Beispiele finden. Unschwer nachvollziehbar dürfte aber sein, dass insbesondere abhängig vom Einsatzgebiet, ein nicht unerheblicher Bedarf an sicherer und zuverlässiger digitaler Signalverarbeitung besteht.

Wird der Fokus für etwaige Anwendungen gar von terrestrischen hin zu orbitalen Raumfahrtapplikationen geändert, kommen noch weitere Aspekte bezüglich der Zuverlässigkeit/Wartungsarbeiten/Kosten et cetera hinzu. Vorgenannte charakterisierende Eigenschaften der Umgebung für eine Applikation haben allerdings nicht nur Auswirkungen auf die Gesundheit eines Menschen, sondern auch auf die Funktionsweise einer (digitalen) elektronischen Schaltung. Es bedarf also sowohl einer ausgiebig getesteten Algorithmik, wie auch einer entsprechenden Zuverlässigkeit auf Hardwareebene.

Raumfahrtapplikationen im Allgemeinen, und somit auch ein exemplarischer Satellit, fassen im Wesentlichen folgende Herausforderungen zusammen:

- Es bedarf einer drahtlosen Kommunikationsmöglichkeit zur Erde, um den zgedachten Zweck (beispielsweise der Ausstrahlung von Rundfunksignalen) nachkommen zu können.
- Im Normalfall wird ein langfristig, autark arbeitendes System angestrebt, bei dem Wartungsarbeiten prinzipiell vermieden werden.
- Mechanische, sowie thermische Einflüsse bis zum Einsatzort, sowie für die Dauer des Betriebs, auch aufgrund der Abwesenheit einer Atmosphäre, oder dem Zu- und Abwenden zur Sonne, dürfen keine Auswirkungen auf die Funktionalität haben.
- Die Intensität kosmischer Strahlung in Form von geladenen Teilchen/Ionen darf keinen Einfluss auf die zuverlässige Arbeitsweise haben.

Das genannte Beispiel eines Satelliten fällt damit in die Kategorie, die von den einschlägigen Raumfahrtorganisationen/-behörden (*European Space Agency* (ESA), *National Aeronautics and Space Administration* (NASA), *Japan Aerospace Exploration Agency* (JAXA), *Canadian Space Agency* (CSA), ...) als "... where failure is not an option" (etwa 'wo eine Fehlfunktion nicht tolerierbar ist') bezeichnet wird. Als zweiter 'Slogan' ist im *European Council/Cooperation of Space Standardization* (ECSS) Standard [ESA08] der Satz "*There is no space system in which radiation effects can be neglected*" zu finden. Er stellt die Wichtigkeit der Strahlungseinflüsse in den Vordergrund, da 'es kein Raumfahrtsystem gibt, bei dem Strahlungseffekte vernachlässigt werden können'.

Aus den eingangs genannten, eher allgemeinen Aspekten können die folgenden konkreten Faktoren abgeleitet werden, die Einfluss auf die Funktionalität elektronischer Komponenten ausüben können:

- Fertigungsbedingte Streuungen
 - unvermeidbare Streuungen bei der Fertigung von integrierten elektronischen Komponenten

- Versorgungsspannung
 - Die Versorgung mit elektrischer Energie hängt von der Strahlungsintensität der Sonne auf photovoltaischen Sonnensegeln, sowie etwaiger Zwischenspeicherung ab.
 - Schwankungen in der Versorgungsspannung können Einfluss auf Taktfrequenzen haben und damit massiven Einfluss auf die Funktionalität ausüben.
- Temperatur:
 - möglicher Wärmestau, da keine Konvektion oder Wärmeabfuhr durch die Umgebung erfolgt
 - Bedarf einer hohen Effizienz um die Verluste in Form von Abwärme so gering wie möglich zu halten
 - stark schwankende Umgebungstemperaturen
- Alterung:
 - keine Möglichkeit des Austausches über Jahre hinweg
 - dauerhaft ununterbrochene Verarbeitung (z.B. zur Ausstrahlung von Rundfunksignalen (ASTRA,...) oder auch zur Positionsbestimmung (*Global Positioning System* (GPS), GALILEO,...))
- Strahlung:
 - elektrisch geladene Teilchen, können beim Einschlag auf *Electrical, Electronic and Electromechanical* (EEE) Komponenten ionisierende Auswirkungen entfalten und ungewollte Ladungen in Schaltungen einbringen.

Diese Aspekte können unter dem Begriff *Process-, Voltagevariations, Temperatur, Aging and Radiation* (PVTAR) zusammengefasst werden. Die Auflistung und die darin genannten Verhaltensweisen werden im Verlauf dieser Arbeit weiter analysiert, erläutert und belegt.

Vor diesem Hintergrund ist es nur allzu verständlich, dass es heute auch speziell entwickelte Bauteile, Komponenten und *Integrated Circuits* (ICs) gibt, die für bestimmte Anwendungen entworfen wurden und beispielsweise eine höhere Festigkeit gegen Strahlungseinflüsse haben. Sie unterscheiden sich damit signifikant von den sogenannten *Commercial off the Shelf* (COTS) Bauteilen, nicht zuletzt auch in ihrer verfügbaren Anzahl wie auch dem Anschaffungspreis. Letzter Aspekt wird unter anderem auch durch spezielle, aufwendige -und damit kostspielige- Einzeltests bestimmt. Nur auf diese Weise kann der Anbieter die Haltbarkeit seiner Produkte nachweisen und so für Applikationen in der Raumfahrt ein minimales Ausfallrisiko gewährleisten. Diese Zuverlässigkeit gilt allerdings nur für bestimmte akkumulierte (Strahlungs-)Dosen, oder Teilchenenergien. Diese wiederum sind nicht überall gleich und hängen im "Nahbereich" der Erde

beispielsweise von dem Verlauf des die Erde umgebenden Magnetfeldes ab. In diesem Zusammenhang sei auf die Van-Allen Gürtel im Glossar auf Seite 196 verwiesen.

Die Funktionalität elektronischer Komponenten ist nach [PHE08] neben der Strahlung allerdings auch maßgeblich von der Temperatur abhängig. So werden für sogenannte *deep space* Missionen (also solche, bei denen man sich sehr weit von der Erde entfernt) sowohl Heiz- als auch Kühlmechanismen mitgeführt. In direkter Konsequenz bedeutet dies eine signifikante Zunahme der Masse, der (Design-) Komplexität sowie der Notwendigkeit weiterer Elemente zur Momentaufnahme, Auswertung und Steuerung. Aus diesem Grund unterhält die NASA ein eigenes spezielles Forschungszentrum zur Entwicklung von Elektronik mit Eignung für Anwendungen in der Luft- und Raumfahrt mit Missionen zur Erforschung der Tiefen des Weltraumes [PHE08].

Zur Auftretshäufigkeit verschiedener Anomalien bei Raumfahrtmissionen hat [Koo+99] dazu 299 Berichte ausgewertet und soweit bestimmbar nach ihrem Ursprung kategorisiert. Die Auswertung ist in Abbildung 1.1 visualisiert. Der größte Anteil mit 162 von 299 Berichten entfällt dabei auf *Electrostatic Discharge* (ESD), welche wiederum interne, oberflächige und unkategorisierte (Ent-)Ladungen zusammenfasst. Kosmische Strahlen, solare Partikel, unkategorisierte Berichte, sowie von der südatlantischen Anomalie¹ stammende Ereignisse werden mit 85 von 299 gezählt. Fasst man die *Single Event Upset* (SEU), *Total Ionizing Dose* (TID) und die "Einschläge" zusammen, so kommt man auf einen etwa 34%igen Anteil alleine durch Strahlung im Allgemeinen. Weitere Informationen zur Dauer der Wirkung, sowie die anhängenden Anomalieberichte selbst sind in [Koo+99] gegeben. Von besonderem Interesse für die Motivation dieser Arbeit sind die jeweils gegebenen Beschreibungen zur Feststellung der ungeplanten Funktionsweisen. Es lassen sich dort Dinge wie "Bit-Flip", "Burnout of circuit", "phantom command", "Processor system failed", aber auch "significant increase in operating temperature" nachlesen. Damit ist sogleich auch eine Auflistung der Konsequenzen der zuvor eingeführten PVTAR Effekte gegeben. Wünschenswert wäre es, einen Weg zu finden, der alle diese Probleme unterschiedlichster Ursachen ganzheitlich umschließt und kompensieren könnte. Bislang hilft eine metallische Schirmung nur bei der Minderung der Strahlungsintensität, nicht jedoch gegen Effekte der Alterung oder der Regulation der Temperatur. An dieser Stelle soll mit dieser Arbeit angesetzt werden. Sicherlich ist es in diesem Zusammenhang ebenfalls wünschenswert, dass dies keinen Mehraufwand, eine Massenzunahme oder bauliche Veränderungen auslöst. Aus diesem Grund soll der Fokus auf eine reine Software basierte, algorithmische Lösung gerichtet werden. Dies bedeutet allerdings auch, dass zerstörende Effekte wie SEE *Burn-outs* oder andere nicht reversible Schäden generierende Ursachen (auch mechanische Einflüsse z.B. von Gesteinsbrocken) aus diesen Betrachtungen auszunehmen sind. An diesen Stellen ist derartigen Effekten, auch meiner Meinung nach, unverändert durch Hardware-Redundanz zu begegnen, da physikalisch zerstörte Hardware nicht durch Softwarelösungen kompensiert werden kann.

¹Die südatlantische Anomalie wird im Zusammenhang der Van-Allen Gürtel im Glossar auf Seite 196 erläutert

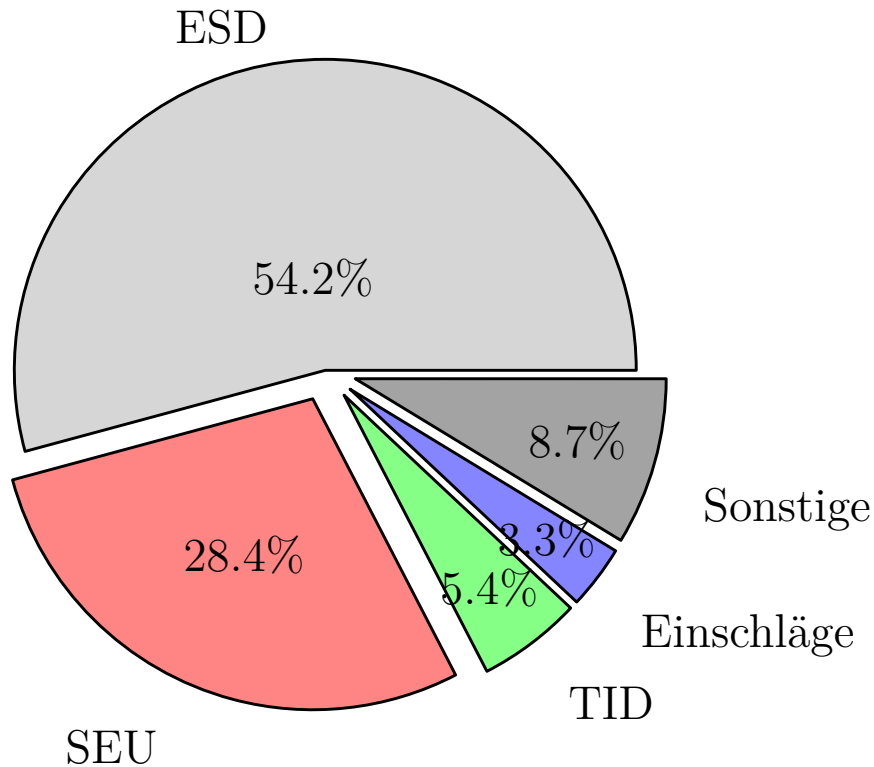


Abbildung 1.1: Verteilung von 299 Anomalieberichten. Strahlungseffekte ($\sim 34\%$) zweithäufigste Ursache: farblich hervorgehobene Anteile. [Koo+99]

■ 1.2 Ziel der Arbeit

Im vorherigen Abschnitt 1.1 wurde der Wunsch nach einem algorithmischen Ansatz zur Kompensation umgebungsbedingt unzuverlässig funktionierender Hardware hergeleitet und formuliert. Diesem soll mit dieser Arbeit entsprochen werden, sodass das Ziel in der Untersuchung eines methodischen Ansatzes liegt.

Aus algorithmischer Sichtweise fällt der Blick zur Korrektur von Fehlern im Allgemeinen direkt auf Verfahren, die ihren Ursprung meist im Umfeld der Nachrichtentechnik, im Speziellen auch der Kanalcodierung haben. Also Codierungsmethoden beispielsweise solche aus dem Bereich der sogenannten *Forward Error Correction* (FEC) Verfahren. Diese sind in Fachbüchern und einschlägiger Literatur umfassend analysiert, diskutiert und somit auch dokumentiert [Wer09; WM06; Kam11; Fri94; Hub92]. Ihre auch beim Auslesen von Speicherzellen (beispielsweise in Form von *Cyclic Redundancy Check* (CRC) Verfahren), etablierten Anwendungen lassen sich jedoch nicht uneingeschränkt auf die vorausgehend formulierten Anforderungen adaptieren. Unabhängig von dem Verfahren selbst, basieren alle auf dem Hinzufügen von Redundanzen und Ausnutzung dieser zu Detektion und etwaiger Korrektur. Notwendige Vergleiche und Berechnungen erhöhen die Komplexität, die im angegebenen Umfeld der Raumfahrt ihrerseits zu weiteren Fehlern

führen können.

Eine grundsätzlich andere Herangehensweise ergibt sich, wenn die gespeicherte Information nicht von der Konstellation einzelner Stellen (Bits) abhängt, sondern bereits bei der binären/digitalen Codierung angesetzt werden würde. In herkömmlichen Codierungsverfahren wird jedem Bit ein Gewicht zugeordnet, welches beispielsweise für alle '1' Stellen aufsummiert dem Wert einer Zahl (der Information entspricht). Damit gibt es allerdings Stellen, die besonders schwer wiegen, wenn gerade dort ein Fehler auftritt (das sogenannte *Most-Significant Bit* (MSB)). Nun lassen sich allerdings die PVTAR Einflüsse nicht auf bestimmte Stelle lenken, sodass die durch sie hervorgerufenen Anomalien sicherlich als zufällig anzunehmen sind. Vor diesem Hintergrund wäre es also zielführend, wenn jedem Bit das gleiche Gewicht zukommen würde. Idealerweise ist dies das Grundprinzip der stochastischen Darstellung. Als positiver Nebeneffekt dieses Verfahrens, welches im Abschnitt 6.1 detailliert eingeführt wird, ist das Gewicht einer jeden Stelle sogar weiter absenkbar, indem die Anzahl der betrachteten Bits erhöht wird. Damit liegt eine Methodik vor, die inhärent eine gewisse Toleranz gegenüber (Bit-)Fehlern aufweist[AH13b] und somit auch keinen zusätzlichen Bedarf an Berechnungen zur Detektion / Korrektur herbeiführt. Zusätzliche Redundanz ist ebenfalls nicht erforderlich, allerdings ist die Verarbeitung der stochastischen Datenströme grundsätzlich neu zu bewerten, sodass die Anzahl der Bits nicht direkt verglichen werden kann. Somit erfordert dieser Ansatz ebenfalls die vollständige Neukonzeption mathematischer Operationen.

Am algorithmischen Beispiel einer nachrichtentechnischen *Orthogonal Frequency Division Multiplexing* (OFDM)-Übertragung können mehrere Methodiken und Standardabläufe (beispielsweise einer Fourier-Transformation) sowohl zunächst einzeln betrachtet, aber auch im Kontext verglichen und bewertet werden.

■ 1.3 Stand der Technik

Grundsätzlich ist eine Verkleinerung der Strukturgrößen bei der Halbleiterfertigung über die letzten Jahr(zehnt)e beobachtbar. Dieser Trend ist in Abbildung 3.1 anhand einiger Kennzahlen festgemacht dargestellt. In Kapitel 3 wird aus dieser -auch in [Ard+10; Kar+12; Nov+10; Kha+10b]- beschriebenen Beobachtung eine gesteigerte Motivation abgeleitet, eine adäquate Herangehensweise im Umgang mit einer steigenden Unzuverlässigkeit der Funktionalität einer Hardware zu finden. Grob zusammengefasst bedeuten kleine Strukturen eine höhere Effizienz und gesteigerte Taktraten, da weniger Ladungen im Halbleiter "bewegt" werden müssen um ein bestimmtes (Schalt-)Verhalten zu erzeugen; auf der anderen Seite bedeutet dies allerdings auch, dass die Anfälligkeit der Schaltung gegenüber äußeren Einflüssen, den Betriebsbedingungen, aber auch hinsichtlich Toleranzen beim Herstellungsprozess deutlich zunimmt. Dieser Trend wird neben vielen anderen Publikationen auch von [Bor05; GMW13; Gan+15a; Kha+10b] beobachtet und zur Motivation ihrer ganz eigenen Schlussfolgerungen und Lösungsansätze genutzt. Trotz dieser Einigkeit der sich reduzierenden Strukturgröße werden die Ursachen, die dann

tatsächlich zu einem abweichenden Verhalten führen, unterschiedlich gesehen. Dies ist allerdings auch im Zusammenhang mit den jeweils betrachteten Applikationen und den sich damit unterscheidenden Betriebsbedingungen legitim.

Als konkrete Ursachen werden unter anderem von [Kha+14; Kle+13; Kar+12; Wir+11; Wir+12] Variationen im Herstellungsprozess wie auch in der Stromversorgung bzw. der Versorgungsspannung gesehen [Kha+10b; Kle+13; Kar+12; Wir+11; Wir+12]. Darüber hinaus auch durch äußere Einflüsse, sowie die Umgebungs- bzw. Betriebsbedingungen. Etwa in Form von (Betriebs-)Temperatur [Wir+11; Wir+12; CLM12] als auch Strahlung [Her+14; Kle+13]. Applikationsbedingt wird in [Wir+12; CLM12; Kar+12] auch noch ein Einfluss durch die Betriebszeit also durch Alterung gesehen und der Liste hinzugefügt.

Die vorgenannten Publikationen beleuchten individuelle Applikationen und führen jeweils eigene Ursachen an. Zwar sind dabei diverse Schnittmengen zu beobachten, allgemeiner Konsens besteht aber hinsichtlich der Bedeutung für die Zukunft. Explizit [Bre+12; Bor05; CLM12; GMW13; Kha+10b] formulieren, dass die bislang gewohnte 100%ige Zuverlässigkeit der Hardware für kleinere Strukturgrößen unrealistisch ist. Einer Vergegenwärtigung dieser Aussage folgt daher konsequenterweise ein Umdenken, bei dem eine gewünschte Zuverlässigkeit zukünftig nicht länger durch die Hardware gegeben wird, sondern nur durch eine Einbeziehung aller Layer erzielt werden kann. Da davon auszugehen ist, dass sich der aufgezeigte Trend bezüglich der Dimension der Strukturgröße weiter fortsetzen wird, wäre es vor dem Hintergrund der damit verbundenen gesteigerten Anfälligkeit unrealistisch, an ein identisches Verhalten für Millionen von Transistoren eines IC's zu glauben. Vielmehr müssen unvermeidbare Abweichungen auch für darauf aufbauende Schichten berücksichtigt und toleriert werden, um gesamtheitlich ein zuverlässiges System entwickeln zu können. Durch Maßnahmen wie einer Spannungsanpassung (engl. *Voltagescaling*) oder der Ausnutzung von bestehenden zeitlichen Spielräumen (engl. *timing-margins*) wird aktuell zwar die Effizienz gesteigert, dies allerdings zu Lasten der Zuverlässigkeit. Dadurch wird die skizzierte Problematik eher beschleunigt und für Systeme mit besonderem Fokus auf Effizienz der ganzheitliche Systementwurf zusätzlich bedeutsam. In der Konsequenz bedarf es also eines Designs von fehlertoleranten Systemen, sowie einer Sensibilisierung aller am Entwurfs-, Design- und Implementierungsprozess beteiligten Personen, um den auch als Paradigmenwechsel [Nov+10] betitelbaren Prozess erfolgreich anzugehen.

In der konkreten Umsetzung gehen die Meinungen noch etwas auseinander. Grundsätzlich gibt es daher Bestrebungen dahingehend, dem Systemdesigner Informationen darüber zukommen zu lassen, mit welcher Wahrscheinlichkeit der jeweilige Entwurf unter welchen Parametern die gewünschte Funktionalität erreichen wird [Bor05; GMW13]. Andere gehen eine Schritt weiter und präsentieren einen Entwurf, der gewisse Toleranzen zulässt [Lee+10; Bul+11a; Bou+11; CLM12]. Andere geben die Problematik direkt an höhere Ebenen weiter [Nov+10; Kha+10a] und erwarten so beispielsweise eine Toleranz der Anwendung. Diese unterschiedlichen Betrachtungen zeugen von individuell motivierten Applikationen und verdeutlichen, dass noch viel an Forschungsarbeit geleistet werden

muss, um zukünftig robuste und zuverlässige Systeme zu entwickeln. Derzeit mangelt es offensichtlich noch an einem sinnvollen, strukturierten Vorgehen und an der Einigkeit auf welchem Weg das vorgenannte Ziel erreicht werden kann.

Nach meinem Dafürhalten ist ein zusammenfassendes Simulationsmodell, das nicht nur applikationsbedingte Aussagen ermöglicht, sondern eine tunlichst umfassende und gegebenenfalls erweiterbare Abbildung des realen Verhaltens von Transistoren unter bestimmten Bedingungen erlaubt, unerlässlich. Nur so lassen sich auch layerweise individuelle Informationen bereitstellen. Dabei ist es zunehmend bedeutsam [Wir+12; HPP19; Hil18], das tatsächliche Verhalten realistisch abzubilden, und keine *Worst-Case* Abschätzungen einfließen zu lassen. Dadurch würde sich der Toleranzbereich für abgeleitete bzw. darauf aufbauende Parameter drastisch verkleinern und somit die Anforderungen, mehr als eigentlich erforderlich, erhöhen [Bul+11a; GMW13; Wir+11; Wir+12].

Für Betrachtungen auf algorithmischer Ebene lassen sich die Effekte der unteren Schichten durch Bitflips zusammenfassen [CLM12; Her+14; Kha+14; Nov+10]. Dabei ist es egal, welcher Transistor eventuell ein verzögertes Schaltverhalten aufweist, oder ob eingeprägte, geladene Partikel ein fehlerhaftes Verhalten herbeigeführt haben; es verbleibt lediglich die Frage nach der Berechnung der Wahrscheinlichkeit, mit der am Ausgang auf einen falschen binären Zustand geschlossen wird. Auf unteren Ebenen kann dies erheblich komplexer zu berechnen sein, da physikalische Größen bestimmt und zeitlich korrekt gegeneinander abgewogen werden müssen.

Schlussendlich genügt es für die meisten Anwendungen eine Aussage zum algorithmischen Verhalten bzw. der Zuverlässigkeit eines IC's als Ganzes zu treffen. Für diesbezüglich einfache und schnelle Aussagen mit zugleich hoher Aussagekraft eignen sich nach Meinung von [Gan+15a; Her+14; Kha+10b; Kha+14; Kle+13; Kha+10a] besonders gut Speicherzellen oder Bufferstrukturen. Sie nehmen für eine Vielzahl an integrierten Schaltungen einen enormen Flächenbedarf auf dem Chip ein und haben somit für örtlich begrenzte Einflüsse die größte Wahrscheinlichkeit betroffen zu sein. Darüber hinaus lassen sich einzelne Speicherzellen durch einen vergleichsweise simplen Aufbau von beispielsweise 6 oder 8 Transistoren auch für komplexe Simulationen noch überblicken.

Abweichungen der binären Sequenz beim Auslesen von Speicherzellen können und werden gerade bei nachrichtentechnischen Systemen auch dem Kanal zugerechnet [Kha+10b; Kha+10a; Nov+10]. Nach der Zusammenfassung von Kanalbedingungen und Hardwarezuverlässigkeit detektieren und korrigieren die etablierten Methoden beide Ursachen also gemeinsam. Da das Detektions- und Korrekturvermögen unverändert bleibt, bedeutet dies sogleich allerdings auch, dass das System für die gleiche Performanz bessere Kanalbedingungen erfordert.

[Nov+10] untersucht die Intensität der Einflüsse für unterschiedliche Bit-Repräsentationen und Quantisierungsstufen. Für die *Log-Likelihood Ratio* (LLR) Werte des Detektors eines *Multiple-input Multiple-output* (MIMO) Systems genügt allerdings lediglich das Vorzeichen, da eine *Binary Phase-Shift Keying* (BPSK) Modulation angenommen wird. Von besonderer Signifikanz ist daher das Vorzeichenbit. Verfolgt man diesen Ansatz weiter,

so ist es wünschenswert, eine binäre Repräsentierung zu finden, die diese Unterschiede des Gewichtes einzelner Bits aufhebt und somit inhärent tolerant [AL16; AH13b] gegenüber Bitflips ist.

Ein solcher Ansatz steht auch mit der stochastischen Darstellung zur Verfügung. Dabei werden Zahlen als Wahrscheinlichkeiten interpretiert und über das Verhältnis logischer Einsen in Bezug zu der Länge einer Sequenz ausgedrückt. Dieses Prinzip lässt sich auch auf negative Zahlen ausweiten, bedarf aber immer einer Skalierung des Maximums auf den Wert ± 1 . Grundlagen zur stochastischen Repräsentation und die Verwendung für arithmetische Operationen sind unter anderem in [Gai69] ausgeführt. Anwendung findet dieser Ansatz beispielsweise in [LH20; LAC18; NPH17; CH13] also in den Bereichen der Signalverarbeitung, algorithmische Berechnungen, nachrichtentechnische Strukturen oder mit [Ard+17] auch im Bereich neuronaler Netzwerke. Die Motivation zur Verwendung einer stochastischen Repräsentierung ist dabei im Wesentlichen sehr pragmatisch orientiert: Ein reduzierter Flächen- und Leistungsbedarf sowie, je nach Anwendung, auch eine Toleranz gegenüber einzelnen Fehlern. Der Preis dafür sind üblicherweise längere Bitsequenzen, da über deren Länge die Auflösung bestimmt wird. Die Arbeiten [NPH17; CH14; CTH17; YWW16a] analysieren für bestimmte Szenarien Mindestlängen der binären Datenströme um bestimmte Forderungen der Genauigkeit zu erfüllen. [CH13; TMG08] gehen in eine ebenfalls nachrichtentechnisch, algorithmische Richtung überschaubarer Größe und Komplexität und betrachten Umsetzungen für einen *Low Density Parity Check* (LDPC)- beziehungsweise für einen Viterbi-Decoder. Gemein haben diese die Ausnutzung der Einfachheit einer Realisierung durch logische Gatter und damit verbundene geringste Laufzeiten, hohe Taktgeschwindigkeiten und die Möglichkeit der Parallelisierung. Diese Aspekte sind neben einer inhärenten Fehlertoleranz somit zugleich auch als wesentliche Vorteile der stochastischen Methodik zu sehen.

Da diese Repräsentationsart allerdings bislang noch nicht konkret zur Robustifizierung von Komponenten verwendet oder gar mit der Adressierung von unzuverlässiger Hardware verknüpft wurde, besteht aus meiner Sicht hier ein Forschungsbedarf! Das Verfahren bietet erhebliches Potential und knüpft so gesehen direkt an aktuelle Arbeiten an, beziehungsweise setzt diese konsequent fort. Diesem Forschungsbedarf soll mit dieser Arbeit entsprochen werden.

■ 1.4 Gliederung der Arbeit

Zunächst wird in Kapitel 2 ein grundsätzlicher Überblick zu der Verarbeitung von binär dargestellten Informationen auf einer Hardware gegeben, sowie mögliche Auswirkungen von Umwelteinflüssen anhand von Literaturbeispielen analysiert. Daraus ergibt sich der Fokus für die folgenden Kapitel dieser Arbeit. Es werden Beispiele zur Signalverarbeitung genannt und der Bedarf zur Analyse herausgearbeitet. Die zuvor als PVTAR zusammengefassten Einflussgrößen werden in den beiden folgenden Kapiteln näher beleuchtet.

Kapitel 3 greift die Parameter auf, die ein Abbild der Umgebungsbedingungen darstellen. Dies ist neben dem Einfluss der Temperatur auch die Wirkung von Strahlung auf EEE Komponenten. Dabei werden die physikalischen Wirkungsweisen betrachtet und analysiert.

In ähnlicher Form folgt im Kapitel 4 in den ersten Abschnitten eine Betrachtung der Auswirkungen folgender Einflussgrößen:

- geometrische Variationen durch herstellungsprozess-bedingte Fertigungs(un)genauigkeiten
- schwankende Versorgungsspannung
- sehr lange Betriebszeiten.

In Abschnitt 4.4 wird aus den vorausgegangenen Betrachtungen ein ganzheitliches Simulationsmodell abstrahiert und auf eine Implementierung eingegangen, sowie eine Zusammenfassung und ein Ausblick gegeben. Damit besteht eine Basis, dieses Modell auf erste Hardwarekomponenten anzuwenden. Am Beispiel eines *Delay-FlipFlop* (D-FF) sowie einer *Static RAM* (SRAM) Speicherzelle erfolgt im Kapitel 5 eine nähere Untersuchung.

Auf das stochastische Zahlenformat wird in Kapitel 6 eingegangen. Neben der Veranschaulichung der Berechnungsmöglichkeiten grundlegender Operationen wird auch eine Basis zum Vergleich mit den üblichen Fest- und Gleitkommadarstellungen bereitgestellt. Aufgrund der Signifikanz dieses stochastischen Ansatzes für diese Arbeit, werden arithmetische Umsetzungen für verschiedene Darstellungsformen gezeigt und abgewogen. Eine abschließende Zusammenfassung im Unterabschnitt 6.1.5 ermöglicht eine Bewertung der gezeigten Realisierungen.

Im Kapitel 7 treffen dann zunächst einzelne algorithmische Funktionsblöcke der OFDM-Übertragung auf das stochastische Zahlenformat und werden im Kontext der PVTAR Einflüsse im Vergleich zu einer Festkommadarstellung detailliert untersucht. Nach einer bereits beispielhaft genannten Fourier-Transformation wird der Blick auch auf die Autokorrelationsfunktion einer Synchronisation, wie auch auf die Entzerrung gerichtet. Diese Teiluntersuchungen bilden die Grundlage für die Betrachtung der stochastischen Methodik im Kontext der gesamten Realisierung eines OFDM Empfängers. Im Abschnitt 7.5 ist eine abschließende Betrachtung der Ergebnisse gegeben. Einen Ausblick auf abgeleitete, weitergehende Forschungsarbeiten werden mit der Formulierung möglicher Ansätze gestützt.

Eine Gesamtzusammenfassung in Kapitel 8 schließt die Arbeit ab. Im Nachgang zu einigen folgenden Verzeichnissen ist ein Glossar gegeben, in dem einige Begriffe aus dem Kontext dieser Arbeit kurz erläutert und teilweise weiterführenden Informationen gegeben werden.

HERAUSFORDERUNGEN DIGITALER SIGNALVERARBEITUNG

Hinsichtlich der “Digitale Signalverarbeitung” fokussiere ich mich in diesem Kapitel auf eine Hardwareorientierung. Zur Prozessierung arithmetischer Operationen wird für gewöhnlich eine binäre Darstellung von Zahlen verwendet, beispielsweise unter Verwendung des 2er-Komplements. Grundsätzlich sind auch weitere Ansätze zur binären Repräsentanz denkbar. Abhängig von dem darzustellenden Zahlenbereich, beziehungsweise der gewünschter Auflösung, können verschiedene Ansätze verfolgt werden. Positive Ganzzahlen können durch n -Bit dargestellt werden: Der repräsentierbare Zahlenbereich wird durch 2^n , also der Anzahl der möglichen Kombinationen beschrieben. Exemplarisch können alle Ganzzahlen im Bereich $[0..7]$ also durch 3 Bit repräsentiert und unterschieden werden. Soll der Zahlenbereich um negative Zahlen erweitert werden, oder sollen grundsätzlich auch rationale Zahlen berücksichtigt werden, sind weitere Bits erforderlich. In der Literatur, beispielsweise in [TWM07], wird für negative Ganzzahlen auf das 2er-Komplement verwiesen.

In der sogenannten *Arithmetic Logic Unit* (ALU), also dem Rechenwerk eines Prozessors, werden alle arithmetischen, sowie logischen Funktionen ausgeführt. Der allgemeine Aufbau ist in Abbildung 2.1 gegeben. Der tatsächlich bereitgestellte Funktionsumfang hängt von der detaillierten Implementierung ab. Die Speichereinheit stellt die binären Daten sowohl dem Register, wie auch dem Akku Register (kurz Akku) bereit und kann auch Daten aus dem Akku erhalten. Auf diese Weise werden die zu verarbeitenden Daten, wie auch das Ergebnis für einen größeren Kontext nutzbar. Die internen Register sind typischer Weise durch Flipflops realisiert. Die Steuerungseinheit gibt Instruktionen, welche Daten auf welche Weise in den Logikschaltungen verarbeitet werden sollen.

Ein möglicher Ablauf wird von [TWM07] wie folgt beschrieben:

1. Die Steuerungseinheit empfängt eine Anweisung (von der Speichereinheit), dass eine an bestimmter Position im Speicher (Adresse) abgelegte Zahl zu der Zahl, die aktuell im Akku Register gespeichert ist, addiert werden soll.

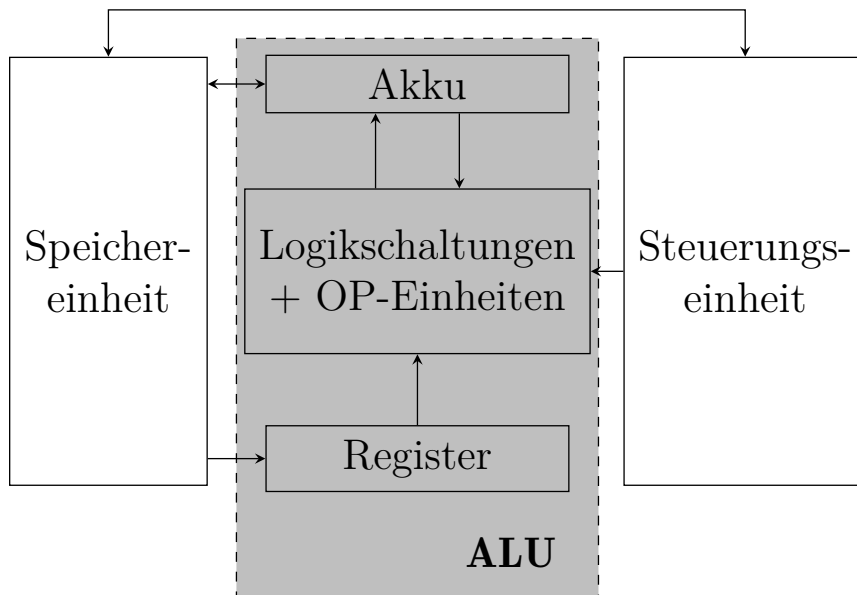


Abbildung 2.1: Aufbau und Funktionsblöcke einer ALU [TWM07]

2. Diese Zahl wird nun vom Speicher an das Register der ALU übertragen.
3. Auf Anweisung der Steuerungseinheit werden nun in den Logikschaltungen beide Zahlen addiert. Das Ergebnis wird im Akku abgelegt.
4. Das Ergebnis kann im Akku verbleiben um mit einer weiteren Zahl addiert zu werden, oder nach finaler Verarbeitung zur langfristigen Speicherung an die Speichereinheit übertragen werden.

Detaillierte Erläuterungen zur Berechnung der Grundrechenarten von binär dargestellten Zahlen können in der Literatur (beispielsweise in [TWM07]) nachgeschlagen werden und sollen hier nur wie folgt zusammengefasst werden: Durch Bildung des 2er-Komplements wird eine positive Zahl invertiert. Dabei wird kurz gesagt jedes Bit invertiert und an der *Least-Significant Bit* (LSB) Stelle eine '1' addiert. Bei der Addition werden zwei '1'en zu einer '0' und einem Übertrag '1' addiert. Negative Zahlen beginnen demnach an der MSB Stelle mit einer '1', die Null wird dem positiven Bereich hinzugezählt, damit ergibt sich für 4 Bit beispielsweise der Zahlenbereich $[-8...7]$. Nach der Bildung des 2er-Komplements lässt sich somit für eine Subtraktion die identische Hardware einer Addition wiederverwenden. Für eine Multiplikation kommt nach einer zusätzlichen Verschiebung erneut die Additionseinheit zum Tragen. Auch hier können mittels des 2er-Komplements positive und negative Zahlen berücksichtigt werden. Für die Division ist dies analog möglich. Zusammengefasst ist also eine effiziente Bildung des 2er-Komplements, sowie vor allem eine Berechnung der binären Addition von essentieller Bedeutung.

Für die digitale Signalverarbeitung können vor diesem Hintergrund Flipflops sowie Implementierungen für Grundrechenarten als Kernelemente betrachtet werden. In diesem Zusammenhang sind auch Halb- bzw. Volladdiererstrukturen ([TWM07]) für die etablierten binären Repräsentierungsmöglichkeiten zu sehen. Dabei ist anzumerken, dass

der Hardwareaufwand von der Länge der binären Darstellung abhängt. Dies ist für die stochastische Darstellung aufgrund von extrem langen Bitströmen nicht praktikabel! Die verschiedenen binären Repräsentierungen stehen im nächsten Abschnitt im Fokus der Betrachtungen.

■ 2.1 Binäre Repräsentierung

Es werden unterschiedliche binäre Darstellungsformen in Abhängigkeit der zu repräsentierenden Zahl verwendet. Für rationale Zahlen beispielsweise die Festkomma- bzw. die Gleitkommadarstellung. Für Details zu diesen sei auf die einschlägige Literatur verwiesen [TWM07; IEE19; Esw21]. Darüber hinaus kann nach Abschnitt 1.3 auch ein stochastisches Prinzip in die Liste aufgenommen werden.

Im Kontext des sogenannten approximierten Rechnens prägt [Gus16] das sogenannte *Universal Numbers* (UNUM) Zahlenformat, und stellt sogleich verschiedene Typen dieses Gleitkommazahlenformates vor. Der chronologisch erste Typ erweitert die vorgenannten Gleitkommazahlen mit einem weiteren, abschließenden Bit, dem *ubit*. Damit wird angegeben, ob die vorausgegangenen Bits eine präzise Zahl darstellen, oder ob der tatsächliche Wert in ein offenes Intervall fällt. Damit liegt eine einfache Möglichkeit zur Intervallarithmetik vor. Aufgrund der beschränkten Nutzbarkeit bei gleichzeitig hohem Aufwand wird für den Typ II (vgl. [Gus16]) auf die Kompatibilität zu [IEE19] verzichtet. Mit der gewonnenen Flexibilität lassen sich beispielsweise Zahlen und Zahlenbereiche (Intervalle) definieren und der binären Repräsentierung zuordnen. Auch hier wird das *ubit* verwendet um zwischen der präzisen Zahl und einem Intervall zu unterscheiden. Die Darstellungsform erlaubt eine anwendungsspezifische Festlegung der Zahlen(-bereiche). Für arithmetische Operationen wird aufgrund der Intervalle eine Berechnung nur durch eine Zuordnungstabelle realisiert. Die Anzahl der verwendeten Bits erhöht zwar die Genauigkeit bzw. bietet mehr Raum für Zahlen(-bereiche), allerdings steigt der Aufwand für eine Zuordnungstabelle für Operationen quadratisch mit der Länge an. Eine solche Matrix, die für alle Kombinationen von Eingangsdaten die Ausgangsdaten angibt, kann allerdings auch mehr als eine Operation abdecken und so beispielsweise eine Multiplikation mit nachfolgender Addition in einem Schritt vornehmen. Dies bedeutet allerdings einen meist hohen manuellen Aufwand im Vorfeld einer Implementierung.

Als Weiterentwicklung sind *Set of Real Numbers* (SoRN) zu sehen. Typ I und II haben eine hohe Flexibilität zur Anwendung gezeigt, sodass wenige Bits oft ausreichen. SoRN arbeiten daher mit Einermengen, was bedeutet, dass eine Zahl oder ein Intervall lediglich durch eine 1 in der gesamten binären Repräsentierung abgebildet wird. Kann ein Ergebnis nach einer Berechnung in mehr als einem Bereich liegen, werden alle notwendigen Stellen auf 1 gesetzt. Für mehrere aufeinanderfolgende Berechnungen kann auf diese Weise die Ungenauigkeit stark anwachsen und gegebenenfalls lediglich nur noch ein sehr großes Intervall angegeben werden. Ein Datenwort bei dem alle Bits 1 sind, spiegelt also die gesamte Menge der abgebildeten (evtl. der reellen) Zahlen und damit die maximale

Ungenauigkeit wieder. Genau daraus wird allerdings deutlich, dass dieses Zahlenformat dem Bereich des approximierten Rechnens zugeschrieben werden muss. Anwendung findet es daher nur, wenn keine konkreten, präzisen Zahlen erforderlich sind, sondern eben nur eine grobe Einordnung der Größenordnung oder des Vorzeichens wichtig ist.

Die vorausgehend diskutierten binären Darstellungsformen haben gemeinsam, dass die Position eines Bits im Datenwort über die Signifikanz entscheidet. Mit Blick auf Abschnitt 2.2 sind die numerischen Abweichungen zum ursprünglich gespeicherten Wert für diese Typen der binären Repräsentanz vor allem dann besonders stark ausgeprägt, wenn ein Bit mit hoher (der höchsten) Signifikanz (MSB), abweichend von der ursprünglichen Darstellung, invertiert ausgelesen wird. Im Abschnitt 1.2 ist bereits darauf eingegangen worden und ein sogenannter stochastischer Repräsentierungsansatz genannt worden. Jeder Position kommt dabei die identische Signifikanz zu, es ist sogar nicht die einzelne Stelle entscheidend, sondern lediglich das Verhältnis der beiden logischen Zustände zur Gesamtlänge. Damit geht ein Prinzipienwechsel einher, der die zuvor vorgestellte Prozessierung arithmetischer Operationen nicht nutzen kann und deshalb gänzlich eigener Ansätze bedarf. Ausführlich wird dies in Kapitel 6 beziehungsweise Abschnitt 6.1 beleuchtet.

Im folgenden Abschnitt 2.2 steht nach einer Einführung von möglichen Fehlerquellen die Auswirkungen dieser auf die unterschiedlichen, hier betrachteten Repräsentierungen im Fokus. Durch die Betrachtungen von (Bit-)Fehlern wird die (Un-)Zuverlässigkeit der Hardware charakterisiert.

■ 2.2 Unzuverlässige Hardware

In dem vorherigen Abschnitt 2.1 sind die verbreitetsten binären Darstellungsformen, sowie dazugehörige algorithmische Abfolgen zur Durchführung mathematischer Berechnungen gezeigt worden. Darüber hinaus folgte der Transfer von der algorithmischen Ebene der digitalen Signalverarbeitung zur Schaltungsebene und damit auf eine Hardwareplattform. Auch wurde darauf hingewiesen, dass die Unterschiede in der binären Repräsentierung beispielsweise zur Realisierung approximierten Rechnens, oder auch mit dem stochastischen Zahlenformat gegenüber einer Festkommadarstellung, teils fundamental sind.

Dieser Abschnitt widmet sich nun zunächst einer groben Skizzierung unzuverlässiger Hardware und anschließend den Auswirkungen beziehungsweise Konsequenzen für die unterschiedlichen binären Darstellungsformen. Gewissermaßen als Voraussetzung ist es eingangs wichtig zu definieren, was genau unter dem Begriff “Unzuverlässigkeit” in Bezug auf eine Hardwareplattform zu verstehen ist. Dies kann sehr weitreichend interpretiert werden und muss daher eingegrenzt werden.

In Kapitel 1 ist bereits darauf hingewiesen worden, dass ein unerwartetes Verhalten von Schaltungen unterschiedliche Ursachen haben kann. [TWM07] unterscheidet interne und externe Fehler ohne dabei auf Ursachen einzugehen. Als externe Größen werden dort gebrochene Verbindungen (*open*) oder auch unbeabsichtigte Verbindungen gegen

Masse (*ground*) oder gegen die Versorgungsspannung gesehen. In Abhängigkeit von der Position bezüglich einer implementierten Schaltung wird bereits das Eingangsverhalten (und damit natürlich auch das Ausgangsverhalten) beeinflusst, oder der Ausgang nach korrekter Funktion einer Logikschaltung verfälscht. Insoweit kann eine Unterscheidung bezüglich der verwendeten Architektur (Transistor-Transistor-Logik (TTL) oder *Metal-Oxid-Semiconductor* (MOS)) sinnvoll sein.

Aber auch wenn keine derartige Ursache vorliegt, kann es dennoch zu einem unerwarteten Verhalten einer Schaltung kommen. Die Ursachen dafür liegen dann beispielsweise in den Umgebungsbedingungen oder in der Betriebszeit. Ist ein Fehlverhalten durch derartige Ursachen begründet, so ist die Hardware nicht grundsätzlich defekt, sondern kann unter anderen, günstigeren (Umgebungs-)Bedingungen wieder erwartungsgemäß funktionieren. In Abschnitt 1.3 ist diesbezüglich die Forderung nach einem layerübergreifenden, gesamtheitlichen Systementwurf formuliert worden.

Ungeachtet der Ursachen für ein bestimmtes Verhalten einer Implementierung betrachtet [Nov+10] einen auf LLR Werten des Detektors arbeitenden Decoder eines MIMO Systems. Damit ist die signalverarbeitende Anwendung auf algorithmischer Ebene gegeben. Untersucht wird dort die Zuverlässigkeit des Decoders, unter Berücksichtigung von Bit-Flips aufgrund von unerwarteten Vorgängen in der Siliziumimplementierung. Dabei werden die Fehler in Form veränderter Bits beim Auslesen von Speicherelementen modelliert. Diese Art der Modellierung wird auch von [Gan+15a; Kha+10b; Kha+14; Kle+13] und weiteren unterstützt, beziehungsweise verwendet. Steht die algorithmische Betrachtung im Fokus, wird durch dieses Vorgehen eine Abstraktion der vollständigen physikalischen Abläufe und Änderungen geschaffen und nutzbar gemacht. So ist direkt eine Fokussierung auf die Auswirkungen in der Algorithmik und Signalverarbeitung möglich.

Die Beschränkung der Betrachtung auf Speicherelemente wird durch die Tatsache gestützt, dass gerade diese einen nennenswert großen Anteil der Fläche und des Strombedarfs integrierter Schaltungen ausmachen [MQF91; YYC12]. In modernen Anwendungen wird daher auch versucht, die Fläche optimal zu nutzen und dafür beispielsweise mit gestapeltem Speicher die dritte Dimension zu nutzen [YiJ+12; Cho+11]. Die Motivation dazu ist simpel: Schneller werdende, integrierte Recheneinheiten (z.B. *Central Processing Units* (CPUs)) benötigen ausreichend viel *Cache*, der genügend schnell angebunden werden muss. Dies geht am besten, wenn dieser direkt intern, also *on Chip* vorgehalten wird.

Beispielsweise hat [Kar+20] die schaltungsinternen Abläufe von 3D Speicherelementen untersucht. Dabei wurde herausgearbeitet, dass ein paralleler, parasitärer Transistor im Wesentlichen die ausgangsseitige Flankensteilheit beeinflusst. Dazu wurden mehrere Szenarien untersucht und festgehalten, dass eine initiale Ladungsinjektion effektiv den parasitären Stromfluss unterdrücken kann.

Weitere Beispiele aus der Literatur zum Umgang sowie zur Modulation von unzuverlässiger Hardware sind bereits in Abschnitt 1.3 angeführt worden. An dieser Stelle

kann somit die Zusammenfassung aller physikalischen Vorgänge auf die algorithmische Ebene als Bitfehler formuliert werden, während diese je nach (äußeren) Einflüssen, der Betriebsdauer, etc. unterschiedlich häufig auftreten oder gegebenenfalls einer bestimmten Verteilung folgen. Daraus ergeben sich zwei wichtige Schlussfolgerungen:

- Es ist ein möglichst realistisches Simulationsmodell für die physikalischen Effekte als Grundlage notwendig.
- Es ist für die algorithmische Verarbeitung mit Bitfehlern zu rechnen.

Wird der erste Punkt nicht in ausreichender Tiefe bearbeitet, bedeutet dies, dass auf algorithmischer Seite die Fehlerwahrscheinlichkeit der Bits nicht korrekt berücksichtigt werden kann. Eine zu hohe Anzahl oder nicht realistische Verteilung (z.B. Häufung o.ä.) kann eventuell das algorithmisch verfügbare Korrekturvermögen übersteigen. Die Realisierbarkeit einer Anwendung kann damit schon im Designprozess unnötig in Frage gestellt werden oder es wird eine sehr aufwendige und damit teure Überdimensionierung als erforderlich erachtet. Andererseits führt eine zu geringe Quote zu einer Unterdimensionierung, sodass der Applikation im Einsatz nicht die Zuverlässigkeit zugesprochen werden kann, vor der ausgegangen wird.

Der zweite Punkt klingt eher nach einer Offensichtlichkeit, dennoch ist dieser nicht weniger wichtig. Aus ihm folgt, wie sich äußere Einflüsse, sowie das (daraus folgende) physikalische Verhalten auf die Ausführung eines Algorithmus auswirken kann. An exakt dieser Stelle ist allerdings auch die binäre Repräsentierung zu berücksichtigen und wird nachfolgend für die zuvor (Abschnitt 2.1) betrachteten Methoden diskutiert.

Die Darstellung von Ganzzahlen, sowie die Erweiterung auf einen Teil der rationalen Zahlen durch das Festkommaprincip, ermöglicht die Abbildung und Unterscheidung einzelner Werte innerhalb großer dezimaler Zahlenbereiche. Dafür kommt jedem Bit eines Datenwortes eine individuelle Bedeutung und damit einhergehende Signifikanz zu. Durch ein einzelnes fehlerhaftes Bit, z.B. des Vorzeichenbits, kann dadurch bei diesen Verfahren die numerische Fehlinterpretation enorm sein. Dies ist allerdings auch von der Konstellation der übrigen Bits abhängig. Ist eine Zahl mit einem Betrag nahe Null gespeichert, so ist die absolute Abweichung bei Umkehr des Vorzeichens vergleichsweise klein. Anders, wenn ein Bit mit sehr hoher Signifikanz falsch ausgelesen wird. Die Fließkommamethodik ist in dieser Hinsicht sogar als noch anfälliger einzustufen. Auch hier wird in dem MSB das Vorzeichen codiert. In den folgenden Bits dann zunächst ein Exponent. Auf diese Weise lassen sich Zahlen verschiedenster Größenordnungen sehr genau darstellen.¹ Die Auswirkungen können deshalb also umso gravierender ausfallen. Hingegen führt der *flip* eines Bits mit geringer Signifikanz, gar dem LSB, konsequenter Weise zu einer entsprechend geringen numerischen Abweichung.

Stellt der Algorithmus einen geringen Anspruch an den genauen Wert einer Zahl, da beispielsweise nur das Vorzeichen oder nur die Größenordnung interessiert, sind einzelne

¹Details und Beispiel sind in Kapitel 6 sowohl für die Fest- als auch Fließkommadarstellung gegeben.

fehlerhafte Bits auch mit mittlerer Signifikanz für eine zuverlässige Aussage nicht relevant. Für derartige Anwendungen sind das approximierte Rechnen und damit auch die UNUM Typen bedeutsam. Die Typen I und II sind sehr ähnlich zu den zuvor beleuchteten Methoden zu sehen. Das nun zusätzliche Bit hat keinen Einfluss auf die Signifikanz der einzelnen Stellen und bietet für diese Betrachtung daher keinen weiteren Beitrag. Der SoRN-Typ basiert auf einem abweichenden Prinzip und muss daher gesondert betrachtet werden. Hier beschreibt jedes Bit einen eigenen Zahlenbereich der abbildbaren Zahlenmenge. Durch jedes auf 1 gesetzte Bit in einem Datenwort wird der mögliche Bereich der exakten Lösung vergrößert. Werden nun durch äußere Einflüsse einzelne Bits geflippt, so können weitere Bereiche hinzukommen oder andere wegfallen und nicht zusammenhängende Bereiche entstehen, obwohl dies für die exemplarische Berechnung nicht möglich wäre. Dies kann bei der Ausführung eines Algorithmus signifikante Folgen haben und muss gegebenenfalls sogar gesondert betrachtet oder gar abgefangen werden.

Als weitere mögliche binäre Repräsentierungsform wurde bereits ein stochastisches Verfahren genannt, wie auch der prinzipielle Aufbau erläutert wurde. Im Vergleich zu den hier vorausgehend berücksichtigten Verfahren, haben bei dem stochastischen Ansatz alle Bits die gleiche Signifikanz. Tatsächlich ist die Position der einzelnen Bits egal, da hier lediglich das Verhältnis von 1'en und 0'en über eine bestimmte Länge betrachtet wird. Idealerweise wird dazu ein Transfer von einem endlichen Datenwort zu einem Datenstrom vollzogen, da mit steigender Länge die Auflösengenauigkeit steigt und die Signifikanz der einzelnen Bits gesenkt wird. Dies steht im Gegensatz zu den vorherigen Verfahren, da sich dort der darstellbare Zahlenbereich mit mehr Bits vergrößert. Für die Stochastik ist dieser allerdings, unabhängig von der Anzahl der Bits, auf $[0,1]$ bzw. $[-1,1]$ begrenzt. Zu Vergleichszwecken kann auch für die Stochastik ein endliches Datenwort und für die unzuverlässige Hardware beim Auslesen darin geflippte Bits angenommen werden. Der Betrag der Abweichung des "neuen" Datenwortes gegenüber dem ursprünglichen entspricht bei einem Fehler der Signifikanz eines Bits. Das bedeutet, je länger das Datenwort ist, desto geringer fällt ein Fehler ins Gewicht. Für zwei Fehler kann sich dies zwar addieren, es ist aber auch möglich, dass sich die beiden Fehler gegenseitig kompensieren. Dafür müssen die fehlerhaften Bits betrachtet werden: ändern sich zwei 0'en zu 1'en, dann addiert sich die Abweichung, wenn sich allerdings eine 1 zur 0 ändert und an anderer Stelle umgekehrt, bleibt das Verhältnis und somit der repräsentierte Wert über das gesamte Datenwort gleich. Dies wird auch als inhärente Fehlertoleranz beschrieben. Für eine Vielzahl an Fehlern ist also die finale Differenz der geflippten 0'en und 1'en zu betrachten und nicht die gesamte Anzahl fehlerhafter Bits. Zu berücksichtigen ist dabei allerdings auch der Ausgangszustand. Ist der maximale Wert durch lauter 1'en als Datenwort repräsentiert, so können Fehler natürlich nur in Form von 0'en auftreten.

Darüber hinaus ist auch die Ursache eines fehlerhaften Bits an dieser Stelle zu berücksichtigen. Im Fall von einer induzierten Ladung, beispielsweise aufgrund von ionisierender Strahlung, kann dies ein bestimmtes Verhalten eines MOS Transistors herbeiführen. In Abhängigkeit seiner Position in der Schaltung hat dies einen unterschiedlichen Einfluss

auf den Ausgang. Daraus lässt sich für die Modellierung der physikalischen Vorgänge die Anforderung ableiten, nicht nur eine Wahrscheinlichkeit für einen Bitfehler anzugeben, sondern auch seine Abhängigkeit vom Ausgangswert eines Bits.

Im folgenden Abschnitt 2.3 werden die Ergebnisse zusammengefasst und in Bezug auf eine Anwendung bewertet.

■ 2.3 Signalverarbeitungsbeispiel und Modellbildung

Eine *Fast Fourier Transformation* (FFT) ist als algorithmisches Beispiel bereits angeführt worden. Sie wird zahlreich und branchenübergreifend eingesetzt und bietet somit eine fundierte Ausgangsbasis für weitere Betrachtungen. Allerdings ist die Berechnung der mathematischen Operation einer Division als Herausforderung zu sehen. Dies gilt insbesondere, wenn diese für eine bestimmte binäre Repräsentationsform eventuell bislang nur rudimentär dokumentiert ist und somit noch Entwicklungsbedarf besteht. Für eine umfangreiche, algorithmische Signalverarbeitung können beide genannten Beispiele als Unteraufgaben bei einer OFDM Übertragung angesehen werden. Diese basiert auf einer FFT/*Inverse FFT* (IFFT) zur Modulation und Filterung der sogenannten einzelnen Unterträger. Auch kann am Empfänger das Signal beispielsweise durch geschätzte Kanalkoeffizienten dividiert und auf diese Weise entzerrt werden.



Abbildung 2.2: verallgemeinerte, algorithmische Funktionsblöcke eines OFDM Empfängers

Die funktionalen Blöcke des OFDM Empfängers sind in Abbildung 2.2 gezeigt. Zunächst wird eine Synchronisation auf den Beginn eines Datenpaketes durchgeführt, die anschließende Entfernung des *Cyclic Prefix* (CP) ist algorithmisch ohne große Bedeutung, da lediglich eine Teilmenge der Empfangsdaten weiterverarbeitet wird. Die nachfolgende *Fast Fourier Transformation* (FFT) fasst die Trägerselektion/-modulation und Rechteck-Filterung zusammen, bevor das resultierende Signal entzerrt wird, indem eine Division mit geschätzten Kanalkoeffizienten vorgenommen wird. Die *Decodierung* schließt die Empfangsstruktur ab.

Die Synchronisation basiert auf einer Autokorrelation und ist algorithmisch daher genau wie die FFT und die Division nicht auf die genannte Anwendung eines OFDM Empfängers beschränkt. Die Auswirkungen einer unzuverlässigen Hardware für die Berechnung einer FFT sind in der Literatur beispielsweise von [Hui+18; Lim+14] untersucht worden. Neben einer als zuverlässig erachteten Matrixmultiplikation wird dort die Unzuverlässigkeit in der Prozessierung auf einer *Graphics Processing Unit* (GPU)

zur beschleunigten Signalverarbeitung bei der Berechnung der FFT gesehen. Ungeachtet des Ausgangspunktes ist gerade [Hui+18] aufgrund der Analyse der *Algorithm Based Fault Tolerance* (ABFT) interessant. Für die FFT wird ausgehend von einer zusätzlichen Checksumme für die Eingangs- und Ausgangssamples zwar die Richtigkeit überprüft, im Fehlerfalle allerdings eine vollständig neue Berechnung notwendig. Zur Verbesserung wird daher eine online durchführbare Testmöglichkeit präsentiert, die direkt die Richtigkeit jedes *Butterfly*-Schemas fortwährend überprüft. Zwar können so die Neuberechnungen minimiert, beziehungsweise auf die einzelnen Grundschemata begrenzt werden, dennoch verbleibt auch für diese optimierte Methode selbst unter idealen Bedingungen ein nicht zu vernachlässigender zusätzlicher *Overhead*. Dieser nimmt mit der Unzuverlässigkeit der Hardware weiter zu. Bei den Untersuchungen wird eine binäre Fließkommadarstellung in doppelter Genauigkeit, also mit 64 bit, verwendet. Grundsätzlich ist mit [Hui+18; Lim+14] ein möglicher Umgang mit fehlerhafter Hardware präsentiert. Kritisch ist dabei zu sehen, dass nicht jede Applikation bei der mit Unzuverlässigkeiten gerechnet werden muss, auch einen zuverlässigen Schaltungsteil (als Referenz) bereitstellen kann.

Aufgrund ihrer besonderen Struktur ist das Einsatzgebiet von SoRNs ein anderes. Die grundsätzliche Motivation dieses Zahlenformates liegt in einer besonders energieeffizienten oder auch hoch performanten Bearbeitung, die durch eine Akzeptanz einer gewissen Ungenauigkeit erreicht wird [HO13]. Anwendungen bei denen keine präzise Lösung erforderlich ist, können dadurch von einer besonders effizienten Verarbeitung profitieren. Die Ebene des approximierten Rechnens ist allerdings nicht auf die algorithmische Ebene beschränkt. [SBW17] verweist auf Hardwarelösungen zur Berechnung von Additionen, Multiplikationen sowie konfigurierbare Strukturen für weitere Aufgaben. Auf der Seite der Software ist ein Überspringen bzw. Auslassen von Aufgaben [Sid+11] denkbar. Das Zahlenformat ist noch relativ jung und unterliegt stetigen Veränderungen und neuen Erkenntnissen, da es ein aktives Forschungsgebiet darstellt. Für die Ausführung der zuvor beispielhaft herangezogenen Berechnungen ist dieses Format allerdings nicht, beziehungsweise nur durch extrem hohen Aufwand, geeignet. Die Zahlenbereiche müssten sehr fein aufgelöst werden, um eine konkrete Berechnung zu ermöglichen, was allerdings konträr zu dem Prinzip dieses Formates wäre; auch ohne Berücksichtigung fehlerhafter Bits. Eine gestaffelte Berechnung nach dem *Butterfly*-Prinzip einer Fourier-Transformation der beispielhaften Länge von N erfordert N Additionen und $N/2$ Multiplikationen, die schlussendlich einen Ergebnisbereich für die Frequenzbins aufspannen. [KK12; Wer12]. Exemplarisch wird eine FFT der Länge $N = 64$ und ein ebenso breites SoRN-Datenwort betrachtet. Des Weiteren wird angenommen, dass sich mit jeder arithmetischen Operation der gesamte Ergebnisbereich weiter vergrößert. Nach vollständiger Berechnung der FFT könnte so ein binäres Datenwort mit ausschließlich 1en vorliegen. Ein solches "Ergebnis" wäre ohne jegliche Aussagekraft. Dieses Verfahren wird daher in dieser Arbeit nicht weiter verfolgt.

Als dritte binäre Darstellungsmöglichkeit ist auf das stochastische Verfahren hingewiesen worden. [YWW16a; YWW16b] untersucht die FFT, während weitere Anwendungen

in digitalen Filtern [LP16; PL14], neuronalen Netzwerken [Ard+17], einem LDPC Decoder [TMG08], dem Viterbi Algorithmus [CH13] sowie vielen weiteren Applikationen unter anderem noch in [WBS16; LAC18; CH16; AH13a] betrachtet werden. Diese Liste erlaubt somit bereits eine Bestätigung des konkreten Berechnungsvermögens (im Gegensatz zu SoRN) der stochastischen Repräsentierungsform. Die vorausgegangenen Ausführungen haben gezeigt, dass kein zusätzlicher *Overhead* über die grundsätzliche Implementierung zur Berechnung bestimmter Operationen hinaus erforderlich ist, um geflippten Bits zu begegnen. Insgesamt liegt damit eine interessante Methodik vor, deren Performanz sowohl hinsichtlich der Komplexität einer Implementierung, wie auch bezüglich der erreichbaren Genauigkeit mit den Fest- und Gleitkommadarstellungen zu vergleichen und zu untersuchen ist.

Hierfür bieten die OFDM Funktionsblöcke aus Abbildung 2.2 eine solide Basis. Dabei wird sich auf die umrandeten Blöcke in Abbildung 2.2 beschränkt. Für die Unzuverlässigkeit der Hardware wird ein Simulationsmodell verschiedener Einfluss- und Umweltfaktoren benötigt, welches nach den Ausführungen der vorausgegangenen Abschnitte sinnvollerweise auf FlipFlop (FF) oder Speicherzellen SRAM angewendet wird. Die FF werden für die Register der ALU benötigt, die SRAM Zellen für die langfristige Speicherung von Daten. Der Vergleich kann deutlich ausgedehnt werden, wenn weitere etablierte Schutzmaßnahmen, wie zusätzliche Checksummen, redundante Verarbeitungsstränge und Mehrheitsentscheider oder auch besondere Design Verfahren (z.B. *Radiation Hardened By Design*) mit einbezogen werden. Zuvor ist die Realisierbarkeit und erzielbare Auflösung des stochastischen Verfahrens zu zeigen und daher Gegenstand dieser Arbeit.

EINFLUSSPARAMETER UND UMGEBUNGSBEDINGUNGEN

Electrical, Electronic and Electromechanical (EEE) Bauteile sind so designed, dass sie ihre zuge dachte Funktion in einer vorgesehenen Umgebung ausführen, ohne dabei innerhalb einer bestimmten Nutzungszeit individuelle Schwell- oder Grenzwerte zu über- oder auch zu unterschreiten. Für terrestrische Komponenten ist diese Aufgabe vergleichsweise einfach zu lösen und es bedarf nur selten eines besonderen Aufwandes zum Schutz der beabsichtigten Funktionsweise. Ausnahmen könnten allerdings bei einem Betrieb in (Atom-) Kraftwerken, bei Tiefbohrungen (z.B. nach Erdöl/-gas) oder bei Raumfahrtapplikationen vorliegen. Diese Anwendungsgebiete stellen besondere Anforderungen an die dort eingesetzten Bauteile. Die Besonderheiten hier liegen im Wesentlichen in den Umgebungsbedingungen.

Bei Erdbohrungen steigt die Temperatur, wenn man sich dem Erdkern nähert, übliche Spezifikationen berücksichtigen daher einen Temperaturbereich von bis zu 240 – 400 °C, sowie mechanische Einwirkungen durch Vibrationen und statischem Druck von bis zu 1200-1600 bar [Rei09; Sch14].

In (Atom-) Kraftwerken kann etwaigen Temperatureinflüssen meist mit effizienten Gegenmaßnahmen begegnet werden. Dort kommen allerdings noch Einflüsse durch starke elektromagnetische Felder sowie durch Strahlung, beispielsweise in Form geladener Partikel, hinzu. Deren Wirkung auf EEE Komponenten ist vielfältig und wird in Abschnitt 3.2 gesondert betrachtet.

Beiden vorgenannten Anwendungen sind ebenfalls komplizierte Wartungsmöglichkeiten gemein, dies gilt insbesondere auch für Raumfahrtapplikationen. Wartungsarbeiten an einem Satelliten oder einer Raumsonde sind praktisch nicht realisierbar. Im Anforderungskatalog sprechen Experten daher von Szenarien *where failure is not an option* (engl. etwa für: “wenn ein Ausfall keine Alternative ist”). Dies betrifft vor allem Missionen, die die erdnahen Orbits verlassen und sich weiter von der Erde entfernen. Es gibt häufig nur einen Versuch um ein ”Gerät“ in Betrieb zu nehmen. Ist dies geschehen, wird eine

erwartungsgemäße Funktion für sehr lange Zeit (beispielsweise 10 oder 12 Jahre bei Satelliten) vorausgesetzt.

Erhebliche thermische Unterschiede gibt es auch in der Raumfahrt. In der Literatur ([PHE08]) sind zu erwartende Umgebungstemperaturen von -229°C bis zu 175°C in Abhängigkeit vom Abstand zur Sonne zu finden. Zu beachten ist dabei, dass diese Angaben keine eigene Wärmeerzeugung berücksichtigen. Hinzu kommt, dass aus Mangel an einer Atmosphäre kein Wärmetransport mittels Konvektion erfolgen kann. Ein Wärmestau ist selbst bei kleinen Wärmequellen einzukalkulieren. Neben den thermischen Bedingungen ist auch in der Raumfahrt mit geladenen und ungeladenen Partikeln zu rechnen. Es gibt Bereiche mit einer hohen Konzentration, etwa den Van-Allen Gürteln (vgl. Glossar auf Seite 196). Für diese Arbeit genügt die zusammenfassende Betrachtung unter dem Begriff der kosmischen (Hintergrund-)Strahlung, in der englischen Fachsprache auch mit *Galactic Cosmic Radiation* (GCR) bezeichnet.

Die Effekte von Strahlung auf elektronische Komponenten und Materialien hängen neben der Energie nach [Eva18] von folgenden Punkten ab:

- Art der Strahlung/Teilchen (Photon, Elektron, Proton, ...)
- Rate/Häufigkeit der Interaktion
- Art des Materials (Silizium (Si), Galliumarsenid (GaAs), ...)
- Charakteristika der Komponenten (Prozess, Struktur, ...)

Die Wirkung auf EEE-Komponenten wird in Abschnitt 3.2 näher betrachtet und weiter ausgeführt.

Die GCR ist überwiegend eher als harmlos anzusehen. Sie ist durch sehr hohe Energien im Bereich von einigen MeV bis hin zu TeV gekennzeichnet und kann daher praktisch nicht abgeschirmt werden. Die Flüsse sind allerdings für ca. 99 % dieser Teilchen (häufig Protonen) sehr gering, sodass auch die ionisierende Wirkung sehr gering ist. Die größte Ionisierung (in Form eines Energieverlustes) erfolgt knapp unter der maximalen Eindringtiefe bei dem sogenannten *Bragg-Peak*. Details und Erläuterungen sind auf Seite 181 im Glossar zu finden. Die verbleibenden 1 % sind schwere Ionen, die aufgrund ihrer Masse und Ladung erheblich mehr Schaden anrichten können. Entscheidend dabei ist der Fluss. Dieser wird maßgeblich von der Sonne verändert. Bei hoher Sonnenaktivität wird ein größerer Teil der Partikel abgeschirmt. Man spricht von einem antizyklischen Verhalten. Besondere Beschleunigung erfahren Teilchen, wenn diese in den Magnetfeldern von Planeten eingefangen werden. Dies ist in Bezug auf die Erde in den Van-Allen Gürteln der Fall, aber noch deutlich stärker in den Magnetosphären von Jupiter und Saturn. Bei langen (z.B. interplanetaren) Reisen kommt gerade durch solche Bereiche der wesentliche Teil der Strahlenbelastung zustande.

Protonen, die aus Sonneneruptionen hervorgehen, treten über Stunden bzw. Tage mit sehr hohen Flüssen und hoher Energie von bis zu einigen 100MeV auf. Diese sind somit potentiell am gefährlichsten für einen reibungslosen Betrieb.

Da die Bedingungen also stetigen Veränderungen unterliegen, sind Werkzeuge entworfen worden, die einerseits rückblickende, aber auch prädiktive Aussagen hinsichtlich der Auftrittswahrscheinlichkeiten bestimmter Partikel erlauben. Da dies ähnlich dem Wetterbericht auf der Erde ist, spricht man daher auch von *Space weather*, also einem "Weltraumwetter". Ein wichtiges Tool wird von der esa in Form der *Space Environment Information System* (SPENVIS)¹ Simulations- und Informationsplattform zur Verfügung gestellt. Es erlaubt Entwicklern ihre Schaltungen und Layouts oder ähnliches entsprechend zu dimensionieren und auslegen zu können. Alternativ bzw. additiv sei an dieser Stelle auch auf die *Outil de Modélisation de l'Environnement Radiatif Externe* (OMERE) Software der CNES², sowie das sehr mächtige *GEometry ANd Tracking* (GEANT4)³ Simulationstoolkit hingewiesen. Eine nicht zu verachtende Hürde stellt dabei allerdings die Positionsbeschreibung dar: Die Entfernungen sind im Vergleich zu irdischen Dimensionen erheblich größer und es bedarf der Festlegung eines gemeinsamen Referenzpunktes. Für tiefgreifendere Informationen sind die Werke [BD07; Dag01] und [Koo+99] empfohlen.

Neben den Teilchentypen ist als weiterer Aspekt die mit fortschreitender Entwicklung immer kleiner werdende Strukturgröße des Herstellungsprozesses bedeutsam. Diese ist bei der Interaktion mit Strahlungsteilchen hinsichtlich ihrer einzukalkulierenden Auswirkungen zu beachten. Kann die Größe gesenkt werden, ist auch die erforderliche Ladungsmenge für Schaltvorgänge in Halbleitern geringer, was wichtige Auswirkungen auf Schaltgeschwindigkeit und Effizienz hat [Ard+10; Bor05]. In Abbildung 3.1 ist eine zeitliche Übersicht zu einigen Meilensteinen bei der Entwicklung neuer, kleinerer Strukturgrößen gezeigt.

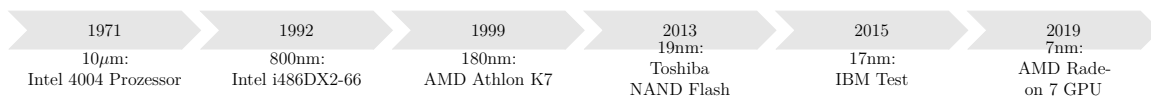


Abbildung 3.1: Übersicht zu Meilensteinen der Strukturgröße [Use; Win15; Wal19]

Verknüpft man diese (pauschalen) Aussagen mit den zuvor skizzierten Bedingungen im Weltraum, dann erhöht sich die mögliche Einflussnahme auf kleinere Strukturen. Die Zuverlässigkeit der angestrebten Funktionalität sinkt, wenn die Größe abnimmt und die übrigen Bedingungen unverändert bleiben.

Wie in Abschnitt 3.2 noch weiter erläutert wird, gibt es hinsichtlich der Effekte von Strahlung auf Elektronik neben der direkten Wirkung auch akkumulierte Effekte. Bei angestrebten Betriebszeiten für Satelliten von zehn Jahren oder mehr, wenn man beispielsweise an die *International Space Station* (ISS) denkt, muss auch die Frage nach der Funktionalität der elektronischen Komponenten über diesen Zeitraum betrachtet werden.

¹www.spennis.oma.be

²www.trad.fr/OMERE-Software.html

³<http://geant4.web.cern.ch/>

Neben der Präsenz von Strahlung in Form von (un-)geladenen Teilchen, stellen Raumfahrtapplikationen eben auch extreme Anforderungen hinsichtlich der zu berücksichtigten Temperaturen. Aus Mangel an einer Atmosphäre entfallen alle konvektionsbasierten Mechanismen eines Wärmetransportes. Dieser Aspekt bedeutet allerdings auch, dass es deutliche thermische Unterschiede zwischen der Sonnen zu- bzw. abgewandten Seite eines Satelliten gibt. Bei der Temperaturmessung im All stützt man sich auf das Plank'sche Gesetz zur Strahlung warmer Körper⁴, da andere Messmethoden die einen Wärmetransport erfordern nicht realisierbar sind. Im Durchschnitt wurde etwa 2,725 K, also $-270,4\text{ }^{\circ}\text{C}$ bzw. $-454,72\text{ }^{\circ}\text{F}$ als vorherrschende Temperatur im Weltraum ermittelt [MHW].

Weiterhin kann sich selbst bei kleineren Wärmequellen, ohne eine Ableitung (Wärmetransfer), schnell Wärme aufstauen und zu extremen Temperaturen führen. Interpretiert man die Temperatur als molekulare Bewegung, dann kann die, durch Aufeinandertreffen von kleinsten Teilchen und Partikeln, aufgenommene oder abgegebene Bewegungsenergie als Wärmeleitung oder -transfer betrachtet werden. Dies findet aber nur sehr begrenzt statt. Allgemein kann man hochenergetischen Partikeln aufgrund ihrer Geschwindigkeit eine Temperatur im Bereich von Millionen Kelvin zuordnen, wenngleich aufgrund ihrer Seltenheit vernachlässigbar wenig Kollisionen auftreten und damit eine Wärmeleitung praktisch nicht stattfindet. Große Temperaturunterschiede bei kleiner räumlicher Distanz können also durchaus vorkommen.

Zusammenfassend lassen sich aus diesen (extremen) Anwendungen folgende wichtige Aspekte für den (un-)zuverlässigen Betrieb elektronischer Bauteile ableiten:

- Einfluss von **Temperatur**veränderungen
- Auswirkung von **Strahlung**
- **Alterung**seffekte

Die beiden ersten Punkte sollen in den folgenden Abschnitten erläutert und diskutiert werden. Auf den dritten Aspekt wird dann im Abschnitt 4.3 eingegangen, da dieser maßgeblich weniger von den Umgebungsbedingungen, als von der angestrebten Mission bestimmt wird. Weitere wichtige, ebenfalls nicht von der Umgebung abhängige Parameter mit möglichen Auswirkungen auf eine (un-)zuverlässige Datenverarbeitung werden ebenfalls im Kapitel 4 diskutiert. Dort wird abschließend ein ganzheitliches Simulationsmodell eingeführt, welches auch die Einflüsse und Auswirkungen der Ausführungen der Abschnitte 3.1 und 3.2 berücksichtigt.

■ 3.1 Temperatureinflüsse

Im vorausgegangenen Abschnitt wurde bereits deutlich, dass der Temperatur bei Anwendungen in großer Tiefe (z.B. bei Tiefbohrungen) wie aber auch im Weltraum, eine

⁴vgl. Glossar S.188

bedeutende Rolle zukommt. Sich zyklisch vielfach wiederholende, extreme Temperaturschwankungen sind somit zu beachten. Daher muss im Rahmen dieser Arbeit eine Verbindung zwischen dem Verhalten der Bauteile und den zuvor skizzierten thermischen Gegebenheiten gezogen werden [Ham+03; PHE08]. Von einem Satelliten ist sicherlich ein Teil, zumindest temporär, der Sonne zugewendet, während ein anderer vom Satelliten selbst abgeschattet ist. Für einen geostationären Satelliten folgt der Rhythmus beispielsweise dem Tag-Nacht Zyklus der Erde. Man kann aber auch an andere Abschattungen durch große Gegenstände gar Himmelskörper denken. Mit der wechselnden Beleuchtung durch die Sonne gehen große Temperaturunterschiede einher, die einen direkten Einfluss auf die Elektronik haben. Zusätzlich gibt der Abstand zur Sonne wesentlich die Umgebungstemperatur vor.

Für Bauteile, die bereits für Weltraumanwendungen getestet oder spezifiziert worden sind, findet man die Bauteileigenschaften auf Datenblättern auch in Abhängigkeit der Temperatur angegeben. Viele charakterisierende Parameter weisen eine Temperaturabhängigkeit auf, die nur in begrenztem Maße als linear angenommen werden kann. Für Raumfahrtapplikationen wird dieser Bereich häufig überschritten, sodass auch nicht komplexere Parameteränderungen berücksichtigt werden müssen, wenn das Gesamtverhalten einer Komponente realistisch abgebildet werden soll. Den wesentlichen Einfluß hat die Temperatur auf den *sub-threshold slope factor* $n_i(T)$. Dieser steht im direkten Abhängigkeitsverhältnis zur *depletion capacity* C_D und bestimmt ferner auch den *Drain-Source*-Strom bzw. das Strom-Spannungsverhalten von Halbleitern (vgl. auch Abbildung 4.3. Natürlich ist durch den nahezu nicht stattfindenden Wärmetransport ein Aufstauen von Wärme ein weiteres Problem. Eindeutig zu kurz gegriffen wäre es ebenso, sich lediglich auf hohe Temperaturen zu fokussieren. Für Raumfahrzeuge, die in ihrer Mission tief ins All vordringen sollen, ist es daher gebräuchlich, einige radionuklide Heizelemente, *Radioisotope Heating Units* (RHUs), mitzuführen, um die Umgebungstemperatur der Elektronik bei etwa 20 °C zu halten und extreme Kälte gleichermaßen wie starke Hitzeentwicklungen zu vermeiden [PHE08]. Dauerhaft abgegebene Wärme (auch wenn es schon zu heiß sein sollte), hohe Kosten und die Notwendigkeit eindämmender Sicherheitsbehälter begleiten diese Methode und motivieren die Forschung an EEE Komponenten zum Betrieb (nahe) kryogener Temperaturen.

Ein angestrebtes Simulationsmodell zur Verhaltensbeschreibung eines MOS Transistors, welches dann auf daraus aufgebaute Schaltungen abstrahiert wird, soll der Fokus im weiteren Verlauf dieses Abschnittes sein. Dabei wird auf die physikalische Ebene und die ablaufenden Prozesse im Halbleiter eingegangen.

Aus der Physik ist allgemein bekannt, dass bei steigender Temperatur die Schwingung im Atomgitter einer Kristallstruktur zunimmt bzw. die Ladungsträgerbeweglichkeit allgemein durch die Temperatur beeinflusst wird [Tip+15]. Dies gilt direkt auch für die Struktur von Silizium. Die zunehmende Schwingung führt zu einer zunehmenden Zahl an Kollisionen zwischen den Ladungsträgern und der Kristallstruktur und hemmt somit den Stromfluss. Für den Transistor bedeutet dies, dass der *Drainstrom* abnimmt, wenn die

Temperatur steigt und die *Drain*spannung unverändert bleibt. Ein reduzierter Stromfluss wirkt sich auch auf die Schaltgeschwindigkeit des Transistors aus. Bei einem erhöhten Innenwiderstand können die Ladungsträger nur langsamer ausgeräumt und ein Kanal zum Stromfluss aufgebaut werden.

Ein anderes Bild zeigt sich, bei besonders niedrigen Temperaturen: Majoritätsträger Elemente zeigen einen reduzierten Leckstrom (*leakage current*) und geringe *Latch-Up*⁵ Anfälligkeit. Zusätzlich zeigen solche Exemplare ebenfalls eine höhere Schaltgeschwindigkeit durch die zunehmende Ladungsträgermobilität und Sättigungsgeschwindigkeit [Dea+91; Kir85]. Begleitet wird dies beispielsweise beim *power MOS Field-Effect Transistor* (MOSFET) von einem geringeren Widerstand von *Drain* zu *Source*.

Wird bei dem Layout einer mikroelektronischen Schaltung nicht auf die Lastenverteilung geachtet, dann werden sich wahrscheinlich Bereiche bilden, die einen deutlichen Temperaturunterschied zu anderen aufweisen. Natürlich kann dieser Umstand auch durch eine ungleichmäßige Kühlung von außen verstärkt werden. Ein harmonisches Zusammenspiel mehrerer Logikblöcke bei gleichem Takt kann somit also gestört werden.

Nachfolgend ist in Abbildung 3.2 der Kennlinienverlauf eines *n-Type MOS* (nMOS) Transistors dargestellt. Die Simulationseinstellungen, des im ST65nm Prozess gefertigten Transistors mit einer Weite von 135nm und einer Länge von 60nm, sehen drei verschiedene Versorgungsspannungen von $V_{GS} = \{0.6; 0.8; 1\}$ V vor, für die jeweils sieben Temperaturstufen zwischen -20°C und 100°C betrachtet werden. Die Standardversorgungsspannung liegt bei $V_{dd} = 1\text{V}$. Die Simulation erfolgt mit der Cadence Software Umgebung. Gezeigt ist der *Drain*strom über der *Drain-Source* Spannung V_{DS} . Man erkennt deutlich drei Cluster entsprechend der gewählten V_{GS} Werte. Deutlich zu erkennen ist, dass mit zunehmender Spannung die Temperatureinflüsse prägnanter werden und der Cluster weiter gespreizt wird. Betrachtet man beispielsweise den obersten Cluster, $V_{GS} = 1\text{V}$, so ist der höchste Strom I_D für die kälteste betrachtete Temperatur von -20°C zu erkennen. Für $V_{DS} = 1\text{V}$ liest man dann beispielsweise den Strom $I_D \approx 77\mu\text{A}$ ab. Wird lediglich die Temperatur auf 100°C angehoben und die übrigen Parameter konstant belassen, so sinkt der Strom auf etwa $I_D \approx 64\mu\text{A}$. Die Abnahme dieses Stromes hat Konsequenzen auf die Schaltgeschwindigkeit des Bauteils. Um dies näher zeigen zu können, soll eine Inverterschaltung (vgl. Abbildung 4.2) betrachtet und die Auswirkungen darauf analysiert werden. Aus diesem Grund sind in Abbildung 3.3 die temperaturabhängigen Taktflanken eines Inverters gezeigt, sowie ebenfalls die daraus bestimmbare Verzögerung. Die gezeigten Ergebnisse basieren auf der Inverter Standardzelle (CORE65LPLVT HS65_LL_IVX2) des ST65nm Prozesses.

In der linken Hälfte ist ein Ausschnitt der Eingangs- beziehungsweise Ausgangsflanken gezeigt. Diese verschieben sich offenbar mit steigender Temperatur in der Art, als dass ihre Steilheit abnimmt und das Erreichen der Schaltschwelle von 0,5V beziehungsweise des Endzustandes bei 0V respektive 1V verzögert eintritt. Als Verzögerung wird der zeitliche Abstand bezeichnet, der sich bei der Schaltschwelle zwischen den Flanken ergibt.

⁵vgl. Glossar S.186

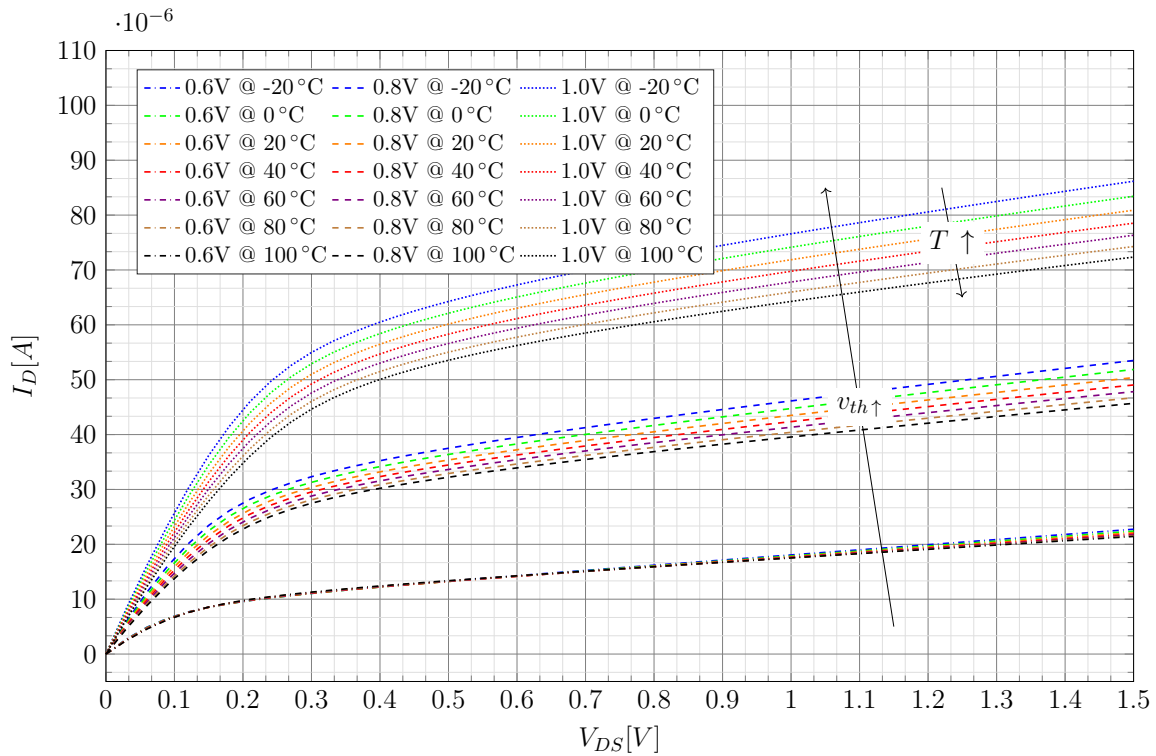


Abbildung 3.2: Kennlinien in Abhängigkeit der Temperatur für Versorgungsspannungen zwischen 0.6 – 1 V ($V_{dd, std} = 1$ V) eines nMOS Transistors im ST65nm Prozess.

Exemplarisch ist diese Distanz für $T = -20^\circ\text{C}$ eingezeichnet. Diese Verzögerung nimmt mit steigender Temperatur zu und ist daher auf der rechten Seite der Abbildung über die Temperatur aufgetragen zu sehen. Die Messpunkte der sieben betrachteten Temperaturstufen sind stückweise mit linearen Funktionen verbunden, um den prinzipiellen Verlauf zu visualisieren.

Durch steigende Temperaturen reduziert sich, wie im Zusammenhang mit Abbildung 3.2 festgestellt, der *Drainstrom*. Dies führt dazu, dass in einer einfachen Logikschaltung, beispielsweise eines Inverters, sich die Schaltcharakteristik verändert. Mit steigenden Temperaturen wird die betrachtete Schaltung langsamer.

Der Fokus hier liegt nicht in der allumfassend Diskussion, sondern einer grundlegenden Beschreibung der temperaturabhängigen Zusammenhänge. In [Ham+03] ist der untersuchte Temperaturbereich noch deutlich weiter, besonders für tiefe Temperaturen, gefasst worden. Das dort gezeigte Verhalten für Temperaturen kälter als -80°C bis etwa -200°C zeigt beispielsweise hinsichtlich der Effizienz oder der Ausgangsspannung bei getesteten *DC/DC Convertern* (engl. etwa für "Gleichspannungswandler") instabiles Verhalten und erhebliche Abweichungen von der Nennspezifikation für Raumtemperatur.

Bislang unberücksichtigt geblieben ist eine gegenseitige Beeinflussung, wenn neben thermischen Veränderungen gleichzeitig noch weitere Faktoren auf ein Bauteil einwirken. Bereits zuvor wurden für Raumfahrtapplikationen auch die Aspekte Strahlung (vergleiche

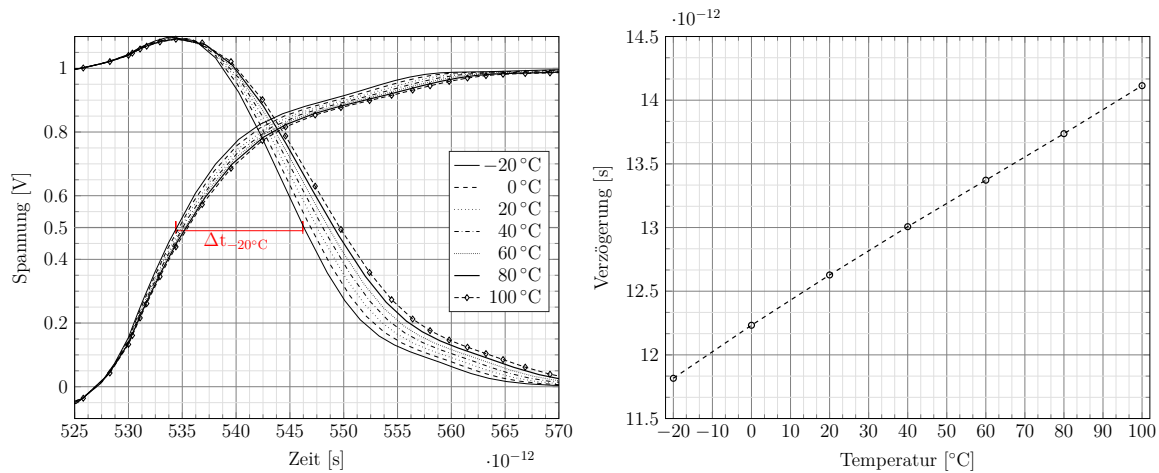


Abbildung 3.3: Links: Ausschnitt von Ein- und Ausgangsflanken eines Inverters unter Temperaturabhängigkeit.
Rechts: Ermittelte Verzögerung über die Temperatur (ST65nm Prozess)

Abschnitt 3.2) als auch bei langen Missionen Alterungseffekte (vergleiche Abschnitt 4.3) beleuchtet. Querbezüge zu, beziehungsweise zwischen, diesen Einflussfaktoren sind im Zusammenhang des ganzheitlichen Simulationsmodells in Abschnitt 4.4 zu finden. [Ham+03; PHE08; MHW]

■ 3.2 Strahlungseinflüsse

Die Effekte von Strahlung auf EEE Bauteile sind zu Beginn dieses Kapitels erläutert worden. Die sich daraus ergebenden Konsequenzen sind einerseits direkt ionisierende Effekte, also TID⁶ und *Single Event Effect* (SEE)⁷, sowie andererseits interne Ladungen (*Deep Dielectric Charging* (DDC)⁸) und Gitterschäden (*Displacement Damage* (DD)⁹) in Folge von *Total Non Ionizing Dose* (TNID). Im Baumdiagramm in Abbildung 3.4 sind diese nach Ihrem Ursprung separiert und kategorisiert dargestellt zu finden. Die Intensität der Linien (gestrichelt < dünn < dick) repräsentiert die Auftrittswahrscheinlichkeit der jeweils dargestellten Verbindung. Die auf Ionisation beruhenden Effekte werden im folgenden Abschnitt 3.2.1 detaillierter diskutiert, während sich Abschnitt 3.2.2 den Verschiebungsschäden widmet.

⁶s. Glossar S.192

⁷s. Glossar S.189

⁸s. Glossar S.182

⁹s. Glossar S.182

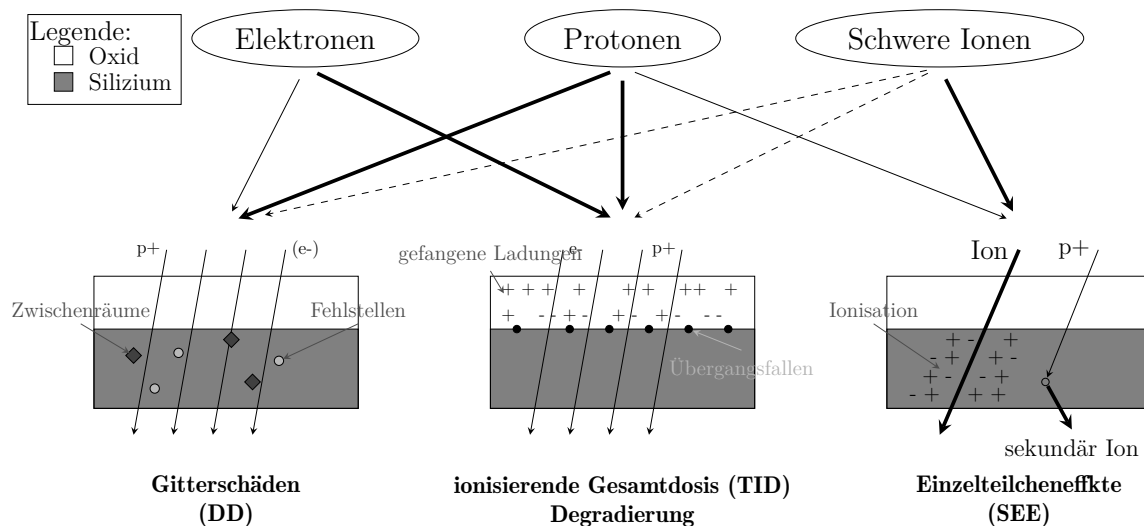


Abbildung 3.4: Kategorisierung der Wirkungsweise von direkt ionisierender Strahlung auf EEE Bauteile [NASb; Poi18]

3.2.1 Ionisation (TID, SEE)

Neben der dargestellten direkten Ionisation durch Elektronen/Positronen (e^-/e^+), Protonen (p) und schweren Ionen, gibt es auch indirekt wirkende Ionisation durch Gammastrahlung (γ) und Neutronen (n) [Ste+15]. Die Auswirkungen einzelner Partikel werden unter dem Oberbegriff der SEE oder auch *Single Event Phenomena* (SEP) zusammengefasst. Findet eine Bestrahlung über einen längeren Zeitraum statt oder es ist grundsätzlich mit einer Vielzahl an Teilchen zu rechnen, rücken akkumulierte, dosisbezogene Effekte in den Fokus und man spricht von TID. Diese grundsätzliche Unterscheidung ist wichtig, auch wenn die gemeinsame Grundlage die Ionisation ist.

Bevor die Ionisationseffekte im Fokus stehen, sollen zunächst einige Begriffe der Einzelteilcheneffekte erläutert und in Tabelle 3.1 in destruktive und nicht zerstörende Effekte kategorisiert werden. Grundsätzlich sind die rechts aufgeführten, nicht bauteilzerstö-

Tabelle 3.1: Übersicht zur Unterscheidung (nicht-)zerstörerischer Arten von den wesentlichen Einzelteilcheneffekte (SEE) nach [Buc18a]

destruktiv	nicht destruktiv
<i>Single Event Latchup</i> (SEL) ¹⁰	<i>Single Event Transient</i> (SET) ¹¹
<i>Single Event Burnout</i> (SEB) ¹²	<i>Single Event Upset</i> (SEU) ¹³
<i>Single Event Gate Rupture</i> (SEGR) ¹⁴	<i>Multi-Bit Upset</i> (MBU)/(MCU) ¹⁵
<i>Single Event Snapback</i> (SESB)/(SES) ¹⁶	<i>Single Event Functional Interrupt</i> (SEFI) ¹⁷
	<i>Single Event Disturb</i> (SED) ¹⁸

renden Effekte untereinander sogar im Wesentlichen identisch, da sie alle auf einem eintreffende Ion beruhen, das zu einem Spannungs $glitch$ ¹⁹ führt, welcher sich über Bauteile hinweg in der Schaltung ausbreiten kann. Allerdings ermöglicht die gezeigte Unterscheidung, das generierte Problem / den erzeugten Effekt direkt zuzuordnen zu können. Häufig wird aufgrund der engen Verwandtschaft der Oberbegriff "transiente Effekte" verwendet. Beispielsweise wenn Test- oder Anforderungsprofile für SEE formuliert werden. Die in der linken Spalte genannten Effekte der Tabelle 3.1 haben gemeinsam, dass sie zu einer Zerstörung von Bauteilen führen. In dieser Arbeit sollen unter anderem die Effekte von Strahlung auf die Funktionsweise von elektronischen Komponenten untersucht werden. Ein totaler Ausfall von Komponenten (z.B. durch Zerstörung) lässt sich auf algorithmischer Ebene niemals kompensieren. Ein Minimum an Funktionalität muss auch nach, beziehungsweise obgleich, der physikalischen (Umwelt-)Einflüsse fortbestehen. Die folgenden Betrachtungen beschränken sich daher auf Einflüsse, die nur temporäre, reversible Fehlfunktionen bewirken und damit der Familie der nicht destruktiven, transienten SEEs angehören.

Die transienten Effekte können ihrerseits erneut in drei Stufen gegliedert werden:

1. Ladungsgeneration
2. Ladungsansammlung und Rekombination
3. Schaltungsverhalten

Auf die einzelnen Schritte wird nach einigen weiteren Definitionen und Begriffserklärungen im Zusammenhang der akkumulierten Effekte eingegangen. Die Strukturgröße ist stetig kleiner geworden, dadurch verringerte sich die notwendige Ladungsmenge um einen $Glitch$ zu erzeugen, aus dem ein SEE erwachsen kann. Somit steigt die Notwendigkeit die Zuverlässigkeit einer integrierten Schaltung zu betrachten.

Da eine Erläuterung aller genannten, beziehungsweise in der Fachliteratur unterschiedenen Terme, den Rahmen dieser Arbeit übersteigen würde, sind die wesentlichen Effekte im Glossar erläutert. Als kurze Zusammenfassung für SEE lässt sich formulieren, dass diese vom Typ der Partikel (Protonen, Neutronen, schwere Ionen) sowie deren Energie und Fluss, der Einschlagsposition und Winkel, dem Material (Silizium, Galliumarsenid, Galliumnitrid, ...) sowie dessen Qualität/Reinheit, der Transistorstruktur (Größe, Dotierung, *Silicon on Insulator* (SOI), *wells*, Kontakten), der Versorgungsspannung, der Temperatur, den weiteren Komponenten einer Schaltung, sowie der Taktgeschwindigkeit

¹⁰s. Glossar S.190

¹¹s. Glossar S.191

¹²s. Glossar S.188

¹³s. Glossar S.192

¹⁴s. Glossar S.190

¹⁵s. Glossar S.187

¹⁶s. Glossar S.191

¹⁷s. Glossar S.190

¹⁸s. Glossar S.189

¹⁹s. Glossar S.184

abhängen [Buc18a]. Zu einigen dieser Abhängigkeiten sind nachfolgend Erläuterungen und Definitionen gegeben.

Wie bereits festgestellt ist nicht allein die Energie eines Partikels für das Ausmaß der potentiellen Schadenswirkung wichtig. Daher definiert und betrachtet man die Anzahl der Teilchen, die pro Zeiteinheit eine bestimmte Fläche durchströmen als den Teilchen**fluss** (oder nur kurz Fluss) mit der Einheit $[1/(\text{cm}^2 \text{ s})]$. Er ist vom Ort, der Richtung, der Zeit und von der Energie der Teilchen abhängig. Bildet man das zeitliche Integral des Flusses, erhält man die **Fluenz** mit der Größe $[1/\text{cm}^2]$.

Als **Linear Energy Transfer (LET)** bezeichnet man den Energieverlust $\frac{\partial E}{\partial x}$ eines Primärteilchens durch Ionisation pro Strecke. Dies ist abhängig vom Material und der Art der Strahlung und wird daher in $[\text{MeV}/\mu\text{m}]$ oder, wenn es auf eine Materialdichte normiert wird, in $[\text{MeV cm}^2/\text{g}]$ angegeben. Darüber hinaus kann auch ein **Non Ionizing Energy Loss (NIEL)**, also ein nichtionisierender Energieverlust (trotz ionisierender Strahlung!), in Form von Struktureffekten pro Strecke auftreten. Dies ist besonders für schwere Ionen mit geringer Energie der Fall, die mit den Atomkernen des Materials kollidieren. Auch dieser Energieverlust ist von der Art der Strahlung und des Materials abhängig. Er wird in den gleichen Einheiten wie der LET angegeben. Als mögliche Ursache dafür, kann man sich ein leichtes, hoch energetisches Elektron vorstellen, welches zunächst kaum Auswirkungen erzeugt. Es kann (nicht immer gegeben) auf ein Atom treffen und erzeugt nur dann durch den Aufprall sekundäre, langsame, schwere Ionen mit geringer Reichweite. Diese Ionen können dann eine viel größere Schadenswirkung haben als das ursprüngliche Elektron. Man spricht daher von einem "nichtionisierenden" (bzw. sekundär-ionisierenden) Anteil der ionisierenden Strahlung. Dieser bezieht sich auf den physikalischen Prozess der Ionisation auf atomarer Skala und grenzt sich damit von der "nichtionisierenden" Strahlung ab [Ste+15]. Neben diesen Größen fasst die **Energiedosis**, oder einfach nur Dosis, die in die bestrahlte Masse durch Ionisation eingebrachte (bzw. deponierte) Energie zusammen. Auch sie ist von der Art der Strahlung und des Materials abhängig und wird üblicherweise in *Gray* bzw. Joule pro Kilogramm $[\text{Gy} = \text{J}/\text{kg}]$ angegeben. Früher verwendete man auch *Radiation Absorbed Dose* (rad) wobei $1 \text{ rad} = 0,01 \text{ Gy}$ entspricht.

$$\left\{ \text{LET} \left[\frac{\text{MeV} \cdot \text{cm}^2}{\text{g}} \right] \right\} \cdot \left\{ \text{Fluenz} \left[\frac{1}{\text{cm}^2} \right] \right\} \cdot \left\{ 1,6 \cdot 10^{-5} \cdot \left[\frac{\text{g} \cdot \text{rad}}{\text{MeV}} \right] \right\} = X \cdot \text{rad} \quad (3.1)$$

In der Gleichung (3.1) ist der Zusammenhang der vorgenannten Größen zusammengefasst. Trotz der veralteten Darstellung ist es in der weltweiten Forschungsgemeinschaft immer noch üblich [rad] anstelle der SI-Einheit Gray [Gy] zu verwenden.

Bewegt sich ein geladener Partikel durch ein Material, so übt die eigene Ladung eine elektrostatische Kraft auf die orbitalen Elektronen des umgebenden Materials aus. So angeregte Elektronen können aus ihrer Bindung gelöst werden und ein Elektron-Loch-Paar erzeugen. Die notwendige Energie zur Erzeugung eines solchen Elektron-Loch-Paares beträgt für Silizium (Si) 3,6 eV, hingegen sind in Siliziumdioxid (SiO_2) etwa 17 eV

erforderlich. Die Effekte der Wechselwirkung von ionisierenden, schweren Ionen und Protonen mit Materie unterscheiden sich aufgrund der höheren Masse grundlegend von denen, wie sie durch Elektronen verursacht werden. Durch ihre große Masse erfahren sie kaum Ablenkungen ihrer Bewegungsrichtung und erzeugen entlang dieser eine Spur von Elektron-Loch-Paaren. Durch regelmäßige Kollisionen wird kontinuierlich Energie abgegeben. Unter dem Stichwort "Coulomb-Wechselwirkung"²⁰ können im anliegenden Glossar oder der einschlägigen Literatur weitere Informationen dazu gefunden werden.

Die Abgabe der Energie an das Material erfolgt nicht linear zur Eindringtiefe. Abhängig von der Energie und der Ladungszahl des Teilchens, sowie dem LET im Material ist der größte Verlust an dem sogenannten "BraggPeak"²¹ nahe der maximalen Eindringtiefe (Reichweite) zu verzeichnen. Schwere Kerne zeigen einen Neutronenüberschuss, was eine Abschirmwirkung für Materialien mit geringer Atomzahl (Kernladungszahl) effektiver macht.

Ein durch Ionisation freigesetztes Elektron kann genug Energie aufnehmen, um selbst Initiator einer erneuten Ionisation zu sein. Ein solches sekundäres Ion (hervorgegangen durch Primäriodisation) fällt in die Rubrik der sogenannten δ -Strahlung. Im Vergleich mit der Energie der Valenzelektronen, beziehungsweise sogar auch derer, die sich im Atomkern befinden, ist die Energie der sekundären Elektronen sehr hoch. Ein Anteil solcher im Oxid eines Halbleiters freier Elektronen wird mit dort verorteten Löchern rekombinieren, und wird daher das Oxid nicht verlassen. Der Teil der nicht rekombinierten Löcher ist abhängig von dem elektrischen Feld im Oxid, dem Typ und natürlich der Energie des eingefallenen Teilchens. Weitere Untersuchungen können in [MO87; Ler99; Sha+91] gefunden werden. In Abbildung 3.5 ist die kaskadierte Ionisation eines Photons und eines Ions gezeigt, die auf eine Halbleiterstruktur treffen.

[Ler99] zeigt hieran die vorausgehend skizzierte Generation von Elektron-Loch-Paaren von Sekundärteilchen. Zu erkennen ist auch, dass nicht jeder Pfad eines Teilchens fortgesetzt wird, sondern in einer Rekombination mündet. Abhängig von dem Teilchen und dessen Energie kann eine Breite für der Teilchenspur aller Sekundärionisationen gemessen werden. Diese ist in der Abbildung angegeben und unterscheidet sich um einige Potenzen für die gezeigten Beispiele. Dieser sekundäre Prozess der Ionisation ist von großer Wichtigkeit, da die Generation von Elektron-Loch-Paaren so lange fortgesetzt wird, wie die verbliebene Energie der freien Teilchen größer ist als die minimal notwendige Energie zur Erzeugung solcher Paare. In mehreren Stufen können so aus einem einzelnen, hochenergetischen Photon/Elektron/Proton/Ion Tausende, gar Millionen Elektron-Loch Paare entstehen. Wie die daraus resultierenden Konsequenzen auf die Funktionalität des Halbleiters aussehen, wird im weiteren Verlauf bzw. unter Betrachtung des Simulationsmodells in Abschnitt 4.4 erläutert. Man spricht in diesem Zusammenhang auch von Bremsstrahlung (s.u.).

Die Frage nach der Wechselwirkung von freien, bewegten Elektronen mit Materie ist

²⁰s. Glossar S.181

²¹s. Glossar S.181

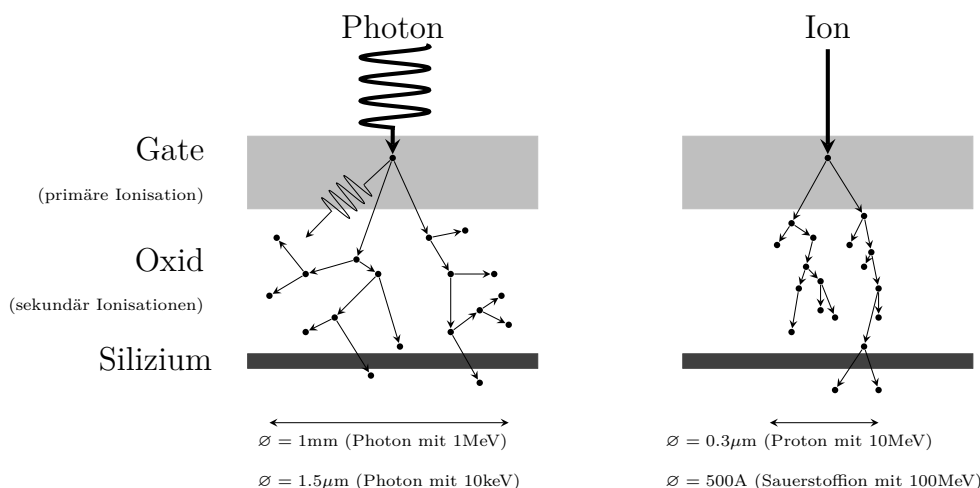


Abbildung 3.5: Darstellung der kaskadenartigen Sekundärionisation eines Photons (links) / eines Ions (rechts) in Halbleitern mit Angabe der zu erwartenden Spurbreite in Abhängigkeit der Energie [Ler99]

damit bereits ein Stück weit beantwortet. Des Weiteren wird ein maximaler LET für Stoßionisation und Streuung bereits ab Energien von wenigen Elektronenvolt erreicht. Dies ist besonders effizient für leichte Kerne. Erhöht man die angenommene Energie in den MeV Bereich, wird die Energieabgabe durch Generation von Bremsstrahlung dominiert. Da die Masse eines Elektrons (im Vergleich) vernachlässigbar klein ist, ist eine Wechselwirkung mit Protonen unerheblich.

Ein regelrechter Teilchenschauer kann somit prinzipiell auch aus der Abschirmung resultieren, wenn diese falsch dimensioniert wurde. Simulationen und Berechnungen zur Auslegungen können durch Tools wie GEANT4, FLUKA²², *the Stopping and Range of Ions in Matter* (SRIM)²³ unterstützt werden. Für weitere Details dazu soll an dieser Stelle verzichtet und auf [Ste+15] verwiesen werden.

Nach [Poi18] bzw. [OM03] muss als Konsequenz ionisierender Strahlung und damit verbundenen gefangenen Ladungen im *Gate-Oxid* mit einer Verschiebung der notwendigen Schwellspannung zum Erreichen eines leitenden Zustandes gerechnet werden. Sammeln sich genug Ladungen an, kann sich die Schwellspannung ausreichend signifikant verschieben und es ist denkbar, dass der Transistor selbst für eine *Gate-Spannung* von 0 V nicht mehr ausgeschaltet werden kann. Der leitende Kanal also dauerhaft vorhanden ist. In diesem Fall spricht man von dem sogenannten *depletion mode* (etwa: "Verarmungszustand").

Die Schwellspannung kann allerdings nicht nur durch angesammelte Ladungen im Oxid, sondern auch im Übergang vom Oxid zum Silizium (vgl. Abbildung 3.4-unten mittig) verschoben werden:

²²<http://www.fluka.org/>

²³<http://www.srim.org/>

- gefangene Löcher im Oxid: negativer v_{th} Versatz, mit Konsequenzen für den Leckstrom
- im Übergang gefangene Ladungen führen zu einer Degradierung der *timing* (engl. etwa "zeitgebenden") Parameter
 - **p-Kanal** gefangene Löcher: negativer v_{th} Versatz
 - **n-Kanal** gefangene Elektronen: positiver v_{th} Versatz

Unabhängig von der "Dosis", können die Ladungen im Oxid mit der Zeit abgebaut werden. Dieser Vorgang erinnert an einen Abkühlprozess. Ladungen im Übergang folgen diesem Beispiel zwar auch, aber deutlich langsamer, da hierfür bestimmte Umstände (bspw. hinsichtlich der Temperatur) erforderlich sind. So benötigen sie ggf. einige Tausend Sekunden und reduzieren solange die Ladungsträgerbeweglichkeit [Sha+91; Poi18].

Diese unterschiedlich schnellen Abläufe können somit langfristige Auswirkungen auf die Schwellspannung v_{th} haben. Zusammenfassend ergibt sich deren Verschiebung aus der Summe der Änderungen $\Delta v_{th} = \Delta v_{ox} + \Delta v_{ug}$. Dabei stehen die Indizes "ox" für Oxid und "ug" für Übergang. Die Abbildung 3.6 zeigt den Verlauf der Schwellspannung für

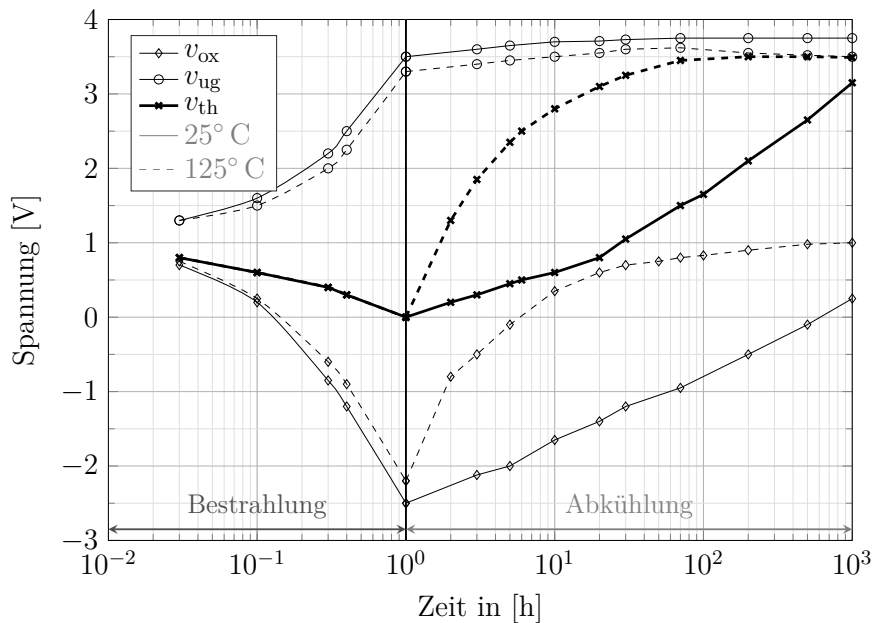


Abbildung 3.6: Verschiebung der Schwellspannung eines n-Kanal Transistors als Konsequenz der Ladungsansammlung im Oxid und im Übergang als Folge von Strahlung, aufgetragen über eine logarithmische Zeitskala für zwei Temperaturen. Annahmen: $v_{gs} = 10$ V sowie $v_{ds} = 0,0$ V [Sch+84]

zwei Umgebungstemperaturen und klärt damit bereits, dass potentielle Einflussfaktoren immer gemeinsam berücksichtigt werden müssen. Die Abbildung zeigt den Verlauf der drei Spannungen über einen langen Zeitraum. Während im linken Teil, also bis zu einer

Stunde, eine akkumulierte Bestrahlung (TID) angenommen wurde, wird anschließend die "Abkühlungsphase" (engl. *annealing*) gezeigt. Offensichtlich ist aber selbst nach der maximal dargestellten Dauer von 1000 Stunden (knapp sechs Wochen) noch nicht wieder der Ausgangszustand erreicht. Für die gestrichelt gezeigte Kurve, also bei 125° C ist nach etwa 100 Stunden die Spannung des Oxids ausgeglichen und in etwa wieder auf dem Niveau bevor die Bestrahlung begonnen hat. Dies macht deutlich, dass ab diesem Zeitpunkt die dennoch nicht zu verachtende Verschiebung der Schwellspannung nahezu vollständig durch die im Übergang gefangenen Ladungen hervorgerufen wird. [Sch+84]

Ein dickes Oxid macht einen beispielhaften MOS Transistor besonders anfällig für TID [Poi18].

Sind die Mechanismen und Effekte von TID auf bipolare Transistoren von Interesse, so sei an dieser Stelle auf die Literatur verwiesen, da diese Arbeit sich auf MOS beschränkt. Mögliche Quellen in diesem Zusammenhang könnten [JSR94] sein. Zusammenfassend sind aufgrund von TID die folgenden Aspekte zu beachten [Poi18]:

- Ladungsansammlung im Oxid
- Ladungsansammlung im Übergang
- Strahlungsbedingter Leckstrom
- Verstärkungsdegradierung
- Veränderung der *timing* Charakteristika

Die Ursachen und Abhängigkeiten dazu können wie folgt notiert werden [Poi18]:

- Dosis Rate
- Anwendungsbedingungen
- Elektrische Felder im Oxid (Stärke und Polarität)
- Temperatur (vgl. Abschnitt 3.1)
- Fertigungsprozess und Technologie (vgl. Abschnitt 4.1)

Allgemeine/weitere Quellen zum vorausgegangenen Abschnitt: [Old11; Sch94]

3.2.2 Gitterschäden (DD)

Entsprechend der einführenden Abbildung 3.4 soll hier der Fokus auf Gitterschäden (engl. *Displacement Damage* (DD)) gerichtet werden. Im Abschnitt 3.2.1 wird zunächst der LET als Energieverlust durch Ionisation eingeführt. Wird allerdings das Kristallgitter (beispielsweise von Silizium [Si]) betrachtet, dann kann der LET auch im Zusammenhang mit einer Anregung der Gitterstruktur gesehen werden. Gleichmaßen gilt auch der NIEL

als Verlustrate durch Gitterverschiebungen. Dies macht allerdings nur etwa 0,1% der gesamten abgegebenen Energie aus. Da hierbei kinetische Energie aus der Bewegung an das Material abgegeben wird, spricht man von NIEL auch als *displacement Kinetic Energy Released to Matter* (KERMA) und definiert die Einheit wie in Abschnitt 3.2.1 gegeben als [MeV cm²/g]. Ebenfalls an vorgenannter Stelle eingeführt wurden die Einheiten für die äquivalente Fluenz (*Displacement Damage Equivalent Fluence* (DDEF)). Einige Tabellen zu dem Verhalten des NIEL in Abhängigkeit der Energie eines Partikel können für einige Materialien im NEMO Tool von OMERE²⁴ oder auf der Webseite des *Nuclear Stopping Power Calculator*²⁵ gefunden werden.

Mit dem Einfallen eines Partikels entstehen Gitterschäden, wenn dieses ausreichend Energie besitzt und ein ganzes Atom aus der Gitterstruktur lösen kann. Für Silizium (Si) müssen für einen solchen *Primary Knock in Atom* (PKA) wenigstens 21 eV eingebracht werden. So entstandene freie Stellen und Zwischenräume bewegen sich. Zu etwa 90% rekombinieren sie, aber es können auch stabile Defekte, sogenannte Frenkel-Paare²⁶, entstehen.

Bei der Einführung der äquivalenten Fluenz wurde der Bezug auf Protonen (p) und Neutronen (n) genannt, die in diesem Zusammenhang die Partikel beschreiben, die auf die drei folgenden Möglichkeiten mit der Kristallgitterstruktur interagieren und Fehlstellen generieren können [Poi18].

- Coulomb: Aufgrund der elektrostatischen Kraft wird ein Atom von einem geladenen Partikel verschoben
- Nukleare, elastische Reaktion: Verschiebung durch einen Stoß
- Nukleare Reaktion: Durch den Aufprall wird das Atom gespalten

Elektronen haben bedingt durch ihre geringe Masse, sowie ihre Ladung, nur die Möglichkeit eine Coulomb Reaktion zu provozieren. Von einem Proton als einschlagendem Partikel ausgehend, hängt die Art der Reaktion davon ab, wieviel Energie dieses besitzt. Bis zu einem Wert zwischen sechs und zehn Megaelektronenvolt ist von einer Coulomb Reaktion auszugehen. Oberhalb davon, bis etwa 20 MeV, von nuklearen, elastischen Stößen und bei noch größeren Energien, von einer Atomspaltung als nukleare Reaktion. Das bedeutet auch, dass nach einem primären elastischen Stoß eines kollidierenden Protons mit einem Atom des Siliziumgitters eine weitere Reaktion möglich ist. Je größer die Energie des eintreffenden Partikels ist, desto größer ist die Chance für weitere sekundäre Reaktionen. Daher muss für Partikel mit ausreichend großer Energie, um eine Spaltung erzeugen zu können (also > 20 MeV), mit einer regelrechten Kaskade sekundärer Reaktion kalkuliert werden [Woo+81]. Ein Neutron mit beispielsweise 1 MeV kann nach [Joh00] ein 50 keV PKA verschobenes Atom erzeugen. Ein Proton kann zu dem gleichen Ergebnis

²⁴<https://www.trad.fr/en/space/omere-software/>

²⁵<http://www.sr-niel.org/>

²⁶s. Glossar S.183

führen, bedarf dazu allerdings einer Energie größer 20 MeV. Weitere Untersuchungen mit Beispielen zu möglichen Kaskaden können in [Joh00] gefunden werden.

Die Effekte, zu denen die Defekte der Gitterstruktur führen können, lassen sich wie folgt beschreiben. Primäre Effekte lassen sich hinsichtlich ihrer Tiefe im Material in flach und tief unterscheiden. Flache Störstellen können Majoritätsträger kompensieren oder auch Ladungsträger entfernen. Bei tiefen Defekten agieren diese als Ursache für Generation, Rekombination oder Fallen. Schäden in der Gitterstruktur spielen hauptsächlich eine Rolle für die Minoritätsträger und damit in bipolaren oder optisch-elektronischen Bauelementen. Für MOS Bauelemente wird DD nur für sehr hohe Fluenzen von Bedeutung und wird daher im Normalfall für die meisten Raumfahrtanwendungen nicht betrachtet (bzw. nur selten für Projekte die sehr tief -weiter als der Jupiterorbit- ins All vordringen).

Die Veränderungen für die Minoritätsträger haben unter anderem folgende Auswirkungen:

- **bipolare ICs:** Degradierung der Verstärkung, Leckstrom
- **Detektor:** reduziertes Ansprechverhalten
- **Solarzellen:** Verringerung der Effizienz
- **LEDs:** geringere Lichtausbeute
- **Diodenlaser:** Anstieg des Schwellstroms

[Poi18; Joh00]

Weitere Information können in [SMM03; SP13; Joh13] nachgeschlagen werden.

3.2.3 Strahlungseinflüsse im System- und Schaltungsentwurf

Die physikalischen Vorgänge der verschiedenen Arten von Strahlung sind in den vorausgegangenen Abschnitten erläutert worden. Im Anschluss an diese Erörterung stellt sich nun die Frage, wie diese Abläufe in dem Entwurf von Systemen und Schaltungen berücksichtigt werden können, um eine Sensitivität so gering wie möglich zu halten.

Die vorausgegangenen Abschnitte haben gezeigt, dass es unterschiedliche Arten von Strahlung gibt, die sich individuell und abhängig von der Architektur auf EEE Bauteile auswirken können. In diesem Zusammenhang ist es von herausragender Bedeutung zu wissen, mit welchen tatsächlichen Bedingungen eine Komponente konfrontiert sein wird. Wie nachfolgend erläutert, kann so gezielt eine Härtung gegen Strahlung (engl. *Radiation Hardened* (RadHard)) schon im Entwurfsprozess erzielt werden, indem verschiedene Methoden und Ansätze auf den jeweiligen Layern angewendet werden. Allgemein wird in der Literatur auch von *Radiation Hardness Assurance* (RHA) gesprochen. [Ste+15]

In Bezug auf die Hardware, also die Schaltung als Bauteil, ist eine Abschirmung die wohl naheliegendste Methode. Für Anwendungen aus dem Bereich der Raumfahrt wird

diese im Normalfall aus Aluminium gefertigt. So wird die Strahlung verringert (Anzahl der Teilchen) die auf die geschützte Elektronik Einfluss nehmen können. Ebenso wird die Energie der Teilchen reduziert, weshalb von einem Abbremsen gesprochen werden kann. Als dritter Effekt kann eine Ablenkung, sprich eine Richtungsänderung der Teilchen erreicht werden. Sind die zu erwartenden Umgebungsbedingungen für eine Mission bekannt, so kann die Abschirmung mit speziellen Tools dimensioniert und berechnet werden²⁷. Auf der Kontraseite stehen ein höheres Volumen, zusätzliches Gewicht und erhöhte Kosten. Darüber hinaus kann sich über die Schirmung auch eine Dosis aufbauen [Ste+15].

Aber auch die Bauteile selbst können durch weitere Methoden geschützt werden, die im Wesentlichen in zwei Klassen aufgeteilt werden können. In diesem Zusammenhang stehen maßgeblich die Einzelteilcheneffekte (in Form von SET) im Fokus:

- *Radiation Hardened By Process* (RHBP)
- *Radiation Hardened By Design* (RHBD)

Eine Maßnahme des Herstellungsprozesses könnte beispielsweise ein SOI Prinzip sein, bei dem zwischen dem Substrat und dem aktiven Kanal eine Isolatorschicht platziert wird. Dadurch wird das Volumen in dem sich Ladungen sammeln können reduziert. Dieses Verfahren ist mittlerweile als Prozess fest etabliert und daher keine hoch spezialisierte Sonderfertigung mehr. Eine solche Hardware hat allerdings eine erhöhte TID Empfindlichkeit. Es ist also essentiell über die Missionsparameter genaue Kenntnis zu haben.

Bezüglich des Schaltungsentwurfes können zusätzliche Widerstände und/oder Kapazitäten in Rückkopplungszweige eines SRAMs eingebracht werden. Diese Methode fällt ebenfalls in den Bereich RHBP und sorgt mit den entstehenden RC-Gliedern für Verzögerungen in der Rückkopplung, welche von einem *PullUp* Transistor genutzt werden kann, um eine eingebrochene Spannung wieder herzustellen. Problematisch ist dabei, dass bei der Fertigung Widerstände normalerweise auf Werte des undotierten Polysiliziums begrenzt sind. Diese nicht kommerzielle Methodik ist vergleichsweise teuer und reduziert die Performanz des Systems. Günstiger und hinsichtlich der Performanz eher auf dem aktuellen Stand sind die folgenden Möglichkeiten aus der zweiten Klasse, RHBD.

Hier wird fast immer auf eine Form von Redundanz zurückgegriffen:

- *Dual Interlocked Storage cell* (DICE), sodass schon zwei bestimmte Knoten gleichzeitig betroffen sein müssten
- *Triple Modular Redundancy* (TMR), hier wird eine Mehrheit aus drei gebildet

27

- SHIELDDOSE (1980)
- MULASSIS/GRAS (basiert auf GEANT4)

- *Error Detection and Correction* (EDAC) Technik, zusätzliche Bits zur Detektion/-Korrektur (vgl. FEC-Methoden aus dem Bereich der Kanalcodierung)
- *Dual Interleaved* (DI) *Latches*
- *Gated Feedback Cell* (GFC) *Latches*
- inverser Betrieb - Transienten sind zeitlich kürzer und haben eine kleinere Amplitude

Die grundsätzlich steigende Integrationsdichte führt dazu, dass kleinere Ladungen bereits kritisches Niveau haben können und die Abstände zwischen benachbarten Bauteilen ebenfalls sinken. Auf diese Tatsache wurde bereits in Kapitel 1 hingewiesen. Diese Entwicklung steigert die Anfälligkeit, sodass eine Härtung durch gezieltes Design erreicht werden kann:

- Isolation benachbarter Knoten
- räumliche Trennung von redundanten Knoten

Auf diese Weise kann für Redundanztechniken das gleichzeitige Treffen mehrerer Knoten und damit die Auswirkung von Strahlung minimiert werden.

Einige Strahlungseffekte sind nur sehr kurzweilig, da eingebrachte Ladungen häufig auf einem Weg abfließen. Es ist daher im Sinne eines RadHard Entwurfes, die Taktrate nach Möglichkeit zu reduzieren. [Ste+15] nennt darüber hinaus auch noch niedrigeres temporales *Sampling*, sowie ein Design mit *Multiplexern*.

Ist für eine Anwendung allerdings mit SEL Effekten zu rechnen, so sind die zu ergreifenden Maßnahmen bzw. die möglichen Methodiken zur Steigerung der Zuverlässigkeit durchaus anders zu bewerten. So ist beispielsweise für den RHBD Ansatz gerade ein geringerer Widerstand der Wannens oder des Substrates hilfreich, da so ein größerer Strom nötig wird, um einen *Latch-Up* zu triggern. Zusätzlich führt ein größerer Abstand zwischen der Wanne und der aktiven Region zur Senkung der bipolaren Verstärkung. Dies ist hilfreich zur Vermeidung von *Latch-Ups* durch Spannungstransienten. Ferner entspricht eine Begrenzung des Stromes auf Systemebene dem *Latching Current Limiter* (LCL) Prinzip für *low power* Designs. Für *high power* Designs wird eher eine Stromkreisunterbrechung angestrebt. Kann ein SEL detektiert werden, dann ist zur Korrektur eine *Reset*-Möglichkeit mit Potentialfreiheit vorzusehen. In Summe lassen sich unter diesen Bedingungen alle Effekte nach dem RHBD Prinzip adressieren, lediglich für TID im *Gateoxid* muss auf die zuvor genannten Maßnahmen im RHBP Zusammenhang zurückgegriffen werden. Auf diese Weise ist eine günstigere und zugleich tendenziell eher *state-of-the-art* Lösung erzielbar.

Nach dem RHBD Prinzip sind parasitäre *Field Effect Transistors* (FETs) zu vermeiden und randlose Transistordesigns (beispielsweise ringförmig) zu bevorzugen, auch wenn dadurch eine größere Fläche benötigt wird. Eine Abwägung muss für einen konkreten Fall individuell erfolgen. Bei Anwendung der SOI Technik, also der Isolatorschicht zwischen

Substrat und aktivem Kanal, werden darin zumeist positive Ladungen eingefangen, und so der Kanal selbst beeinflusst.

Der Bereich der Kleinstsatelliten mit normalerweise sehr kurzen Missionsdauern ist für sich zu bewerten. Hier kann meist die Strahlung weitestgehend ignoriert werden und daher auf eine Verwendung von COTS Komponenten gesetzt werden. Durch die deshalb sehr günstigen Herstellungskosten kann eine Vielzahl von identischen Satelliten gefertigt werden, wobei die Erwartungen zum Erreichen des Missionsziels bei etwa 50% liegen. Aufgrund der erhöhten Strahlungstoleranz ist folgenden Methoden und Ideen der Vorzug zu geben:

- bipolar besser als *Complementary Metal-Oxid-Semiconductor* (CMOS)
- magneto-resistiv RAM (MRAM)
- *ferroelectric RAM* (FRAM)
- *Flash* (als Programmspeicher)
- (Vakuumpipen statt Halbleiter!)

Nach [Spi97] könnte dieser Liste noch ein Vorzug von Vakuumpipen gegenüber Halbleitern ergänzt werden. Die Leistungsaufnahme auch durch die zusätzlich notwendige Heizspannung, das erheblich höhere Gewicht sowie ein erhöhtes Ausfallrisiko bei mechanischen Vibrationen sprechen allerdings gegen einen Einsatz von Pipen in der Raumfahrt.

[Spi97] hat allgemeine Strategien zur Härtung gegen Strahlungseinflüsse untersucht und einige weitere Grundsätzlichkeiten herausgefunden. Zum Zeitpunkt der Untersuchungen war der Schwerpunkt bei der Signalverarbeitung allerdings noch weniger deutlich digital geprägt als heute, dies gilt es bei den nachfolgenden Ausführungen zu berücksichtigen.

Die Auswahl des Halbleitermaterials ist wenig entscheidend. Galliumarsenid (GaAs) bringt gegenüber Silizium (Si) keine Vorteile im Zusammenhang mit der Sensitivität gegenüber Strahlung; teilweise sogar Nachteile. Eingangs wird auch darauf hingewiesen, dass die beste Möglichkeit zur Reduzierung der Auswirkungen von Strahlung darin besteht, das Problem soweit möglich zu vermeiden: Dies kann einerseits in Form von Abschirmungen erfolgen, andererseits muss für Anwendungen eine konsequente Reduzierung der elektronischen Komponenten auf das absolut notwendigste Minimum eingehalten werden. Dies ist anwendungsspezifisch sicherlich auch mit dem TMR Prinzip abzuwägen. Direkt nachvollziehbar ist allerdings, dass nur Bauteile betroffen sein können, die auch verbaut sind. Nicht benötigte Bauteile, können im Fehlerfall ein unbestimmtes Verhalten der benötigten herbeiführen.

Als weiteren Punkt adressiert [Spi97] den Leckstrom, der exponentiell mit der Temperatur zunimmt. Eine gute Kühlung wird daher als äußerst wichtig erachtet, um gegenseitige fehlerbegünstigende Umstände durch Temperatur und Strahlungseffekte möglichst gering zu halten.

In digitalen Schaltungen äußern sich die Einflüsse häufig durch Verschiebungen von Schwellwerten, Verzögerungen, Veränderungen der Schaltgeschwindigkeiten, sowie Änderungen in der Transkonduktanz der Bauelemente. In diesem Zusammenhang wird beispielhaft eine Vorverstärkung von Eingängen empfohlen, um so von internen Schwellwertverschiebungen unabhängig zu sein. Als Beispiel wird ein Stromspiegel angeführt.

Etwas gegensätzlich zum minimalistischen Entwurf ist die Empfehlung zu sehen, auf die gemeinsame Nutzung von Strukturen zu verzichten, wenn diese im Fehlerfall diesen an alle angeschlossenen Bereiche weitergeben. Lokale und parallele Ansätze sind daher (z.B. statt *common bias networks*) zu wählen.

Analog zum minimalen Entwurfsprinzip ist nach [Spi97] auch die Komplexität logischer Strukturen gering zu halten. So muss beim Entwurf beispielsweise entschieden werden, ob ein *Analog-Digital Converter/Conversion* (ADC) auf dem Chip notwendig ist, oder ob ein Mikroprozessor gesteuertes Lesen von Speichern wirklich benötigt wird. Aus heutiger Sicht sind diese Aspekte auf *Field Programmable Gate Arrays* (FPGAs) etc. zu adaptieren.

Proben bestimmter Bauteile (vor allem von COTS) sollten stets getestet werden. Wenn dabei gute Ergebnisse erzielt werden, dann sollten genau diese Chargen vorzugsweise zum Einsatz kommen.

Abschließend wird die Taktfrequenz eines Systems beleuchtet. Je geringer diese gewählt werden kann, desto weniger deutlich prägen sich beispielsweise Verzögerungen oder Verschiebungen aus. Im Sinne der gesteigerten Zuverlässigkeit gilt es also, statt maximaler Taktrate nur die Mindestanforderungen zu erfüllen.

Funktions- bzw. verhaltensverändernde Einflüsse auf EEE Komponenten gibt es mehrere. Bereits im Kapitel 3 wurde daher auf Temperatur (T) und Strahlung (R) eingegangen. Innerhalb dieses Kapitel werden nachfolgend zunächst noch weitere Größen eingeführt und erläutert, um anschließend daraus ein Gesamtmodell zu abstrahieren, welches für den weiteren Verlauf dieser Arbeit von maßgeblicher Bedeutung ist. Im Unterschied zu den umgebungsbedingten Größen aus Kapitel 3 sind die hier betrachteten Aspekte unabhängig vom Umfeld. Daher können die Auswirkungen dieser hier betrachteten Einflüsse auch nicht (signifikant) durch äußere Maßnahmen (etwa eine Schirmung) gemildert werden. In Abschnitt 4.1 werden die Auswirkungen von kleinen Abweichungen diskutiert, die während des Herstellungsprozesses (P) eines Halbleiters entstehen. Im Anschluss daran rückt im Abschnitt 4.2 die Versorgungsspannung (V) in den Vordergrund. Diese ist möglicherweise von weiteren Bauteilen oder einer anderen Schaltung abhängig. Als letzten Aspekt wird im Abschnitt 4.3 noch die Auswirkung von Alterungseffekten (A) betrachtet, bevor im Abschnitt 4.4 alle fünf PVTAR Effekte in einem Verhaltensmodell für einen MOS-Transistor zusammengefasst werden.

■ 4.1 Prozessvariationen

Fertigungsbedingte Variationen während des Herstellungsprozesses sind unvermeidbar und führen dazu, dass zwischen den gleichen Bauteilen minimale Unterschiede vorliegen. Diese Schwankungen werden auch als Prozessvariationen bezeichnet und als statistische Einflussgröße betrachtet.

Es werden darunter kleine Schwankungen in den charakterisierenden Parametern wie der Dotierung oder den geometrischen Abmessungen verstanden. Das bedeutet, dass die Dotierung zum Beispiel im *Source*- oder *Drain*gebiet über die gesamte *Die*-Fläche nicht die exakt gleiche Anzahl an Dotieratomen pro Flächeneinheit aufweist, sondern innerhalb bestimmter Grenzwerte schwankt. Die geometrischen Abmessungen unterliegen

alle ebenfalls gewissen unvermeidbaren Variationen, sodass beispielsweise die Oxiddicke zwar 1 nm betragen sollte, nach der Fertigung aber tatsächlich im Bereich 0,7-1,4nm liegen kann, ohne die Prozessspezifikationen zu verletzen.

In der nachfolgenden Abbildung 4.1 sind für einen allgemeinen, exemplarischen MOS Transistor die von Prozessvariationen beeinflusst Parameter in Rot hervorgehoben dargestellt.

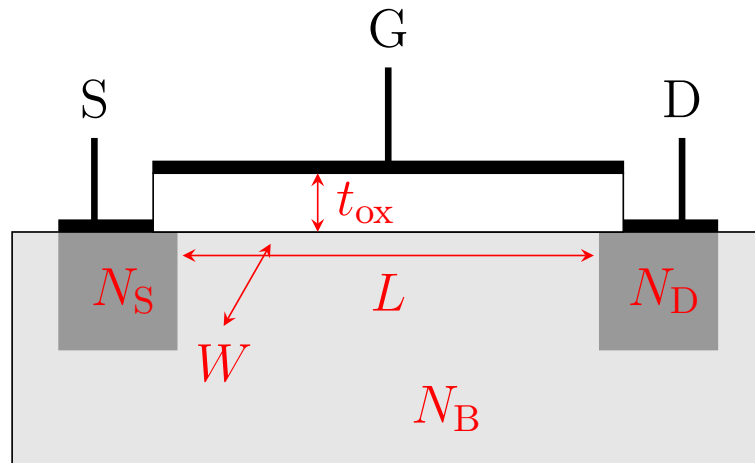


Abbildung 4.1: Allgemeines Transistormodell mit Kennzeichnung der durch Prozessvariationen beeinflussten Größen

Die Fläche, die ein Transistor einnimmt, wird im Wesentlichen durch die Breite W (in der nicht dargestellten, dritten Dimension) und der Länge L bestimmt. Je nach Fertigungsprozess sollten hier bestimmte, feste Werte vorliegen. Diese können allerdings etwas schwanken: $L \pm \Delta L$ beziehungsweise $W \pm \Delta W$. Das wichtige Verhältnis von Weite zu Länge wird somit bereits durch Abweichungen einer der Parameter verändert. Als weitere geometrische Größe zeigt Abbildung 4.1 die Dicke des Oxids. Dazu wurde bereits ein Beispiel gegeben.

Die drei Dotierkonzentrationen $N_{B,D,S}$, mit dem Index des jeweiligen Gebietes (S für *Source*, D für *Drain*, B für *Bulk*), können ebenfalls nur ungefähr einer spezifizierten Konzentration entsprechen. Gibt es davon Abweichungen, hat dies direkten Einfluss auf die Charakteristik des Transistors. Die Länge L ist häufig namensgebend für den Fertigungsprozess. Liegt die Länge bei etwa 65 nm, spricht man von einem 65 nm-Prozess. An dieser Stelle sei angemerkt, dass dieses Prinzip zunehmend schwieriger wird, je kleiner die Strukturen werden (vgl. Abbildung 3.1).

Weicht die Länge des Kanals (innerhalb seiner Spezifikation) nach unten von seinem Nennwert ab, dann ist der Kanal kürzer und das Schaltverhalten minimal schneller als Transistoren mit einem längeren Kanal. Ähnliche Auswirkungen können auch den übrigen in diesem Abschnitt genannten und diskutierten Größen zugesprochen werden. Zur Beurteilung der Effekte bei Parameteränderungen wird beispielsweise die Änderung der Transistorkennlinie (*Drainstrom* I_D über die *Gatespannung* V_G) betrachtet.

Weicht ein einzelner Transistor lediglich minimal von seiner Nennspezifikation ab, dann ist die Auswirkung tendenziell noch überschaubar. In einer größeren (Logik-)Schaltung mit sehr vielen Transistoren können Schaltungsänderungen aufgrund von statistischen Effekten sich gegenseitig aufheben und daher vernachlässigbar sein. In einem ungünstigen Fall, bei dem in einem Schaltungszweig überwiegend langsame Transistoren vorzufinden sind und gleichzeitig in einem anderen überwiegend schnelle Transistoren, kann eine Anpassung des Taktes z.B. bei logischen Bauelementen erforderlich werden, um eine erwartete Funktion zu gewährleisten. Dieser Effekt kann sich durch eine Überlagerung mit den übrigen Fehlergrößen, wie sie in den Abschnitten 3.1, 3.2, 4.2, 4.3 erläutert werden, noch verstärken. In Abschnitt 4.4 ist dazu eine ganzheitliche Diskussion der Fehlergrößen angestrebt. Inwiefern eine *Worst-case* Abschätzung unter realistischen Bedingungen tatsächlich von Relevanz ist, soll in dieser Arbeit allerdings nicht betrachtet werden.

Für weitere Einzelheiten im Zusammenhang mit Fehlereinflüssen sei ansonsten auf die einschlägige Literatur, wie beispielsweise [Die12; Car+16; Git+16; Bor+03] verwiesen.

■ 4.2 Versorgungsspannungsschwankungen

Die Versorgungsspannung einer elektronischen Schaltung wird von separaten Komponenten bereitgestellt und hängt daher von den Eigenschaften dieser Komponenten ab. Eventuell gibt es eine Messgröße, um auf etwaige Änderungen reagieren zu können. Allerdings kann auch diese selbst eigenen Unzulänglichkeiten unterliegen. In diesem Abschnitt soll daher der Fokus auf die Auswirkungen etwaiger Schwankungen, Absenkungen oder Anhebungen der Versorgungsspannung begrenzt werden.

Wird ein Transistor mit seinem *Source*kontakt auf *Groundpotential* verschaltet, haben die Potentiale am *Gate*kontakt (V_G) bzw. die Spannung am *Drain*kontakt (V_D) einen Einfluss auf das Schaltverhalten des Transistors. Die Spannung am *Gate* hängt häufig von umgebenden Schaltungsteilen ab, um auf diese Weise eine bestimmte Funktion, beispielsweise eines logischen Gatters zu erzielen. Die angelegte oder bereitgestellte Spannung hängt also von äußeren und damit nicht direkt beeinflussbaren Umständen ab. Diese können für eine Beaufschlagung des vorgesehenen Signals mit einem *Offset* oder/und Rauschen verantwortlich sein. Dies ist als deutlicher Unterschied zu den Prozessvariationen zu sehen, da sich die hier betrachteten Eigenschaften jederzeit ändern können, ohne dass dafür die Umstände bekannt sein müssen oder intern dafür eine Ursache vorliegt.

Das Potential am *Drain*anschluss kann analog zu vorherigen Ausführungen ebenfalls mit weiteren Schaltungsteilen verbunden sein, oder auch eine Verbindung zur Versorgungsspannung aufweisen. In diesem (letzteren) Fall hat also auch das Spannungsniveau von außerhalb des Chips einen Einfluss auf die Arbeitsweise des betrachteten Transistors. Diese Spannungsänderungen äußern sich bezüglich des *Drain*stromes in kleinen, zeitlich begrenzten Änderungen.

Betrachtet man eine Inverterschaltung, ist die Ausgangsspannung von der Arbeitsweise der eingebauten Transistoren abhängig. Wechselt beispielsweise der obere Transistor in Abbildung 4.2 vollständig in den nicht leitfähigen Zustand, dann liegt der Ausgang an der Versorgungsspannung.

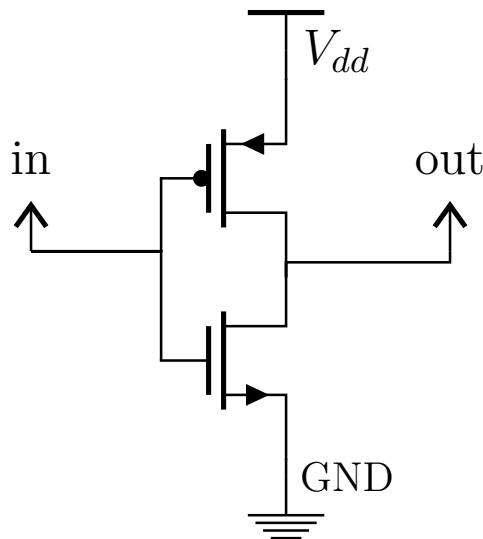


Abbildung 4.2: Inverterschaltung in CMOS. Oberer Transistor: p-Kanal, unterer Transistor: n-Kanal.

Liegt diese aber beispielsweise nur bei 0,3 V, dann liegt zwar eine korrekte Arbeitsweise der Schaltung vor, jedoch würde das ausgegebene Signal aufgrund eines zu niedrigen V_{dd} -Potentials von nachfolgender Logik falsch interpretiert werden. Daran kann auch die Position oder der Abstand zu der den Chip umlaufenden *Voltagerail* einen Anteil haben. Für den beispielhaften Inverter ist eine sogenannte *Switching-Voltage* eine markante Größe, die von der Versorgungsspannung, aber auch der Schwellspannungen der beiden Transistoren abhängt. Da hier jeweils ein nMOS und ein pMOS Transistor vorliegen, müssen auch Abweichungen ihrer charakterisierenden Parameter berücksichtigt und angepasst werden. Wächst die Versorgungsspannung durch äußere Einflüsse etwas an, kann dies auch einen signifikanten Einfluss auf die bereits zum Ende des Abschnittes 4.1 betrachteten Schaltgeschwindigkeit haben. Vor diesem Hintergrund ist es für den korrekten Ausgang der betrachteten Komponente nicht nur wichtig, wie sich der einzelne Transistor in den vorherrschenden Bedingungen verhält, sondern es sind auch die umliegenden Transistoren einer Schaltung mit einzubeziehen. Somit ist deutlich, dass für eine umfassende Erörterung der Auswirkungen die Verknüpfungen innerhalb einer Schaltung einbezogen werden müssen. Auch aus diesem Grund werden die in Kapitel 5 betrachteten Schaltungen im Kontext einer Testbench betrachtet und simuliert [Mai+15; Bor+03].

■ 4.3 Alterung

Alterungseffekte in Halbleiterstrukturen werden im Wesentlichen auf zwei Mechanismen zurückgeführt, beziehungsweise beschränkt. Zum Einen ist dies *Hot Carrier Injection* (HCI) und zum Anderen *Bias Temperature Instability* (BTI) oder auch NBTI, je nach Orientierung der vorliegenden Spannung. In beiden Fällen sammeln sich Ladungen im Oxid zur Grenzschicht zum Substrat, während die Verteilung aufgrund ihrer Ursache unterschiedlich ist. Dieses Verhalten ist bereits durch Strahlungseffekte in Abschnitt 3.2 beschrieben worden. Das physikalische Verhalten ist identisch, während hier die Ursache allerdings signifikant unterschiedlich ist.

Der bei HCI auftretende Effekt ist eine allmähliche Verkürzung des Kanals durch fest verbleibende Ladungsträger auf der *Drain*-Seite des Kanals. Diese müssen zum Schaltvorgang des Transistors zusätzlich ausgeräumt werden. Das bedeutet, dass bei gleichbleibender Ansteuerung der Schaltvorgang mehr Zeit beanspruchen wird. Für eine gleichbleibende Performanz könnte man beispielsweise die Spannung am *Gate* erhöhen. Da die Oxidkapazität unverändert bleibt, wird auf diese Weise für einen Ausgleich gesorgt.

Im Falle von BTI verteilen sich gleichmäßig zusätzliche Ladungen über die gesamte Breite im Oxid an der Grenze zum Substrat. Die Auswirkungen sind dabei analog zu HCI zu sehen.

Allgemein spielen also, insbesondere für die Effekte der Alterung, Ladungen eine bedeutende Rolle. Der Trend für neue und zukünftige Fertigungstechnologien entwickelt sich, wie im Zusammenhang mit Abbildung 3.1 bereits angeführt, zu kleineren Strukturen. Dies bedeutet sogleich neben einem kürzeren Kanal auch eine kleinere Weite im Vergleich zu größeren Technologien, sowie pro Schaltvorgang weniger auszuräumende Ladungen. Weniger Ladungen bedingen auch Vorteile hinsichtlich höherer Taktgeschwindigkeiten und Effizienz, allerdings ebenso eine erhöhte Anfälligkeit gegenüber ungewünschten Ladungsansammlungen. Dieser Zusammenhang wiegt in Kombination mit akkumulierender, ionisierender Strahlung (TID - vgl. Abschnitt 3.2, beziehungsweise 3.2.1) besonders schwer. Ein gealtertes Bauteil weist identische Charakteristika auf, wie nach strahlungsbedingter Ionisation, z.B. in Form permanent verbliebene Ladungen. In folgenden Betrachtungen soll der Aspekt der Alterung im Parameter der Strahlung mit inbegriffen sein und somit nicht weiter unterschieden werden. Eine separate Untersuchung mit genauer Differenzierung entspricht nicht dem Fokus dieser Arbeit. Ein Ansatz ist dabei in [RM18] zu finden.

Die Simulation von Alterungseffekten in Halbleitern wird auch in [Fig11; Car+16; KC13; Gra14] betrachtet.

■ 4.4 Ganzheitliches PVTAR-Simulationsmodell

Wie dargelegt, gibt es also mehrere äußere Einflüsse, die das Verhalten einer elektronischen Schaltung beeinflussen. Ebenso können Schwankungen in der Versorgungsspannung zu einem ungewollten Verhalten, wie auch durch Prozessvariationen führen. Wird eine Schaltung über eine lange Zeit genutzt, sind ebenfalls Alterungserscheinungen zu beobachten. In der Literatur werden häufig die letzten vier Aspekte mit dem Akronym *Process-, Voltagevariations, Temperatur, Aging* (PVTA) zusammengefasst. Da hier zusätzlich noch Strahlungseinflüsse (engl. *radiation*) berücksichtigt werden, soll somit der Begriff PVTAR eingeführt und geprägt werden. In den Abschnitten 3.1, 3.2, 4.1, 4.2 und 4.3 sind diese fünf Größen vorgestellt worden, die für die weiteren Betrachtungen dieser Arbeit unter dem Term *Process-, Voltagevariations, Temperatur, Aging and Radiation* (PVTAR) zusammengefasst werden, und den Einfluss auf die Zuverlässigkeit des Schaltungsverhalten darstellen.

Durch die fortschreitende Miniaturisierung von CMOS Transistoren (vgl. Abbildung 3.1) wird es erforderlich, die damit einhergehenden Einflüsse so früh wie möglich im Design Prozess zu betrachten. Zur Herstellung von Querbezügen und gegenseitigen Abhängigkeiten sollte dies sinnvollerweise nicht separat erfolgen. [RG12; Muk+17; Str+09]

Im nachfolgenden Unterabschnitt 4.4.1 wird dazu die Implementierung des Verhaltensmodells detailliert betrachtet. Diese basiert auf der Abbildung der physikalischen Zusammenhänge und wird daher entsprechend umgesetzt. Zur Nutzung dieser Erkenntnisse und Zusammenhänge auf algorithmischer Ebene, z.B. um eine Aussage über die Zuverlässigkeit treffen zu können, bedarf es einer Abstraktion von dem physikalischen auf das algorithmische Level. Erläuterungen zu dieser Abstraktion sind in Unterabschnitt 4.4.2 gegeben, bevor abschließend in Unterabschnitt 4.4.3 eine Zusammenfassung und Verifikation des Modells dieses Kapitels abschließen.

4.4.1 Implementierung

In den letzten Jahren hat sich ein sehr heterogenes Feld an Transistormodellen entwickelt. Im Wesentlichen werden von Enz, Krummenacher, Vittoz (EKV), *Berkeley Short-Channel IGFET Model* (BSIM)⁴¹ allerdings nur einzelne Effekte berücksichtigt. [Gil+05; EV06; Liu01] Dabei wird häufig einzig eine Verschiebung der Schwellspannung v_{th} als Konsequenz betrachtet.

Der Ausgangspunkt wird also durch Modelle beschrieben, die zunächst als Kompaktmodell das elektrische Verhalten im Kontext der Prozessparameter berücksichtigen. Für diese Arbeit sollen zusätzlich die eingeführten PVTAR Einflüsse betrachtet und ihre Auswirkungen auf das Verhalten berücksichtigt und untersucht werden. Dafür können an den Anschlüssen des Modells zusätzliche Bauteile “zwischen geschaltet” werden. Damit liegt eine einfache Möglichkeit vor, einzelne Effekte simulieren zu können. Problematisch

¹s. Glossar S.183 und 181

wird auf diese Weise allerdings eine korrekte Überlagerung mehrerer Einflussgrößen. Prinzipiell können zwar die *Worst-case* Abschätzungen überlagert werden, von einer realitätsnahen Abschätzung entfernt man sich so allerdings, je mehr Effekte einbezogen werden.

In dem für diese Arbeit verwendeten, ganzheitlichen Modell ist es daher von Anfang an das Ziel gewesen, die PVTAR Effekte auf der physikalischen Ebene zu vereinen und so etwaige Abweichungen realistisch abbilden zu können und ein *overdesign* zu vermeiden bzw. möglichst zu minimieren. Mit der Integration in das Transistormodell selbst ergeben sich so weitere Vorteile hinsichtlich der Wiederverwendbarkeit von Komponenten und der Konsistenz für alle Betriebsbereiche.

Die folgenden Ausführungen basieren im Wesentlichen auf [HPP19].

Die größten Herausforderungen zur Erstellung eines Transistor-Verhaltensmodells liegen in der Simulation von Strahlungs- und Alterungseffekten, da diese direkten Einfluss auf die Ladungen und damit auf den Betriebszustand und das Ausgangsverhalten des Transistors haben. Ausgangspunkt soll daher ein ladungsbasiertes Transistormodell nach [Cha+14] sein. Im Speziellen sollen bereits vorhandene Ladungen im *Gate-Oxid* künstlich an der Grenzfläche konzentriert werden. Diese feste Ladung ist im Normalfall, also ohne PVTAR Einflüsse, zeitlich konstant, da sie aus der Herstellung des Bauteils resultiert. Diese Ladung bietet sich an, entsprechend der Strahlungs- und Alterungseffekte modifiziert zu werden, und damit nicht länger konstant zu sein. Als Teil der Ladung am *Gate*, wird auf diese Weise indirekt auch darauf Einfluss genommen. Wird der Transistor als digitaler Schalter betrachtet, so hätte die Veränderung der vorgenannten Ladung die Konsequenz, dass bei einem konstanten Strom mehr Zeit benötigt wird und sich damit eine Verzögerung im Schaltverhalten einstellt. Je nach Ausmaß einer solchen Verzögerung, kann diese weitreichende Folgen hinsichtlich getakteter Bauteile oder auch der Schaltung haben. Wird andererseits mit bestimmten Spannungen am *Gate*, *Drain* und *Bulk* eine bestimmte konstante *Gate*-Ladung erzeugt, so hat die zuvor skizzierte Änderung der Ladung im *Gate-Oxid* eine Auswirkung auf die Inversionsladung. In analogen Anwendungen kommt dieser Fall häufig zum Tragen, dabei wird so der Arbeitspunkt des Transistors verschoben. Häufig wird in Modellen die Schwellspannung v_{th} modifiziert, um bestimmte Effekte zu simulieren. Eine Änderung dieser ist allerdings eher als Konsequenz zu sehen. Gerade bei der Überlagerung mehrerer Effekte ist dem zuvor skizzierten Vorgehen erheblich mehr Zuverlässigkeit hinsichtlich eines realistischen Modells zuzusprechen.

Dazu sei an dieser Stelle auf die internen Abhängigkeiten der Transistorparameter in Abbildung 4.3 hingewiesen. Darin bezeichnet Q_{age} die durch Alterungseffekte akkumulierte Ladungen, N_b steht für die Dotierkonzentration im *Bulk*, t_{ox} die Oxiddicke, μ die Mobilität, L die Länge und W die Weite. Ihre Abhängigkeiten von P , V , T , A sind jeweils mit angegeben. Offensichtlich ist das Gefüge sehr komplex, sodass somit deutlich wird, was außer Acht gelassen wird, wenn nur eine der Größen (z.B. die Schwellspannung v_{th}) gezielt verändert wird.

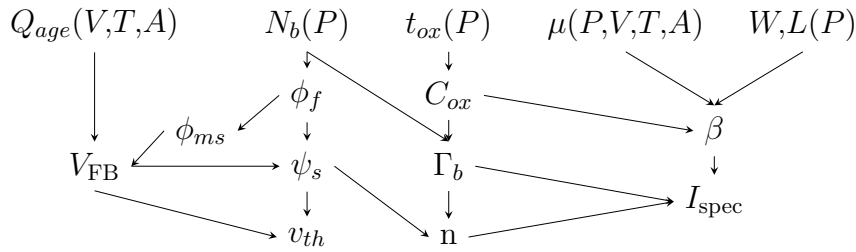


Abbildung 4.3: Interne Abhängigkeiten zwischen den Transistorparametern und -kenngrößen in Verbindung mit PVTA Einflüssen. [HPP19]

Wie in Abschnitt 4.1 erläutert, versteht man unter Prozessvariationen Abweichungen bei den geometrischen Abmessungen, den sich daraus ergebenden Verhältnissen, sowie den Dotierkonzentrationen im Rahmen der Serienstreuung bei der Herstellung. Die Verteilungsfunktion(en) dieser Parameter folgt für gewöhnlich einer Gleich- oder Normalverteilung und wird vom Hersteller zur Verfügung gestellt. Schwankungen in der Versorgungsspannung oder auch ein Rauschen am Eingang werden konsequenterweise direkt durch Veränderungen der Spannung an den *Drain*- und *Gate*-Kontakten abgebildet. Die Auswirkungen je nach Arbeitspunkt oder der Ansteuerung in Abhängigkeit der Verschaltung in einem übergeordneten funktionalen Bauteil werden auf diese Weise sogleich mitberücksichtigt. Die Temperatur, sowie ihre Veränderungen, werden ebenfalls direkt dem Modell übergeben, welches herstellerseitig zur Verfügung gestellt wird. [HPP19] zeigt unter anderem, wie sich die Kombination von Prozessvariationen und Alterungserscheinungen für verschiedene Betriebszustände auf die Lebenszeit eines nMOS Bauteils auswirken. Es wird eine starke Abhängigkeit von dem Betriebszustand, gezeigt an der Intensität der Inversion, deutlich. Folglich wird die Verflochtenheit der Effekte unterstrichen.

Die Effekte der Alterung werden in [HPP19] ebenfalls detailliert betrachtet, sollen hier allerdings nicht weiter vertieft werden, da sie in den Betrachtungen dieser Arbeit nicht separat, sondern als Teil der Strahlungskomponente berücksichtigt werden.

Hinsichtlich der Auswirkungen von Strahlung wird im Wesentlichen zwischen der akkumulierten Dosis (*Total Ionizing Dose* (TID)) und den Einzelteilcheneffekten (*Single Event Upset* (SEU)) unterschieden. Details zu den physikalischen Vorgängen werden in dem Abschnitt 3.2 erläutert. Zur Modellierung der Ionisationsdosis werden zusätzliche Ladungen im *Gate*-Oxid betrachtet. Dabei wird einerseits zwischen im Oxid gefangenen Ladungen und andererseits im *Interface* gefangenen Ladungen unterschieden. Auf diese Weise kann auch die Ursache hinsichtlich der Versorgungsbedingungen korrekt unterschieden werden. Zwar werden beide Ladungen summiert, allerdings hängen die im *Interface* von den elektrischen Potentialen, der Größe des *Interfaces*, sowie dem Energieunterschied zwischen dem *Interface* und dem Gleichgewichtszustand ab. Diese Ladungen haben das Potential, das Verhalten des Transistors zu beeinflussen, gar den Arbeitspunkt zu verschieben. Bei einzelnen geladenen Teilchen ist die etwaig erzeugte

Auswirkung abhängig von der Art des Teilchens, der Menge der Ladung bzw. der Energie, sowie dem Abstand zum Bauteil selbst, der Dotierung des MOS, und den daraus resultierenden Größen, wie der Breite, Tiefe und Winkel des erzeugten Ionisationskanals. Bei SEUs handelt es sich um nicht permanente, transiente Effekte. Es ist zu beachten, dass die Auswirkungen eines einzelnen Teilchens zu zusätzlichen Ladungen im Halbleiter, beziehungsweise abhängig vom Ort des Eintreffens, auch im Substrat, führen können, die gerade in digitalen Schaltungen möglicherweise Fehlinterpretationen angrenzender Bauteile (Bitflips) bewirken. Abhängig von der Dotierkonzentration und des elektrischen Feldes können die erzeugten Ladungen rekombinieren, oder einen zusätzlichen Stromfluss provozieren. Dies ist allerdings in besonderem Maße von den vorgenannten Bedingungen wie Ort und Abstand abhängig. Für detaillierte Informationen sei dazu auf [Alv+10] verwiesen.

Ohne die Transistorparameter zu vernachlässigen, werden die mittels *Technology Computer Aided Design* (TCAD) Simulationen erzeugten Kenngrößen (*fitting* Parameter) direkt in das hier beschriebene BSIM-Transistormodell integriert und auf diese Weise alle (weiteren) internen Abhängigkeit (PVTa) berücksichtigt. Es wurde bereits darauf hingewiesen, dass die Ansammlung von Ladungen am Kanal des FETs sowohl alterungsbedingt, wie aber auch strahlungsbedingt sein können, beziehungsweise, dass beide Ursachen zu einer identischen Wirkung führen können. Zu beachten ist für eine etwaige Kombination allerdings, dass die Zeitskalierung hierbei eine enorme Herausforderung darstellt. Die Wirkung eines einschlagenden Ions liegt im Bereich von 10^{-12} s, während üblicherweise Alterungseffekte über einen Bereich von 10^8 s, also mehrere Jahre, betrachtet werden. Für eine entsprechende Simulation beider Effekte, müsste also ein Zeitraum von mehreren Jahren mit einer Präzision von einer Picosekunde aufgelöst werden. Keine verfügbare Simulationssoftware kann dies leisten, noch steht eine entsprechende Simulationshardware zur Verfügung, sodass der Simulationsaufwand derzeit verfügbare Ressourcen weit übersteigt. Daher werden im Rahmen dieser Arbeit stets ungealterte Bauteile betrachtet.

Weitere Details zu dieser grundlegenden Modellierung sind in [Hil18] und [HPP19] zu finden.

4.4.2 Abstraktion auf höhere Ebenen

Im Vorausgehenden Unterabschnitt 4.4.1 wurde auf die Modellierung der physikalischen Effekte von PVTAR und deren Implementierung eingegangen. In diesem Unterabschnitt wird die Abstraktion vorgenannter Ausführungen und die Nutzbarkeit für die digitale und algorithmische Ebene beleuchtet. Die Abstrahierung geschieht folgendermaßen: Die physikalischen Auswirkungen der PVTAR Größen werden in einem Verhaltensmodell (vgl. Abschnitt 4.4.1) eines Transistormodells abgebildet. Auf diese Weise liegt ein Transistormodell vor, das je nach Eingabe der -die Umgebung und die Situation beschreibenden- Parameter ein adaptiertes Verhalten zeigt. Zur Abstraktion, beziehungsweise der Erweiterung auf eine höhere Ebene sind mehrere einzelne Schritte und Stufen notwendig, die

in Abbildung 4.4 visualisiert sind.

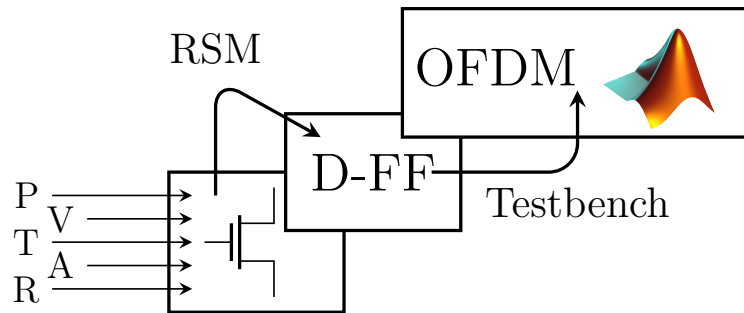


Abbildung 4.4: Abstraktionsstufen des Simulationsmodells

In der *Cadence* Softwareumgebung nutzt man dieses Transistormodell, um daraus eine prinzipiell beliebige Schaltung aufzubauen. Im Kapitel 5 werden exemplarisch zwei Schaltungen genauer betrachtet: ein Verzögerungs-FlipFlop (FF) (D-FF) in Abschnitt 5.1, sowie eine SRAM Speicherzelle in Abschnitt 5.2. In Abbildung 4.4 wurde exemplarisch “D-FF” eingetragen. Ganz links sind in der Abbildung die Einflussgrößen eingezeichnet, denen eingeräumt wird, auf das Verhalten elektronischer Komponenten Einfluss zu haben. Ihre Wirkungsweise, beziehungsweise die daraus resultierende Modellierung ist in vorausgegangenen Abschnitten diskutiert worden. Hier ist anzumerken, dass eine Teilmenge, nämlich die Prozessvariationen, Alterungseffekte und die Strahlung, Einfluss auf die Ausgangscharakteristik des kompakten Transistormodells haben. Wird aus diesen Komponenten eine Schaltung aufgebaut, erreicht man bereits das “Schaltungslevel”, in welches die Temperatur und die Versorgungsspannung einfließen. Dies ist in der Abbildung 4.4 gemeinsam im linken unteren Teil (Kasten) zusammenfassend dargestellt. Die Modellierung greift dabei die sogenannte *Delay slope*, also eine charakterisierende Funktion zur Angabe der Verzögerung einer Schaltung nach einer Änderung des Eingangs bis zur Änderung des Ausgangs auf, um daraus einen Mittelwert und die Breite für eine Verteilungsfunktion zur Charakterisierung der Abweichung zu bestimmen. Eine etwaige Verschiebung des Mittelwertes oder Verbreiterung dieser Verteilungsfunktion geht mit einer Änderung des Schaltverhaltens einher, sodass hier nun von einem Verhaltensmodell gesprochen werden kann. Details zu diesem Schritt sind in [Tad+17] veröffentlicht worden.

Für die Simulation werden neben den Schaltungsparametern nun auch sogenannte Stützstellen (engl. *corners*) definiert. Das bedeutet beispielsweise, dass die Temperatur zwischen einem Tiefstwert von -40°C und einem Höchstwert von 120°C mit einer Schrittweite von 10°C also insgesamt 15 Temperaturstufen betrachtet werden soll. Des Weiteren wird definiert, dass Prozessvariationen sowohl berücksichtigt, wie auch unberücksichtigt bleiben können. Für jeden dieser beiden Fälle werden alle Temperaturstufen betrachtet. Analog werden auch Spannungswerte für die Veränderungen der Versorgungsspannung und die Strahlung (LET) festgelegt. Die vorliegende Schaltung wird anschließend für jede sich daraus ergebende Kombination in ihrem Verhalten simuliert und die Ergebnisse gespeichert. Es kommt hinzu, dass für jede vorgenannte Kombination

(Stützstelle) eine Vielzahl an Wiederholungen (etwa 200 Monte-Carlo Simulationen) durchgeführt werden, um eine statistische Aussage für einen bestimmten Betriebsfall treffen zu können. Dies ist wichtig, da nicht alle Parameter einer analytischen Berechnung unterliegen, sondern auch auf Zufallsvariablen mit entsprechenden Verteilungen beruhen.

Mittels radialer Basisfunktionen (engl. Radial Basis Function (RBF)) wird für die gewonnenen Ergebnisse eine möglichst präzise mathematische Beschreibung angestrebt. Diese kann auf eine Logikschaltung wie beispielsweise der eines FF angewendet werden. Man spricht bei diesem Vorgehen auch von *Response Surface Model* (RSM), da hier eine Verhaltensbeschreibung einer Schaltung realisiert wird. Auf diese Weise wird erfolgreich eine weitere Abstraktion von der Schaltungsebene hin zu einem Verhaltensmodell absolviert. Für weitere Details sei auf [TPP18] verwiesen.

Für die verbleibende Abstraktionsstufe zur Simulation auf algorithmischer Ebene in *MATrix LABORatory* (MATLAB), beispielhaft für eine OFDM Übertragung, bedarf es zunächst einer Einbettung in eine *Testbench*. Vorausgegangene Ausführungen stellen ja bereits ein Verhaltensmodell einer Logikschaltung bereit. Wird diese in einem größeren Kontext, beispielsweise weitere Logikkomponenten eingebettet, ermöglicht dies die Beurteilung, in wie weit eine Verhaltensänderung der betrachteten Schaltung auch eine Konsequenz für angeschlossene Bausteine hat. Zur Bewertung der Qualität eines digitalen Signals ist es erforderlich, die Korrektheit für jedes Bit bewerten zu können.

Durch die Einbettung einer betrachteten Schaltung (*Circuit under Test* (CUT)) in einen größeren Kontext, repräsentiert durch eine *Testbench*, wird somit folgende zusammenfassende Definition eines Fehlerfalls möglich:

Definition 4.4.1 (Definition digitaler Fehler)

Ein **Fehler** liegt nur dann vor, wenn nachfolgende Schaltungskomponenten (Logik) einen falschen Zustand übernehmen und verarbeiten.

Eine Auswertung von Fehlern der digitalen (binären) Ebene wird erst durch die *Testbench* möglich, in der Eingangs- und Ausgangsdaten eines CUT miteinander verglichen werden können. Das Simulationsmodell wertet für den CUT vorgenannte Verhaltensbeschreibungen aus und bestimmt anhand dieser und den gegebenen PVTAR Parametern eine Wahrscheinlichkeit für die Korrektheit eines Bits, welches im Falle eines D-FF darin als Zustand gespeichert ist.

Das bedeutet, dass -von außen betrachtet- ein Zustand an das betrachtete FF übergeben und von diesem übernommen wird, um am Ausgang entsprechend der Funktionsweise bereitgestellt zu werden. Kommt es nun aufgrund der PVTAR Effekte zu einem beliebigen Zeitpunkt dazu, dass sich der Ausgang des FF ändert, muss dies allerdings auch mit einer Abtastung der umgebenden Komponenten (zeitlich) einhergehen, damit etwaige Veränderungen nach außen überhaupt sichtbar werden. Mit diesem Vorgehen ist bereits die digitale, sprich binäre Ebene erreicht. Gespeicherte logische Werte werden korrekt

oder inkorrekt weiterverarbeitet. Etwaige Zwischenzustände, wie etwa *Glitches*², sollen auf digitaler Ebene vernachlässigt werden.

Für die Abstraktion auf algorithmischer Ebene ist ein weiterer Schritt relevant. Bei der Abfolge eines Programmablaufes werden Zahlen miteinander verrechnet und verglichen, und dazu (zwischen-)gespeichert. Zum Umgang auf einer Hardwareplattform werden diese Werte in einer binären Repräsentierung abgelegt. Beispiele dafür werden im Kapitel 6 gegeben. Für einen Zwischenwert, der gespeichert werden soll, werden also je nach binärer Repräsentierung beispielsweise 32 Bit in einem SRAM gespeichert oder mehrere Zustände in einer Schieberegisterstruktur aus D-FFs abgelegt. Unter der Annahme bestimmter PVTAR Bedingungen wird für jedes dieser Bits eine Wahrscheinlichkeit bestimmt, mit der dieses *flippen* -also umschlagen- könnte.

Im Endeffekt werden die Simulationsergebnisse von den Betrachtungen der *Testbench* in einer Art Datenbank zusammengefasst und mittels einer MATLAB-Funktion adressiert. Diese erwartet eingangsseitig neben den binären Daten einen Satz von PVTAR Parametern. Aus diesen Parametern, sowie dem individuellen Eingangsbit wird nun eine Wahrscheinlichkeit für die Zuverlässigkeit des Bits bestimmt. Liegt diese über einem Schwellwert, wird das Bit verändert und damit ein Fehler eingefügt. Intern werden dafür die zuvor eingeführten Parameter (Mittelwert und Breite der *gefitteten* Verteilungsfunktion) μ und σ berechnet und mit Ihnen die Adressierung in der Datenbank vorgenommen. Die Hauptfunktion verarbeitet dabei nicht nur einzelne Bits, sondern ist auch in der Lage, mehrdimensionale Eingangsdaten zu verarbeiten. Ausgangsseitig werden binäre Daten in gleicher Dimension der Eingangsdaten bereitgestellt. Je nach gewählten PVTAR Größen weichen die Ausgangsdaten mehr oder weniger von den Eingangsdaten ab.

Für die PVTAR Größen wird jeweils ein Wert erwartet. In der folgenden Auflistung wird dazu \square als Platzhalter verwendet:

P: $\square \in [1,0]$, zum Ein- oder Ausschalten der Prozessvariationen im Transistormodell

V: $\square \in [0.8 - 1.1]$ V eine Spannung aus dem simulierten Intervall, die als Versorgungsspannung verwendet werden soll

T: $\square \in [0 - 120]$ °C eine Temperatur aus dem simulierten Intervall, die als Umgebungstemperatur verwendet werden soll

A: da keine Alterungsdaten simuliert wurden, wird keine Eingabe erwartet!

R: $\square \in [0 - 5000]$ keV/ μm als LET $_{\mu}$ aus dem simulierten Intervall. SEE würden neben der Teilchenart und Energie auch die genaue Position und den Winkel, bezogen auf den gesamten Chip, sowie einen genauen Zeitpunkt erwarten. Dies führt zu einer erheblichen Komplexitätssteigerung.

²s. Glossar S.184

Diese gewählten Werte werden als Parameter neben einer binären Sequenz einer Funktion zugeführt, die (wie zuvor beschrieben) auf Basis dieser Parameter eine Wahrscheinlichkeit für einen Bitfehler bestimmt. Wenn diese größer dem Schwellwert von 50% ist, wird für den Ausgangsbitstrom an dieser Stelle das Bit geflippt.

Das Flussdiagramm in Abbildung 4.5 zeigt das prinzipielle Vorgehen.

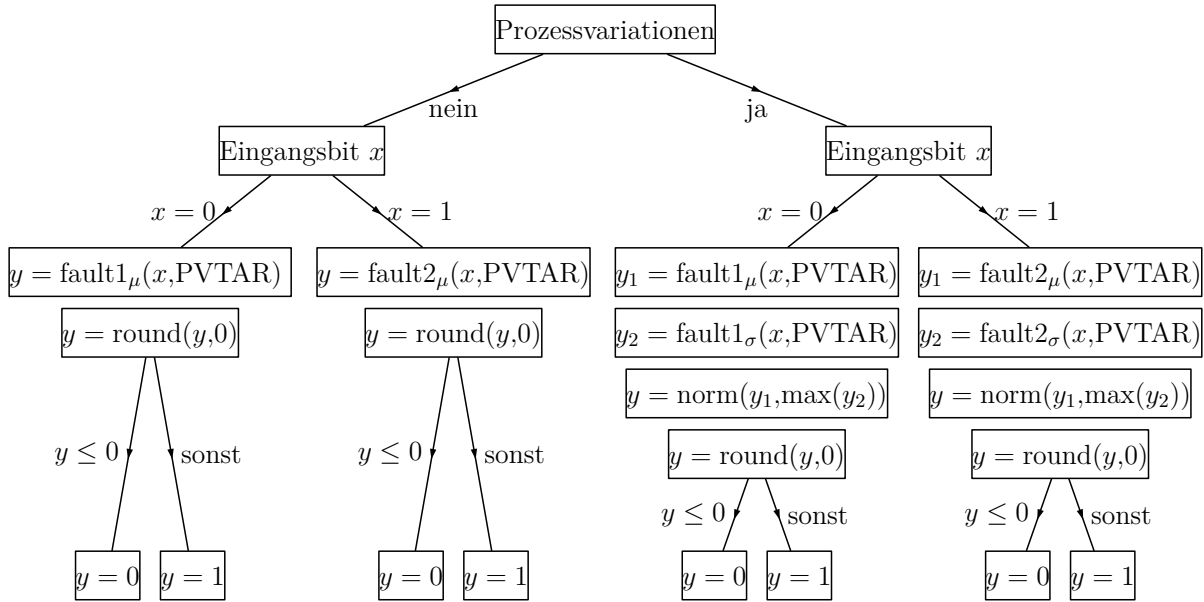


Abbildung 4.5: Flussdiagramm zum Programmablauf mit und ohne Prozessvariationen

In Abhängigkeit der Prozessvariationen, sowie der nachfolgenden Abfrage zum Eingangsbit ($x(i)$), wird für die Bestimmung des Ausgangsbits $y(i)$, die i -te Stelle des betrachteten Datenwortes, auf unterschiedliche $faultX_mu$ Daten zurückgegriffen. Diese Daten sind zuvor per Monte-Carlo Simulationen für einige Stützstellen erzeugt worden, gegebenenfalls wird dazwischen eine Interpolation vorgenommen. Am Beispiel einer SRAM Speicherzelle wird darauf im Zusammenhang der Abbildung 5.8 erneut verwiesen.

Dem Benutzer steht so eine Schnittstelle zur Verfügung, die binäre Daten verarbeitet. Wie diese zu interpretieren sind ist durch eine vom Anwender zu definierende Darstellungsform (z.B. Festkomma) gegeben. Auf diese Weise wird von der digitalen Ebene die Abstraktion zur algorithmischen geboten. In umgekehrter Reihenfolge wird also eine reelle Zahl eines Algorithmus nach einem bestimmten Schema binär dargestellt, die Bits sowie die Parameter zur Beschreibung der Umgebungsbedingungen an die Funktion gegeben, und das Ausgangsdatenwort nach selbigem Verfahren wieder zur Konvertierung zur reellen Zahl genutzt. Auf diese Weise wird eine Speicherung beispielsweise in einer SRAM Zelle simuliert. Für die tieferliegenden Ebenen, bis hinunter zum Transistorverhalten, wird auf die Ergebnisse in Form einer Datenbank vorheriger Simulationen zurückgegriffen. Zur Erzeugung dieser Datenbank wird in Cadence zunächst die gewünschte Schaltung aufgebaut und dabei das modifizierte Transistormodell [HPP19; Hil18] verwendet. Diese bieten die Möglichkeit dort (in der Cadence Softwareumgebung) eine Simulation dieser

Schaltung für bestimmte Umgebungsparameter durchzuführen. Es wird daher also dort für alle PVTAR Größen ein Wertebereich gewählt, der für spätere Simulationen für wichtig erachtet wird. Beispielsweise ein Temperaturbereich von 0 – 120°C in Schritten von 10°C. Jede sich so ergebende Konstellation stellt eine sogenannte Stützstelle dar, die für eine einstellbare Wiederholungszahl (z.B. 200) Monte-Carlo-Simulationen durchführt und so eine statistisch belastbare Aussage für jede Stützstelle (auch *Corner* genannt) ermöglicht. Je dichter dieses Netz aus Stützstellen ist, desto genauer ist später eine Aussage formulierbar. Allerdings steigt der Simulationsaufwand mit jedem weiteren *Corner* linear an, sodass eine Abwägung des Simulationsaufwandes gegen die Anzahl der Stellen erforderlich ist. Auch ist eine ausreichend große Wiederholungszahl wichtig, um so eine statistische Belastbarkeit zu gewährleisten. Die Ergebnisse der Simulationsdaten können in MATLAB eingelesen und in einer mehrdimensionalen Matrix abgelegt werden. Dies bietet auch die Möglichkeit Simulationen für weitere Stützstellen, zum Beispiel zur Erweiterung des einstellbaren Wertebereichs, hinzufügen zu können.

Der Übergang zur MATLAB Datenbank erfolgt durch Nutzung des ReSeMBleD-Tools, auf welches bereits schon im Zusammenhang mit Abbildung 4.4 verwiesen wurde (RSM).

4.4.3 Zusammenfassung/Ausblick

Mit dem in den vorherigen Abschnitten diskutierten Simulationsmodell, liegt eine Möglichkeit der Betrachtung der Zuverlässigkeit elektronischer Schaltungen vor, die PVTAR Effekte unabhängig voneinander, wie aber auch gemeinsam und zeitgleich, simulieren kann. Dabei wird keine *Worst-case* Abschätzung der einzelnen Effekte summiert, sondern realistische Szenarien und Verhaltensweisen auch mit Blick auf das gleichzeitige Wirken und gegenseitiges Bedingen der Größen berücksichtigt. Die Größe, Art und der Typ des *Circuit under Test* (CUT) ist zunächst von den Simulationskapazitäten in der Cadence Softwareumgebung abhängig. Die nachfolgende Abstraktion auf die algorithmische Ebene greift auf die ermittelten und als Datenbank gespeicherten Ergebnisse zurück. Werden weitere Simulationen einer Schaltung durchgeführt, kann die Datenbank damit erweitert werden.

Da aus vorgenannten Gründen die Alterungssimulation nicht separat berücksichtigt werden soll, wird nun anhand bereits bekannter, sich über die Zeit einstellende Effekte, eine Bewertung und Darstellung erfolgen: Im Zusammenhang mit der Zuverlässigkeit (engl. *reliability*) von Schaltungen wird häufig ein sogenanntes “Badewannenmodell” angenommen [LB17]. Dieses veranschaulicht die Anzahl der Komponentenausfälle über die Zeit. Ein hoher Wert an Ausfällen gleich zu Beginn kann durch Fehler bei der Fertigung und durch Prozessvariationen erklärt werden. Die aussortierten Bauteile können prinzipielle Defekte, ein Fehlverhalten oder auch nur einzelne Parameter außerhalb der Testspezifikationen aufweisen. Davon nicht betroffene Komponenten fallen in der Folgezeit nur sehr vereinzelt und zufällig aus. Gegen Ende des Produktlebenszyklusses nehmen die Ausfälle unter anderem aufgrund von akkumulierten (Alterungs-)Effekten

erneut stark zu. Dieses "Alterungsbild" wird von Betrachtungen unter normalen analogen Bedingungen geprägt und berücksichtigt daher lediglich die dort gebräuchlichen PVTA Effekte aber keine Strahlung. Für akkumulierte TID Effekte wäre es zu erwarten, eine Rampe hinzu zu "addieren". Einzelteilcheneffekte treten je nach Verortung der Anwendung sporadisch, gehäuft oder regelmäßig auf. Entsprechend müsste zur Vervollständigung des vorgenannten Modells eine Verteilungsfunktion ermittelt, aufgestellt und ebenfalls überlagert werden. Diese skizzierten Erwartungen ergeben sich aus den Ausführungen des Abschnittes 4.3, in dem erläutert wurde, dass die akkumulierten Effekte (TID) mit denen der Alterung identisch sind.

Das Thema der Simulation und Begegnung von PVTA(R) Einflüssen wird u.a. auch in [Fig11; Car+16; Che+17; Tad+17; HPP19] sowie in [Bor+03; MG13; WB08; McP10; RG12; LB17] weiter vertieft.

Das im Kapitel 4 schwerpunktmäßig im dortigen Abschnitt 4.4 zusammengefasste Verhaltensmodell eines CMOS Transistors ist ein wesentlicher Schritt zur Untersuchung der Umgebungseinflüsse auf die Signalverarbeitung. Zusammenfassend werden die Auswirkungen der PVTAR Einflüsse auf das Verhalten eines Transistors betrachtet. Im Sinne der Signalverarbeitung bedarf es des Weiteren einer Abstraktion über die digitale hin zur algorithmischen Ebene. Diese ist in Abschnitt 4.4.2 erläutert. Dort wurde auch auf die nächsten (Zwischen-)Schritte, nämlich die Einbettung des einzelnen Transistors in einer Schaltung, sowie die Integration dieser in eine übergeordnete Testbench eingegangen. In diesem Kapitel liegt der Fokus nun auf zwei konkreten Schaltungen und dazugehörige Testbenches. Diese sind ein Verzögerungsflipflop (*Delay-FlipFlop* (D-FF)) in Abschnitt 5.1 und eine SRAM Speicherzelle in Abschnitt 5.2. Neben dem Aufbau der eigentlichen Schaltungen aus einzelnen Transistoren ist mit den Testbenches auch deren Einbettung in eine größere Logik gegeben, sodass auf diese Weise an der Definition 4.4.1 festgehalten werden kann. Dort ist definiert, dass nicht jede Abweichung von der Normspezifikation des Transistors sogleich einen “Fehler” bedeutet, sondern dass dafür entsprechende Schwellwerte im Moment der Abtastung unter-/überschritten werden müssen. Gerade durch den Einbezug dieser zeitlichen Komponente gewinnt das Simulationsmodell enorm an Realitätstreue. Es sei daran erinnert, dass ...

- ... nicht jeder PVTAR Einfluss eine Auswirkung auf die Ausgangscharakteristik haben muss, auch wenn intern gegebenenfalls Fehler auftreten,
- ... ein Fehler in dem Ausgangsverhalten der betrachteten Schaltung nicht sogleich fatale Folgen in einem größeren Kontext bedeuten muss.

Abschließend sind in den beiden folgenden Abschnitten jeweils Simulationsergebnisse gegeben und werden diskutiert, die die Fehlerwahrscheinlichkeit und -häufigkeit für verschiedene Situationen widerspiegeln. Daraus lässt sich direkt ableiten, wann beziehungsweise wie oft und unter welchen PVTAR Bedingungen mit einem verfälschten

Ausgang zu rechnen ist. Betrachtet wird dabei eine binäre Folge. Nach dem Speichern und wieder Auslesen wird diese mit den ursprünglichen Zuständen verglichen und die Anzahl der fehlerhaften Stellen in das Verhältnis zu der gesamten Anzahl an Stellen gesetzt. Diese Sichtweise ist identisch zu Betrachtungen der Übertragungstechnik, sodass auch hier der Begriff *Bit Error Rate* (BER) verwendet werden soll. Anzumerken ist dabei, dass jedes Bit einzeln betrachtet wird. Mathematisch kann prinzipiell so jedes Bit fehlerhaft sein und eine 100% Fehlerrate erreicht werden. Zur Interpretation wird diesem Zustand der höchsten Unzuverlässigkeit entsprechend der BER von 0.5 zugeordnet. Dabei kann keinem gespeicherten Bit mehr vertraut werden und der Ausgangszustand wird gänzlich durch die PVTAR Einflüsse kontrolliert. Wie in den nachfolgenden Abschnitten gezeigt, weisen die Modelle eine massive Abhängigkeit gegenüber Strahlungseinflüssen auf. Gerade hierbei ist allerdings unklar, welche Ladungsmenge, welchen Types ein Teilchen einbringt bzw. freisetzt und wie weit eine mögliche Rekombination zum Zeitpunkt des Taktes der Abtastung vorangeschritten ist. Hinsichtlich der Speicherung mehrerer Bits ist nicht klar, welchen Bits noch Vertrauen entgegengebracht werden kann und welchen nicht. Die Simulationen werden daher für quantitative Aussagen und nicht für Bit-genaue Aussagen verwendet.

Darüber hinaus ist es gerade für eine Anwendung in der Raumfahrt sicherlich sehr schwer, sowohl hoch präzise, sowie taktgenaue Aussagen zu den Umgebungs- und Schaltungsparametern pro Transistor zu treffen. Eine Abhängigkeit des Bauteils bzw. der Schaltung beziehungsweise dessen Typs ist gleichwohl berücksichtigt worden. So werden entsprechende (Einzelteilchen-)Effekte während des Schreibvorganges im SRAM beispielsweise nicht berücksichtigt, da alle transienten Effekte direkt durch die Versorgungsspannung ausgeglichen werden können.

■ 5.1 D-FlipFlop

Es gibt eine Vielzahl von FlipFlop (FF) Typen. Im Rahmen dieser Arbeit soll sich auf eine Version beschränkt werden, und zwar das *Delay-FlipFlop* (D-FF). Aus dem englischen *delay* für “Verzögerung” leitet sich aus der Funktionsweise der Name ab. Für weitere Details zur Funktion sei auf Lehrbücher (z.B. [TWM07]) verwiesen.

Das D-FF zeichnet das Eingangssignal D prinzipiell nach, achtet dabei allerdings auf das Taktsignal. Ändert sich D während einer logisch null Phase des *clk*, so wird diese Änderung für den Ausgang Q bis zur nächsten steigenden Flanke des Taktes verzögert.

Der interne Aufbau eines solchen D-FF’s ist als Schaltung aus einigen Transistoren in Abbildung 5.1 gegeben. Daran soll der PVTAR Einfluss für die Simulation verdeutlicht werden.

In der Abbildung ist zu erkennen, dass der CP Eingang (*clock-pseudo*) intern in zwei Signale CPI und CPN aufgeteilt wird, die an mehreren Stellen zur Steuerung eingesetzt werden. Der interne Takt CPN (*clocked-pseudo-nMOS*) ist die Inversion von CPI, beide Signale sind als *Level* konvertierter Takt zu sehen. Für ein korrektes Ausgangssignal sind

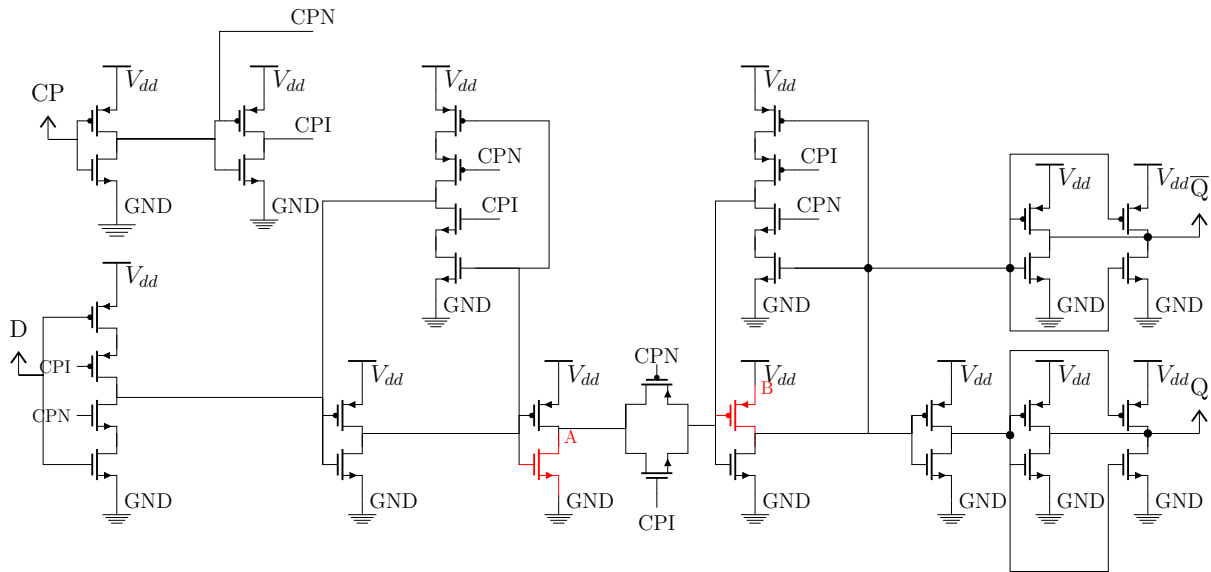


Abbildung 5.1: Schaltung eines D-FF

neben der Erzeugung der Taktsignale CPI und CPN die beiden rot gekennzeichneten Transistoren A und B relevant. Zur Reduktion des Simulationsaufwandes werden Strahlungseffekte nur für diese beiden Transistoren angenommen. Alle übrigen Transistoren erfahren in der Simulation einen PVTAR Einfluss. Es wird so eine sehr gute Näherung erzielt, der Simulationsbedarf für Strahlung aber auf 2/34 reduziert. Da TID-Effekte auch gleichzeitig den größten Anteil des Simulationsaufwandes in dem Verhaltensmodell der Transistoren darstellen, ist ein signifikanter Effizienzvorteil hinsichtlich des Simulationsbedarfes erreicht.

Führen die betrachteten PVTAR Einflüsse in diesen beiden markierten Transistoren zu einer Abweichung des Verhaltens außerhalb der Normbedingungen, so wirkt sich dies sogleich auf das Ausgangssignal aus. Ist aktuell ein logischer 'Null-Zustand' im FF gespeichert, so wird der Ausgang nur durch einen gezielten Einschlag im *p-Type MOS* (pMOS) Transistor B zu einer eins geändert. Für den inversen Fall ($1 \rightarrow 0$) bedarf es einer gezielten Störung vom nMOS Transistor A. Für alle übrigen Transistoren ist diese intensive Abhängigkeit nicht derart direkt gegeben.

Entsprechend der Definition 4.4.1 ist nicht nur die Schaltung des D-FF zu betrachten, sondern die Einbettung dieser in einen größeren Kontext. Dieser ist in Form einer *Testbench* in Abbildung 5.2 dargestellt.

Ganz links ist die Versorgungsspannung abgebildet, rechts davon sind zwei Quellen von Rechteckimpulsen gegeben. Für möglichst realistische Simulationsbedingung werden diese idealen Impulse durch jeweils zwei aufeinander folgende Inverter zu identischen Impulsen, allerdings mit real steilen Impulsflanken umgeformt. Die Eingangssignale des in rot hervorgehobenen D-FF (Abbildung 5.1) weisen somit eine authentische, endliche Steigung der Flanken und leichte Verrundungen auf.

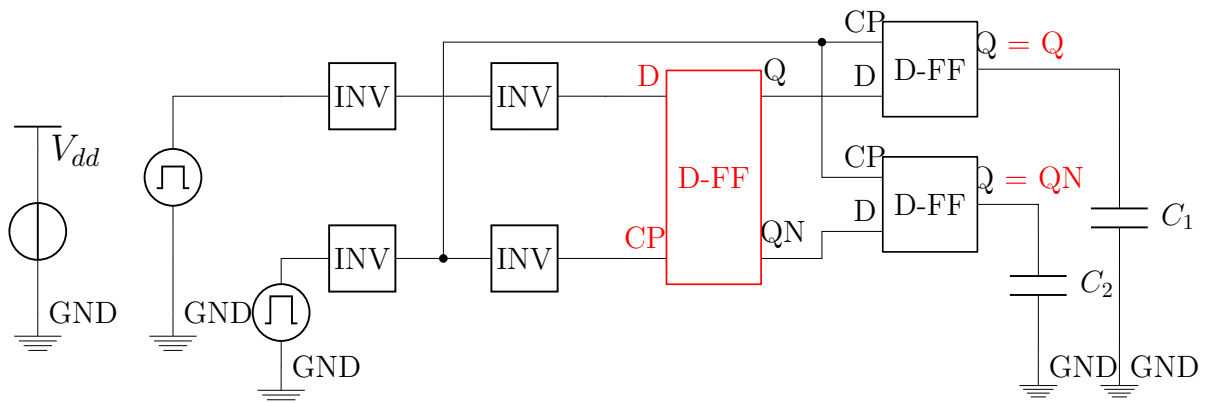


Abbildung 5.2: Testbench für das D-FF

In der gezeigten *Testbench* ist es das einzige Bauteil unter Einfluss der PVTAR Effekte. Besonderes Augenmerk ist auf die nachgeschalteten D-FFs zu legen, denn der von ihnen gegebenenfalls übernommene Zustand wird zur Auswertung der Übereinstimmung mit dem Eingangssignal ausgewertet. Daher sind jeweils die Ausgänge dieser FFs rot markiert. Die rechts abgebildeten Kapazitäten stellen lediglich eine Last dar und vervollständigen so die Testumgebung.

Die nachfolgenden Ergebnisse wurden im Zusammenhang mit einer Untersuchung zur Synchronisation bei OFDM in [NHP18] veröffentlicht. Während nachfolgend lediglich die Zuverlässigkeit des D-FFs beziehungsweise dessen Abhängigkeit von den PVTAR Effekten im Fokus stehen soll, sind weitere Untersuchungsergebnisse im Zusammenhang der Applikation in Abschnitt 7.2 gegeben.

Entsprechend den Ausführungen aus Kapitel 4 wird nachfolgend jeweils ein Parameter konstant gewählt und in einer dreidimensionalen Darstellung die Fehlerrate in vertikaler Richtung (z-Achse) über die Variation der beiden anderen Parameter dargestellt. Die Prozessvariationen (P) sind für alle diskutierten Ergebnisse berücksichtigt worden. Grundsätzlich beziehen sich die Resultate auf neue, ungealterte Bauteile. Jedem Punkt des Simulationsgitters liegen 1000 zufällige Bits zugrunde.

In Abbildung 5.3 ist die Fehlerrate des zuvor erläuterten D-FF in Abhängigkeit von der umgebenden Temperatur sowie der Versorgungsspannung gezeigt. Um die Ergebnisse nicht mit anderen Einflüssen zu überdecken, ist die Strahlungs-dosis zu null gewählt worden. Auch wenn auf den ersten Blick keine direkte Abhängigkeit, sondern vielmehr einzelne meist isolierte Spitzen zu erkennen sind, ist eine Häufig dieser für steigende Temperaturen festzustellen. Die Zuverlässigkeit nimmt also mit steigender Temperatur ab. Unter Einbezug der physikalischen Auswirkungen für thermische Einflüsse (Abschnitt 3.1) und Versorgungsspannungsschwankungen (Abschnitt 4.2) haben beide Faktoren jeweils einen Einfluss auf die Schaltgeschwindigkeit des MOS Bauteils. Gleicht sich dieser gerade aus, so ist die Fehlerrate vernachlässigbar klein, addieren sich die Effekte andererseits, entstehen die sichtbaren einzelnen Spitzen in der Fehlerrate. Vor diesem Hintergrund

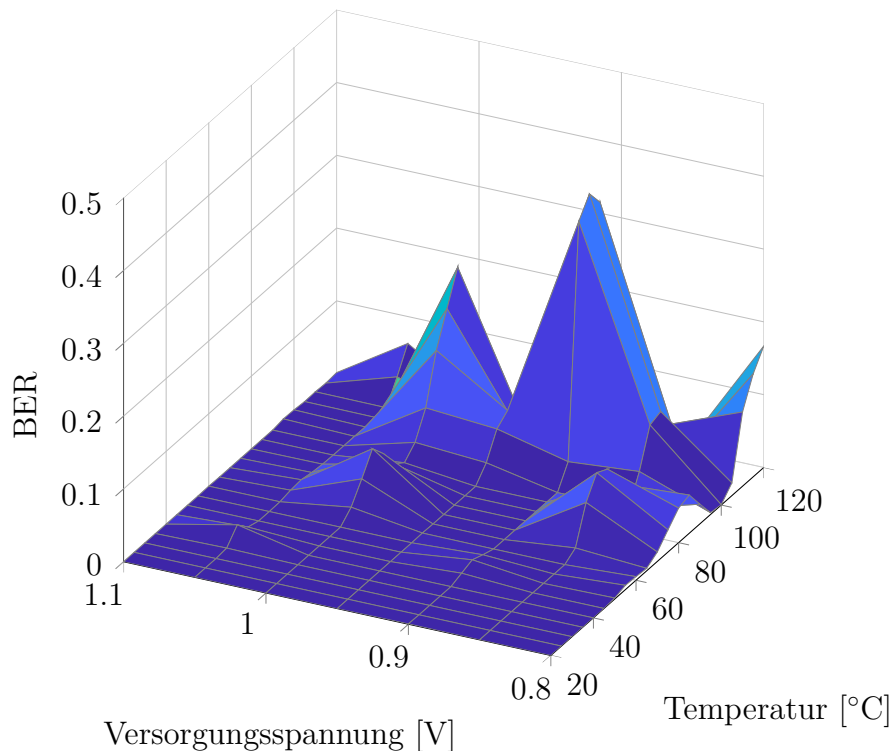


Abbildung 5.3: simulierte Fehlerrate für das D-FF in Abhängigkeit der Versorgungsspannung (0.8 – 1.1 V) und der Temperatur (20 – 120 °C). Strahlung konstant bei $0 \text{ keV}/\mu\text{m}$

kann diese Darstellung auch als Interferenzmuster betrachtet werden, welches die Effekte der Prozessvariationen verstärkt. Durch diese Ergebnisse ist somit auch belegbar, dass alle PVTA Effekte in der Simulation berücksichtigt werden und für die hier betrachtete digitale Ebene genügend Signifikanz aufweisen, um im vorgestellten Kontext feststellbar zu sein.

Zur Untersuchung der Fehlerrate in Abhängigkeit der Versorgungsspannung, sowie Strahlung in Form eines LET wird Abbildung 5.4 betrachtet. Gezeigt ist erneut die Fehlerrate, nun allerdings in Abhängigkeit der Versorgungsspannung und der Strahlung in Form eines LET. Die Temperatur ist für diese Betrachtungen bei $T = 20 \text{ °C}$ konstant gehalten. Besonders auffällig ist der deutliche und dominierende Anstieg der Fehlerrate bei zunehmender eingepprägter Energie in Form von ionisierender Strahlung. Der Anteil der Versorgungsspannung an dieser Fehlerrate ist im Zusammenspiel mit hohen Strahlungsdosen nahezu vernachlässigbar. Es lässt sich jedoch feststellen, dass eine geringe Spannung (0,8 – 0,85 V) bei hoher Strahlungsintensität (etwa $< 2000 \text{ keV}/\mu\text{m}$) zu tendenziell mehr Fehlern führt als bei höherer Versorgungsspannung. In den Abschnitten 4.2 und 3.2 werden die Effekte bei Abweichungen der Nennversorgungsspannung und bei Strahlungseinfluss diskutiert. Unter Berücksichtigung dortiger Aussagen kann vorgenannte Tendenz plausibel erklärt und belegt werden. Eine höhere Versorgungsspannung ist

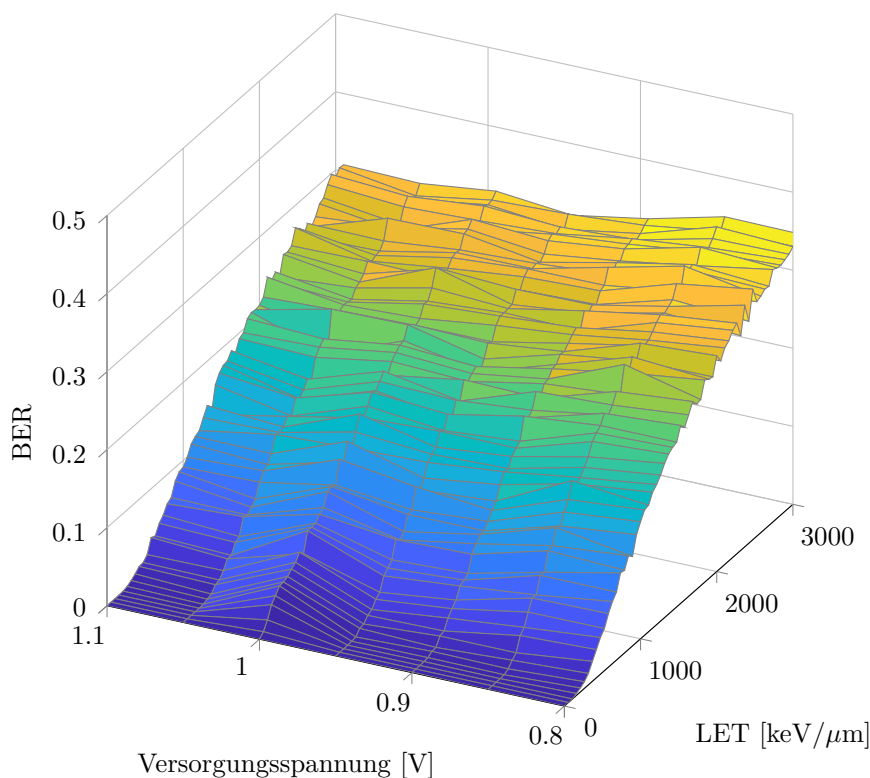


Abbildung 5.4: simulierte Fehlerrate für das D-FF in Abhängigkeit der Versorgungsspannung (0,8 – 1,1 V) und der Strahlung in Form des LET zwischen 0 und 3000 keV/ μm . Temperatur konstant bei $T = 20^\circ\text{C}$

in der Lage, kleine Änderungen im Spannungsgefüge der Transistoren auszugleichen, da diese im Verhältnis zu der eingebrachten Ladung bzw. der dadurch veränderten Schwellspannung (beziehungsweise der Spannungsverhältnisse insgesamt) kleiner sind, als für eine sehr niedrige Versorgungsspannung.

Ferner kann für eine Spannung von 1 V auch bei sehr geringer Strahlungspräsenz eine kleine Erhöhung der gezählten Bitfehler erkannt werden. Diese ist auch in den zuvor betrachteten Ergebnissen in Abbildung 5.3 zu finden.

Im Maximum haben die Simulationen eine Fehlerrate von 39,25 % gezeigt. Dieser Wert soll in Verbindung mit Abbildung 5.5 weiter ausgewertet werden.

Als dritte Kombination des V,T,R Tupels steht noch die gemeinsame Darstellung von Temperatur- und Strahlungseinflüssen aus. Diese ist in Abbildung 5.5 für eine konstante Versorgungsspannung von $V_{dd} = 0,85\text{ V}$ gezeigt. Nach den vorherigen Ergebnissen ist die deutliche Abhängigkeit der Fehlerrate von der Strahlung erwartungsgemäß. Über die Temperaturachse kann eine Zunahme der Unzuverlässigkeit für steigende Temperaturen beobachtet werden. Bei einer höheren Belastung durch den LET ist dieser Aspekt deutlicher zu beobachten. Auch dieses Ergebnis entspricht den Erwartungen nach Abschnitt 3.1. Der Betrieb einer MOS Schaltung bei höheren Temperaturen führt zu einer geringeren

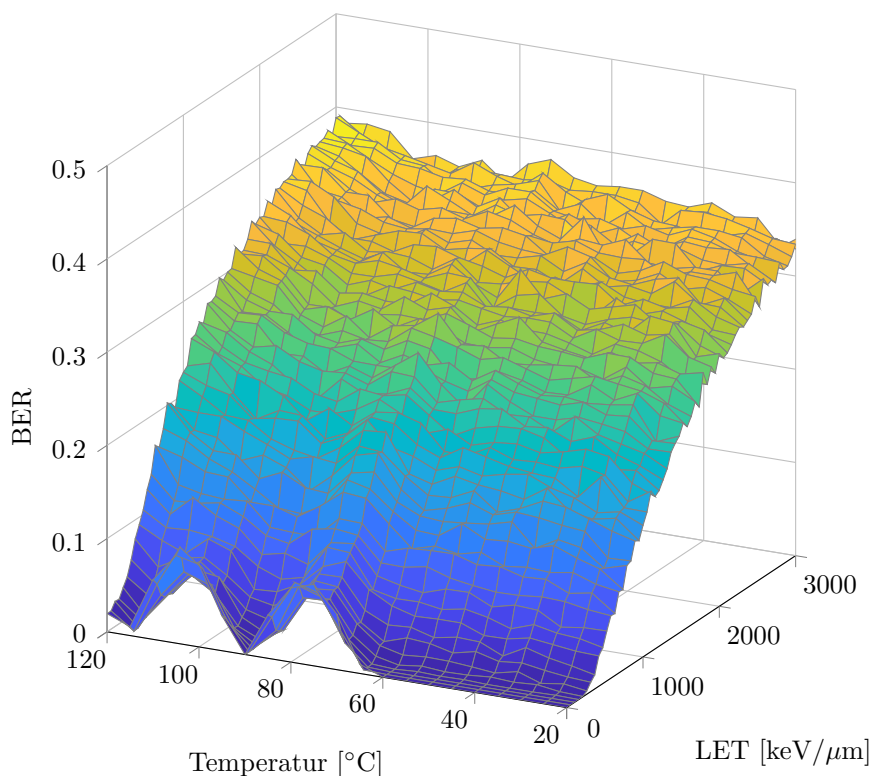


Abbildung 5.5: Fehlerrate für das D-FF in Abhängigkeit der Temperatur (20 – 120 °C) und des LET (0 – 3000 keV/μm). Die Versorgungsspannung liegt konstant bei 0,85 V.

Ladungsträgermobilität durch einen Anstieg des Widerstandes zwischen *Drain* und *Source*. In der Konsequenz nimmt die Schaltgeschwindigkeit ab und die Zuverlässigkeit sinkt; respektive steigt die Fehlerrate. Mit der gleichen Argumentation lassen sich auch die beiden Auswölbungen mit den Maxima bei etwa 80 °C und 100 °C und dem anschließendem erneuten Absinken erklären, sofern der LET nur sehr gering ist. Bereits in Abbildung 5.3 konnte für die identischen Temperaturen ein ähnliches Verhalten beobachtet werden.

Abschließend kann hier eine maximale Unzuverlässigkeit von 42,4% ermittelt werden. In Bezug auf den zuvor genannten Maximalwert im Diagramm 5.4 ist dieser Wert nun etwas höher. Daraus lässt sich eine stärkere Verzahnung der Temperatureinflüsse mit dem LET als zwischen der Versorgungsspannung und der Strahlungskomponente ableiten. Ferner ist der dominierende Einfluss der Strahlung unangefochten. Unter Berücksichtigung der letzten Schlussfolgerungen, sowie der Abbildung 5.3 können die Temperatureinflüsse an zweiter Stelle vor etwaigen Schwankungen der Versorgungsspannung hinsichtlich der Zuverlässigkeit der betrachteten FF Schaltung gesehen werden.

■ 5.2 SRAM

In Abschnitt 5.1 lag der Fokus auf der Anwendung der PVTAR berücksichtigenden Transistor Verhaltensmodelle auf einem zustandsbewahrenden D-FF. Unabhängig vom Vorliegen eines regelmäßigen Taktes liegt für diesen Abschnitt das Augenmerk der Betrachtungen auf einem Speicherelement, genauer einer *Static RAM* (SRAM) Speicherzelle. Die Flüchtigkeit der in ihr abgelegten Information hängt direkt von der Präsenz der Versorgungsspannung ab. So lange diese gewährleistet ist, behält die Zelle den in ihr abgelegten Wert bei. Etwaige äußere Einflüsse sind dabei noch außer Acht gelassen worden, dieses Verhalten soll im Folgenden untersucht werden.

Der interne Aufbau aus Transistoren ist in Abbildung 5.6 gezeigt. Exemplarisch ist hier eine Speicherzelle mit sechs Transistoren (6T) gezeigt. Eine geringe Anzahl an Bauteilen bedeutet einen geringen Flächenbedarf, der wiederum eine geringe Sensitivität gegenüber Strahlung aufweist, sowie einen geringen Energiebedarf hat [Kle+13]. [Her+14; Kle+13; Kha+10a; Kar+12] bestätigen diese Auswahl durch ihre (Strahlungs-)Untersuchungen an SRAM. [Kar+12] und [Kle+13] vergleichen diesbezüglich den 6T Aufbau mit einem Entwurf mit acht Transistoren (8T). Der ca. 30% größere Flächenbedarf und etwa 50% erhöhte Leistungsaufwand werden allerdings nicht durch die mögliche Entkopplung von Lesen und Schreiben oder der leicht höheren Zuverlässigkeit kompensiert. Die Designregeln (RHBD) aus Abschnitt 3.2.3 bestätigen diese Auswahl ebenfalls.

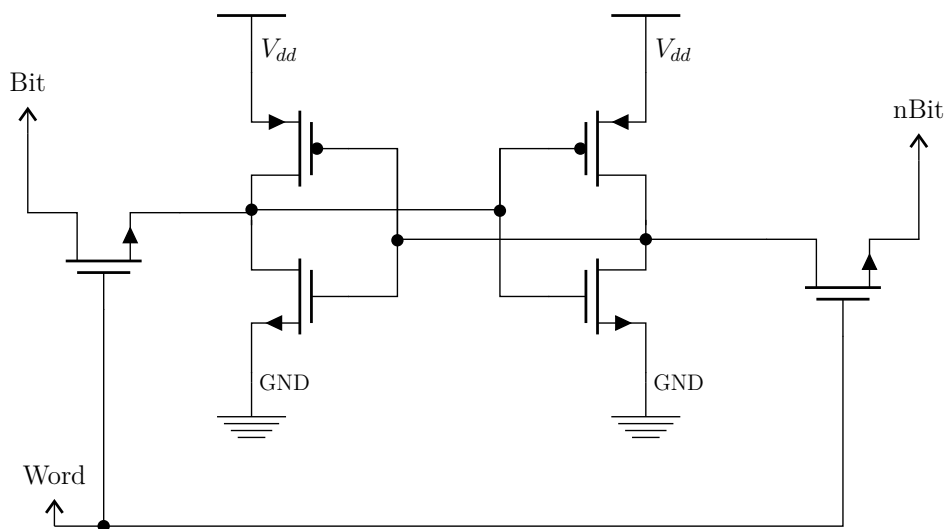


Abbildung 5.6: Schaltung einer SRAM Zelle

Zu erkennen sind neben der Versorgungsspannung (V_{dd} , GND) drei Anschlüsse *Bit*, *nBit* und *Word*. Die Funktionsweise der Speicherzelle ist dabei die Folgende: Mit einer

Erregung der *Word* Leitung wird eine Verbindung zwischen den *Bit* und *nBit* Leitungen und der eigentlichen, mittig dargestellten, Speicherzelle erzielt. Die Erregung der *Word* Leitung schaltet dazu die beiden äußeren Transistoren in einen leitenden Zustand. *nBit* stellt gerade das Inverse Signal zu *Bit* dar. Durch die Präsenz dieser beiden Signale wird auch von einer differentiellen Signalübertragung gesprochen, die eine Erhöhung der Zuverlässigkeit mit sich bringt. Beide Anschlüsse werden sowohl beim Lesen, wie auch beim Schreiben verwendet.

Die eigentliche Zelle besteht aus den vier inneren MOSFETs. In CMOS-Technik wird der geringste Leistungsbedarf im Vergleich zu einer bipolaren Speicherzelle erzielt.

Zum **Schreiben** einer logischen Null wird bei erregter *Word* Leitung *Bit* gegen *ground* geschaltet, bzw. für eine logische Eins gegen V_{dd} . Für *nBit* entsprechend entgegengesetzt. Beim **Auslesen** muss eine erregte *Word* Leitung durch eine entsprechende Logik ausgeschlossen sein, um die gespeicherte Information nicht zu überschreiben. Die Nutzung von *Bit* respektive *nBit* muss also entsprechend zum Lesen/Schreiben angesteuert werden.

Zum Simulieren der Zuverlässigkeit der SRAM Speicherzelle, wird diese in eine *Testbench*, vergleiche Abbildung 5.7, eingebunden. Ganz links ist die Versorgungsspannung

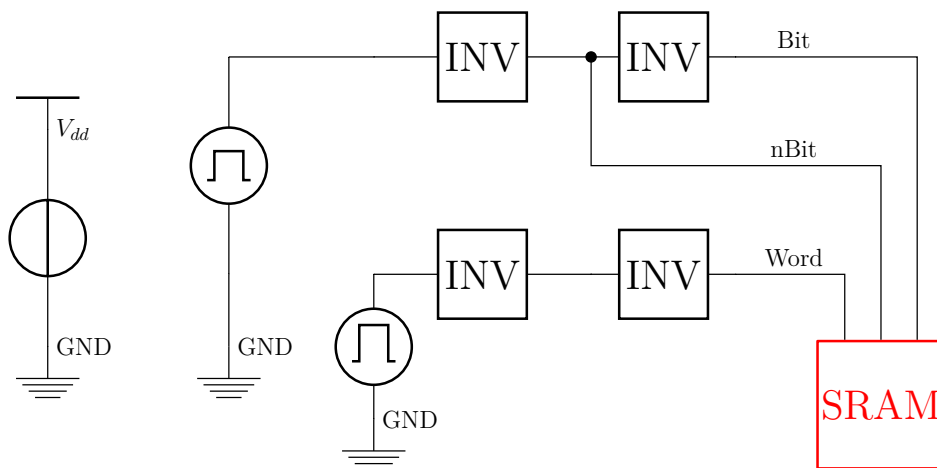


Abbildung 5.7: Testbench für die SRAM Zelle

gegeben, die beiden Rechteck-Impulsgeber erzeugen die entsprechenden Steuersignale, die durch die folgenden Inverter zu Signalen mit realistischen Flankencharakteristika geformt werden. Die rot hervorgehobene SRAM Zelle im rechten Teil der Abbildung unterliegt als einziges Bauteil in dieser gezeigten Anwendung den PVTAR Effekten. Zur Simulation der Auswirkungen genügt es, den internen Zustand zu betrachten. Dieser wird mit dem eingepprägten Signal verglichen und so auf einen Fehler geschlossen. Es bedarf keiner weiteren Logik zur Auswertung, da weder ein Zeitpunkt des Auslesens, Überschreibens oder des Eintreffens geladener Partikel festgelegt, oder gar bekannt ist.

Die nachfolgend präsentierten Ergebnisse basieren auf Simulationen, die sich auf Schaltungsebene auf $4 \cdot 7 \cdot 11 = 308$ Stützstellen (*corners*) mit jeweils 200 Monte Carlo Simulationen stützen. In Abbildung 5.8 ist die Fehlerrate der SRAM Speicherzelle in

Abhängigkeit der Versorgungsspannung, sowie der Temperatur dargestellt. Die Strahlungseinflüsse sind für die präsentierten Ergebnisse ausgeschaltet worden, um jedwede Überdeckung ausschließen zu können. Für diese Ergebnisse im Speziellen ist es zunächst

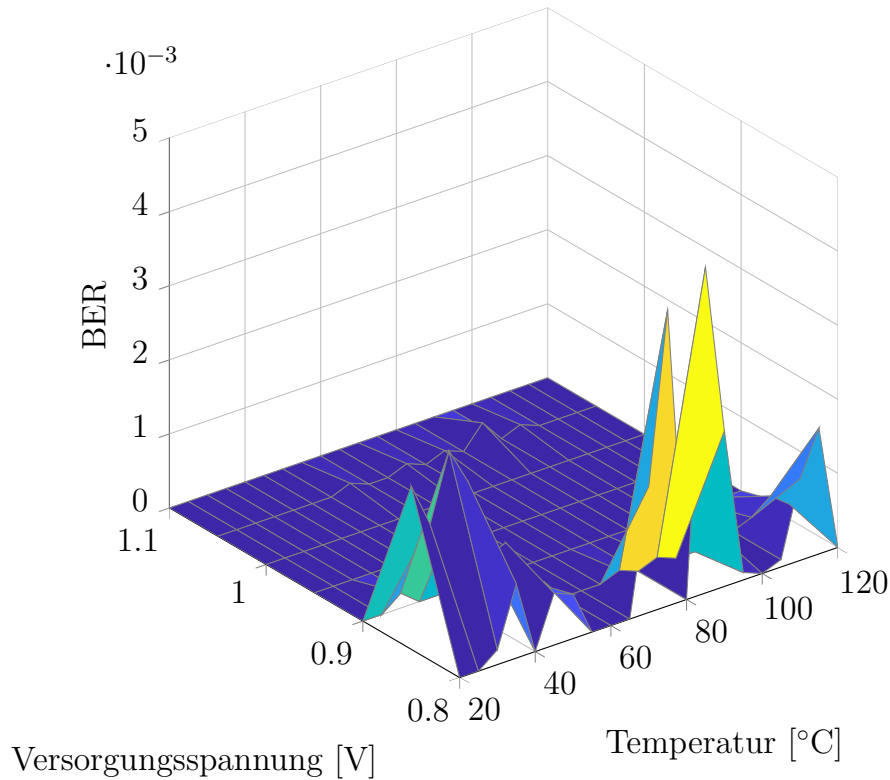


Abbildung 5.8: simulierte Fehlerrate für das SRAM in Abhängigkeit der Versorgungsspannung (0.8 – 1.1 V) und der Temperatur (20 – 120 °C). Strahlung konstant bei 0 keV/ μ m

wichtig anzumerken, dass die Achse der Fehlerrate einer Skalierung von 10^{-3} unterliegt. Die zu erkennenden Spitzen in z-Richtung sind also als vergleichsweise gering zu interpretieren. Die Position dieser minimalen Erhöhung ist ähnlich zu den Beobachtungen des D-FF: Der signifikante Anteil entfällt auf den Bereich für Versorgungsspannungen kleiner 0,9 V. In diesem Bereich wird auch der maximale Wert von $4,4 \cdot 10^{-3}$ erreicht. Die deutlichsten Abhängigkeiten (höchste Fehlerrate/steilste Änderungen) sind bei Temperaturen von 40 °C bzw. 80 °C zu finden. Für höhere Spannungen als die vorgenannten 0,9 V sind die betrachteten Effekte vernachlässigbar gering. Bereits im Zusammenhang mit den Ausführungen zu den D-FFs konnten diese Ergebnisse auch mit der Nennversorgungsspannung erklärt werden.

Eine Darstellung der Simulationsergebnisse zur Abhängigkeit der Fehlerrate des SRAMs von der Versorgungsspannung sowie von Strahlungseffekten bei einer Temperatur von 20 °C ist in Abbildung 5.9 gezeigt. Ein deutlicher Anstieg der BER mit zunehmender Intensivierung des LET ist offensichtlich. Das Auslesen der Daten aus der SRAM

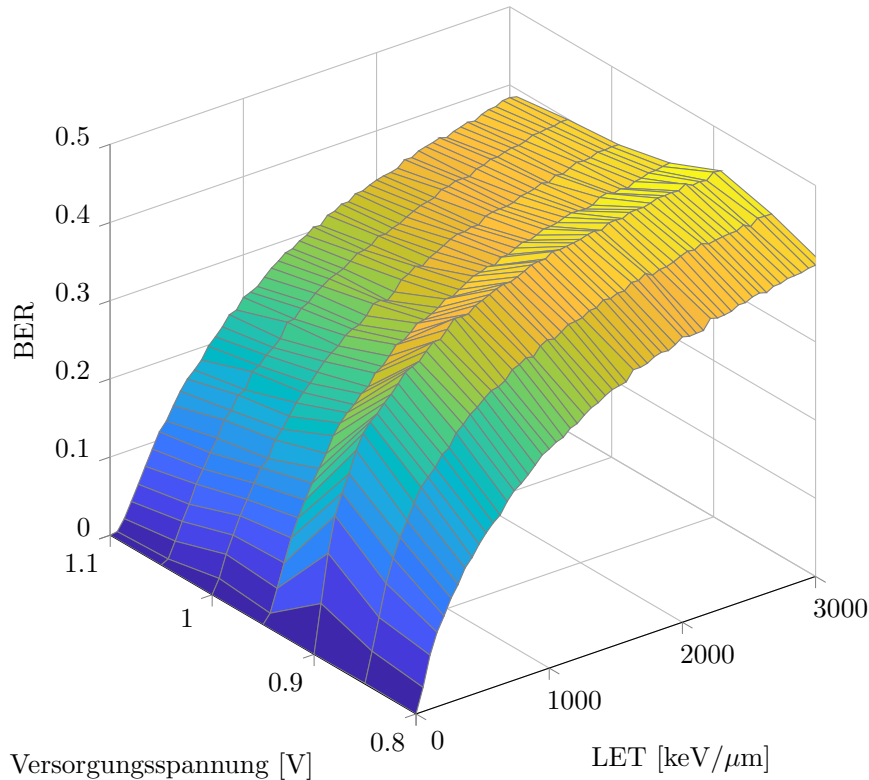


Abbildung 5.9: simulierte Fehlerrate für das SRAM in Abhängigkeit der Versorgungsspannung (0,8 – 1,1 V) und der Strahlung in Form des LET zwischen 0 und 3000 keV/ μm . Temperatur konstant bei $T = 20^\circ\text{C}$

Speicherzelle für ein LET größer 2000 keV/ μm resultiert prinzipiell in einer völligen Unzuverlässigkeit. Eine zunehmende Sensibilität kann allerdings ungeachtet der Strahlungseffekte für eine Versorgungsspannung von 0,9 V beobachtet werden. Geht man davon aus, dass die Zelle zum Betrieb bei knapp 1 V designed worden ist, lässt sich so dieses Verhalten in Einklang mit vorherigen Ergebnissen bringen.

Die dominante Rolle der gezeigten Fehlerrate ist auch in Abbildung 5.10 deutlich zu erkennen. Bei konstanter Versorgungsspannung von $V_{dd} = 0,85\text{ V}$ greift die dritte Visualisierung der Simulationsergebnisse die Abhängigkeit von der Temperatur sowie der Strahlung auf.

Die Richtigkeit der ausgelesenen Daten zeigt abermals eine signifikante Abhängigkeit von dem LET. Ist die letzte genannte Komponente im Parametersatz der PVTAR Einflussgrößen nicht verschwindend gering, so muss mit deutlich höheren Fehlerraten als in Abbildung 5.8 gerechnet werden. Diese Aussage bestätigt sich im Vergleich zur Darstellung 5.9. Anzumerken ist, dass der Betrieb hier bei einer niedrigeren Versorgungsspannung als der für den Normbetrieb zgedachten erfolgt. Auf diese Weise wird gezielt die Sensibilität erhöht und die Effekte der beiden betrachteten Parameter verstärkt. So rahmen in der gezeigten Oberfläche zwei Erhöhungen ein Tal bei etwa 75°C ein. Diese

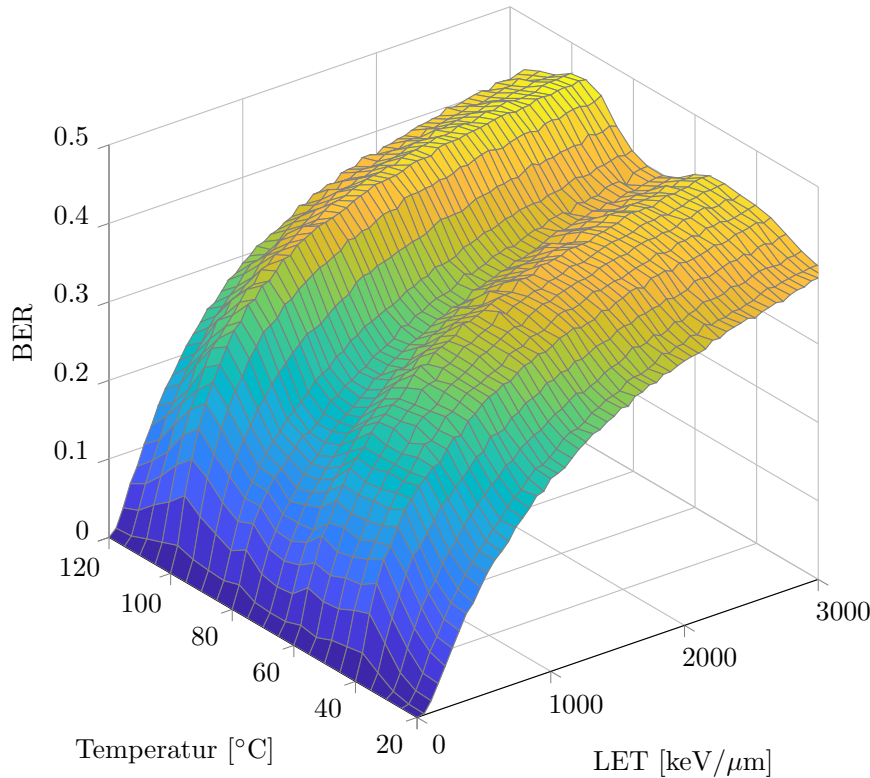


Abbildung 5.10: Fehlerrate für das SRAM in Abhängigkeit der Temperatur (20 – 120 °C) und des LET (0 – 3000 keV/μm). Die Versorgungsspannung liegt konstant bei 0,85 V.

Maxima lassen sich etwa 60 °C und 100 °C zuordnen. Diese Temperaturen können auch im Zusammenhang von Abbildung 5.8 identifiziert werden. Die Ergebnisse weisen somit auf eine optimale Betriebstemperatur von etwa 75 °C hin. Wird diese (oder in einem schmalen, angrenzenden Bereich darum) beispielsweise durch ein Kühlsystem konstant gehalten, sind die Einflüsse der Strahlung geringer.

Die beiden letzten Abbildungen haben gezeigt, dass der LET eine klar dominierende Rolle einnimmt. Ferner lässt sich aus dem maximal erreichten Fehlerniveau auch ableiten, dass eine Simulation für noch größere Werte keinen Mehrwert bietet. Bevor ein solcher Bereich weiter untersucht werden kann, bedarf es weiterer grundsätzlicherer Maßnahmen. Es sei allerdings darauf hingewiesen, dass die präsentierten Fehlerraten keinen Aufschluss über die Auftrittswahrscheinlichkeit der ihr zugrundeliegenden Parameterauswahl zulassen. Vielmehr muss berücksichtigt werden, dass alle Ergebnisse auf hoch-prädiktiven Annahmen beruhen und daher nur qualitativ ausgewertet werden sollten. Einen Designprozess auf dieser Basis zu optimieren ist nicht ratsam.

Zusammenfassend kann festgehalten werden, dass ...

... Strahlungseinflüsse das Verhalten der betrachteten SRAM Schaltung dominieren.

... für $> 300 \text{ keV}/\mu\text{m}$ mehr als ein Fünftel der Bits als fehlerhaft anzunehmen sind.

... die Speicherzelle optimaler Weise bei einer Spannung größer 0,9 V betrieben werden sollte.

Sich trotz der Vielfältigkeit der Effekte und Wirkungsweisen der (ionisierenden) Strahlung allein auf den LET zu beschränken wäre nicht sachgerecht. Einige SEE sind zweifelsfrei ebenso interessant zu betrachten und zu diskutieren, wie die Möglichkeit diesen in gleichem Maße durch Abschirmung und Ähnlichem begegnen zu können. In diesem Zusammenhang wäre sodann auch noch der Blick auf Härtingsverfahren wie *Radiation Hardened By Design* (RHBD) oder auch *Radiation Hardened By Process* (RHBP) zu richten. Dies würde sowohl den Rahmen dieser Arbeit weit übersteigen, wie es sich auch aufgrund der Separation auf physikalischer Ebene nicht problemlos in eine Fehlerkurve für binäre Werte überführen ließe. Da der Fokus dieser Arbeit allerdings auf die zuverlässige Signalverarbeitung trotz unzuverlässiger Hardware gerichtet ist, soll an dieser Stelle mit diesem und dem vorausgegangenem Abschnitt 5.1 die “anzunehmende Unzuverlässigkeit” der exemplarischen Schaltungen als abgeschlossen betrachtet werden. Unter Einbezug der binären Repräsentierungsmöglichkeiten des folgenden Kapitels 6, ist somit der Weg zu einer Diskussionsgrundlage und weiteren Betrachtungen auf algorithmischer Ebene skizziert.

Bei der Implementierung einer bestimmten Funktionalität liegt der Fokus des Programmierers tendenziell eher auf dem Algorithmus als auf der Hardwareebene. Die Schnittstelle zwischen den beiden Domänen wird durch ein Zahlenformat gebildet. Dabei kann beispielsweise eine Unterscheidung zwischen natürlichen, ganzen, sowie rationalen Zahlen, sowie einfacher oder doppelter Genauigkeit vorgenommen werden. Durch ein binäres Zahlenformat können die Auswirkungen von PVTAR Einflüssen, beispielsweise in Speicherelementen, auch algorithmisch ausgewertet werden. Das Zahlenformat gibt dabei an, wie eine Zahl binär dargestellt wird, bzw. wie die einzelnen Bits zu interpretieren sind. Die Bits werden von Speicherelementen für Berechnungen vorgehalten und können ggf. während der Speicherung verändert werden. Dazu sind in Abschnitten 5.1 und 5.2 zwei Möglichkeiten präsentiert worden. Welche binären Werte letztlich in einen Speicher geschrieben und anschließend evtl. verändert wieder ausgelesen werden, hat keinen Einfluss auf die Zuverlässigkeit des Speicherelementes. Dieses wird einzig durch die als PVTAR eingeführten Fehlerquellen beschrieben.

Im weiteren Verlauf dieser Arbeit, im Kapitel 7, wird exemplarisch auf die Berechnung einer FFT eingegangen, bei der rationale Zahlen für den Real- und Imaginärteil der Zahlen berücksichtigt werden müssen. In diesem Zusammenhang steht das in Abschnitt 6.1 erläuterte stochastische Zahlenformat. Dieses Zahlenformat ist im Vergleich zu den etablierten Verfahren der Festkommadarstellung, sowie der Gleitkommadarstellung zu sehen. Diese Verfahren können rationale Zahlen abbilden und sind für die algorithmische Verarbeitung einer FFT, auf diese wird im späteren Verlauf exemplarisch eingegangen, von größerer Bedeutung, als beispielsweise eine Darstellung für natürliche oder ganze Zahlen. Auf Details zu der Fest- und Gleitkommadarstellung sei auf die Literatur, z.B. [Yat13; IEE19], verwiesen.

Der wesentliche Unterschied zwischen allen drei Zahlenformaten ist die Wertigkeit der einzelnen Stellen. Bei den beiden als bekannt erachteten Verfahren wird das Vorzeichen in einem einzelnen Bit dargestellt, sodass bei einem Flip dieses Bits der Betrag des Fehlers im Maximalfall dem gesamten darstellbaren Zahlenraum entspricht. Dieser hängt

von der Anzahl der Bits ab. In absteigender Ordnung folgt dem Vorzeichenbit das MSB bis schließlich zum LSB, dabei können Teile der binären Stellen unterschiedlich genutzt werden (z.B. für einen Exponenten oder die sog. Mantisse). Dies ist bei dem stochastischen Format grundsätzlich anders.

■ 6.1 Stochastische Darstellungen

Ein weniger übliches Format ist eine binäre Repräsentierung durch einen stochastischen Datenstrom. Der Grundgedanke dieses Zahlenformates basiert auf der Darstellung von Wahrscheinlichkeiten. Respektive ergibt sich damit direkt eine Einschränkung des abbildbaren Zahlenbereiches auf ein Intervall von $[0,1]$. Eine Information im Sinne eines Zahlenwertes wird, grob gesagt, in der Anzahl der '1' Bits im Verhältnis zur gesamten Länge codiert. Als einfaches, einführendes Beispiel sei die folgende binäre Sequenz angenommen:

$$x_{\text{stoch}} = 0101110111 \quad (6.1)$$

$$x_{10} = 0,7 \quad (6.2)$$

Bei einer Länge von $N = 10$ Bits weisen sieben Bits den Wert '1' auf, sodass das Verhältnis $7/10 = 0,7$ dem repräsentierten dekadischen Wert entspricht.

Daraus ergeben sich direkt zwei wesentliche Unterschiede zu beiden bekannten Darstellungsformen:

- jede Stelle hat die identische Signifikanz, die Position eines Bits beziehungsweise die Reihenfolge hat keinen Einfluss auf die repräsentierte Information
- der abbildbare Zahlenbereich ist auf das Intervall $[0,1]$ beschränkt. Es wird noch gezeigt wie und unter welchen Umständen sich dies auf $[-1,1]$ erweitern lässt.

Es gibt noch eine Vielzahl weiterer Unterschiede, die sich aus der Darstellungsform ableiten lassen. Hierzu müssen allerdings zunächst weitere Parameter definiert werden.

Als Gemeinsamkeit aller drei Zahlenformate kann die Tatsache gesehen werden, dass mit der Anzahl der Bits / der Länge eines Datenwortes direkt die Genauigkeit beeinflusst werden kann.

Eine erste Zusammenfassung zu diesem Zahlenformat ist in der Literatur durch [Gai69] gegeben. Die nachfolgenden Ausführungen und Erklärungen stützen sich daher im Wesentlichen darauf.

Eine Motivation dieser Darstellungsart ist durch eine hohe Parallelisierbarkeit gegeben und der damit verbundenen Möglichkeit zur Anwendung im Bereich des maschinellen Lernens durch Mustererkennung. Ein zufälliges Rauschen ist normalerweise unerwünscht, kann aber für die stochastische Methodik, beispielsweise in der Generation der binären Datenströme durch einen *Stochastic Number Generator* (SNG), ausgenutzt werden. Der

Nachteil sehr früher, digitaler Computer wird in der reinen sequenziellen Verarbeitung gesehen. Wie in den folgenden Abschnitten noch weiter erläutert werden wird, werden bei den stochastischen Betrachtungen häufig fortlaufende Datenströme betrachtet. Eine Verarbeitung ist prinzipiell jederzeit möglich, durch die fortschreitende Verarbeitung wird der Ausgabesequenz lediglich weiter präzisiert. Für die Implementierung und die später folgende Integration in eine Simulationsumgebung sollen im Rahmen dieser Arbeit die Datenströme allerdings durchaus eine definierte Länge N erhalten.

Vor dem Hintergrund der Repräsentierung einer Wahrscheinlichkeit als Quotient aus einer Anzahl von Bits und der gesamten verarbeiteten Länge lässt sich mehr als eine Darstellungsform ableiten. Dies hat zwei Konsequenzen: Erstens bedeutet dies, dass, auch wenn der identische dekadische Wert abgebildet wird, es dafür eine Vielzahl an Möglichkeiten gibt. Zweitens folgt daraus, dass das Ergebnis einer wiederholt durchgeführten Berechnung nicht zwingend exakt reproduzierbar ist. Darüber hinaus kann durch entsprechende Interpretation des Verhältnisses der '1' Stellen zur Länge auch der repräsentierbare Zahlenbereich modifiziert werden. Die wichtigsten Arten sind in den nachfolgenden Unterabschnitten 6.1.1, 6.1.2, 6.1.3 eingeführt, um dann im Unterabschnitt 6.1.4 auf die arithmetischen Operationen zwischen diesen Zahlen einzugehen. Zum Abschluss dieses Abschnittes erfolgt in Unterabschnitt 6.1.5 eine Zusammenfassung und Festlegung einiger Parameter für folgende, weitere Betrachtungen, sowie eine abschließende Bemerkung.

6.1.1 Unipolare Darstellung

Ausgehend von dem einführend gegebenen Beispiel, wurde die Wahrscheinlichkeit von 0,7 geschätzt. Fügt man allerdings ein weiteres Bit hinzu, wird sich das Verhältnis auf 0,6363 beziehungsweise 0,727272 ändern. Es ist daher von fundamentaler Bedeutung, dass für endlich lange Datenströme grundsätzlich die Wahrscheinlichkeit nur abgeschätzt, nicht aber exakt berechnet werden kann. In dem Beispiel ist $\hat{p} = 7/10$ oder allgemein für k '1' Stellen in N Bit

$$\hat{p} = \frac{k}{N} \quad (6.3)$$

die geschätzte Wahrscheinlichkeit, die einer binomialen Verteilungsfunktion für k folgt. Die Standardabweichung ist gegeben durch

$$\sigma(\hat{p}) = \sqrt{\frac{\hat{p} \cdot (1 - \hat{p})}{N}}. \quad (6.4)$$

Man kann daran auch erkennen, dass sich die Darstellungsgenauigkeit durch die Quadratwurzel aus der Länge N berechnet. In [Gai69] wird daraus die notwendige Anzahl an binären Stellen zur Darstellung eines dekadischen/anloggen Zahlenwertes mit gleicher Genauigkeit wie folgt berechnet:

- digital: $\log_2(kN)$

- stochastisch: kN^2

Erwartungsgemäß ist die digitale Darstellung effizienter, allerdings bietet die Stochastik einige Vorteile für die an dieser Stelle auf die abschließende Bewertung in 6.1.5 verwiesen werden soll.

Allgemeiner formuliert soll eine (An-)Zahl E aus einem Intervall $E \in [0, V]$ mit der stochastischen, binären Sequenz A dargestellt werden. $A_n \in [0, 1]$ ist also das binäre Alphabet, wobei n als Index der N Takte gilt. V ist als Skalierungsfaktor zu sehen, der E in den Bereich $[0, 1]$ einer Wahrscheinlichkeit p abbildet. Wird definiert, dass analog zum obigen Beispiel, die Anzahl der $A_n = 1$ gezählt wird, so lässt sich für den unipolaren Fall die Wahrscheinlichkeit

$$p = p(A = 1) \quad (6.5)$$

$$= \frac{E}{V} \quad (6.6)$$

formulieren. Ist der Wertebereich von E bereits auf $[0, 1]$ beschränkt gilt mit $V = 1$ auch sogleich $p = E/V = E/1 = E$.

Mit Blick auf einen binären Datenstrom, wird durch diesen allerdings lediglich eine Schätzung

$$\hat{p} = \frac{1}{N} \cdot \sum_{n=1}^N A_n \quad (6.7)$$

der Wahrscheinlichkeit p repräsentiert. Es gilt damit der Zusammenhang über den Erwartungswert: $\text{Exp}[\hat{p}] = p$. Dieser ist unabhängig von der Anzahl der Takte / Länge des Datenstromes. Zur Bestimmung der Genauigkeit der Schätzung betrachtet man die Varianz

$$\text{Var}(\hat{p}) = \text{Exp}[(\hat{p} - p)^2] \quad (6.8)$$

Unter Berücksichtigung des Alphabetes für A_n und einer stationären Bernoulli Sequenz kann dies zu

$$\text{Var}(\hat{p}) = \frac{p - p^2}{N} \quad (6.9)$$

$$= \frac{p(1 - p)}{N} \quad (6.10)$$

umgeformt werden.

Für die Standardabweichung findet man somit den Ausdruck

$$\sigma(\hat{p}) = \sqrt{\text{Var}(\hat{p})} \quad (6.11)$$

$$= \sqrt{\frac{p(1 - p)}{N}}. \quad (6.12)$$

Folglich ist die Abweichung der Schätzung von p genau Null, wenn die Wahrscheinlichkeit gerade den Wert Null oder Eins, also die Randwerte des darstellbaren Intervalls annimmt. Die Abweichung wird allerdings maximal für $p = 0,5$.

Da der repräsentierbare Zahlenbereich sehr begrenzt ist, kann man beispielsweise für eine Berechnung eine Skalierung, beispielsweise in Form einer Division durch den Maximalwert einführen, um so alle positiven Zahlen abbilden zu können. Dieser Faktor muss allerdings separat geführt werden, da er nicht Teil der binären Sequenz ist und lediglich der Interpretation des Datenstroms dient. Im Zusammenhang der arithmetischen Operationen im Unterabschnitt 6.1.4 wird ein solcher Faktor bereits für eine einfache Addition notwendig. Vor- und Nachteile sollen dort bzw. in der Schlussbetrachtung 6.1.5 diskutiert werden.

Durch Gleichung (6.7) ist prinzipiell auch bereits eine Vorschrift gegeben, mit der die binäre Form in eine analoge, dekadische Form gewandelt werden kann. Die Erzeugung der stochastischen Daten ist weitaus komplexer und erfolgt durch einen SNG, der seinerseits in Unterabschnitt 6.1.5 thematisiert wird.

6.1.2 Bipolare Darstellung

In Ermangelung der Darstellungsmöglichkeit negativer Zahlen durch die unipolare Methodik ist direkt die Motivation für den bipolaren Ansatz gegeben. Um negative Zahlen einbeziehen zu können wird nun $E \in [-V, V]$ berechnet. Als Pendant zur stochastischen Variablen A aus Abschnitt 6.1.1 soll nun zur Unterscheidung hier die Variable B verwendet werden. Damit lässt sich für den bipolaren Fall

$$p = p(B = 1) \tag{6.13}$$

$$= \frac{E}{2V} + 0,5 \tag{6.14}$$

formulieren. Eine Sequenz B aus nur '0'en entspricht auf diese Weise der analogen -1 , während die 1 durch einen Datenstrom aus '1'en repräsentiert wird. Dementsprechend wird eine 0 durch eine gleichgewichtige Verteilung in B aus '1'en und '0'en erzielt. Zur Umrechnung entspricht nun das Verhältnis aus der Anzahl an '1'en (k) zur Gesamtlänge (N) nicht mehr direkt der Wahrscheinlichkeit p . Stattdessen gilt zunächst der inverse Zusammenhang für den Ausdruck (6.13)

$$\frac{E}{V} = 2 \cdot p - 1. \tag{6.15}$$

Dies ist eine lineare Abbildung zwischen dem Erwartungswert und der generierenden Wahrscheinlichkeit. Ferner gilt für die Schätzung \hat{p} von p der gleiche Zusammenhang,

sodass nun für die Varianz

$$\text{Var} \left(\frac{\hat{E}}{V} \right) = \frac{4 \cdot p \cdot (1 - p)}{N} \quad (6.16)$$

$$= \frac{1 - (E/V)^2}{N} \quad (6.17)$$

gilt. Erneut kann über die Wurzel daraus die Standardabweichung berechnet werden.

Die Varianz der Schätzung von E verschwindet für die Fälle, dass E minimal oder maximal wird. Im Gegensatz dazu erreicht die Varianz ihr Maximum für $E = 0$ (also mittig im akzeptierten Intervall liegend). Im folgenden Unterabschnitt 6.1.3 wird eine alternative Methodik präsentiert, die sich bezüglich der hier zuletzt getroffenen Aussage unterscheiden wird.

6.1.3 Zweizeilige Darstellung

Im Unterabschnitt 6.1.2 wird eine Möglichkeit vorgestellt, mit der der darstellbare Zahlenbereich aus Abschnitt 6.1.1 um negative Zahlen erweitert wird. Als weitere Option eine Zahl $E \in [-V, V]$ darzustellen, besteht darin zwei binäre Datensätze zu verwenden. [Gai69] formuliert die Idee der *two-line bipolar* Darstellung derart, dass das Vorzeichen von E durch die Auswahl einer Zeile und der Betrag innerhalb dieser codiert wird. Die zweite Zeile wird mit der Wahrscheinlichkeit Null angenommen. Beide Datensätze (Zeilen) folgen dabei dem unipolaren Ansatz. Durch eine erneute Skalierung mit V gestaltet sich die Formulierung der Wahrscheinlichkeit nun als

$$\frac{E}{V} = p(U = 1) - p(D = 1). \quad (6.18)$$

Dabei stehen U und D als Kürzel für die beiden binären Datensätze *UP* und *DOWN*. Der Maximalwert V wird durch eine Codierung erreicht, in der die U Zeile an jeder Stelle eine '1' aufweist und die D Zeile ausschließlich '0' Elemente aufweist. Kehrt sich dieses gerade um, so wird das Minimum $-V$ ausgedrückt. Zur Codierung einer Null sind nach Gleichung (6.18) entweder beide Zeilen mit '0' Elementen zu füllen, oder jeweils mit der gleichen Auftrittswahrscheinlichkeit. In einer weiteren Variante würde die Subtraktion aus obigem Ausdruck ausgenutzt.

Damit ist allerdings auch offensichtlich, dass bei dieser Methodik nicht nur pro Zeile mehrere Möglichkeiten zur Verfügung stehen, eine Wahrscheinlichkeit abzubilden, sondern je nach vorliegendem Verhältnis aus E und V noch zusätzliche Möglichkeiten existieren dieses durch Kombination zu repräsentieren. Die Anzahl dieser zusätzlichen Möglichkeiten korrespondiert allerdings direkt mit der Auflösung und daher mit der Länge N der Sequenzen und mit dem Betrag selbst (Randwerte der Intervalls $[-V, V]$ erlauben weniger Kombinationen als die Null in der Mitte). Zusammengefasst gibt es

also keine eindeutige Beziehung zwischen den einzelnen Wahrscheinlichkeiten und der final codierten Information.

Insgesamt müssen daher vier Fälle mit individuellen Wahrscheinlichkeiten unterschieden werden, von denen allerdings nur drei unabhängig sind, da sich alle vier zu eins addieren müssen:

$$p(U = 0, D = 0) = v \quad (6.19)$$

$$p(U = 1, D = 0) = u \quad (6.20)$$

$$p(U = 0, D = 1) = d \quad (6.21)$$

$$p(U = 1, D = 1) = c \quad (6.22)$$

$$v + u + d + c = 1 \quad (6.23)$$

Daraus können die Wahrscheinlichkeiten pro Zeile als

$$p(U = 1) = u + c \quad (6.24)$$

$$p(D = 1) = d + c \quad (6.25)$$

abgeleitet werden. Eingesetzt in (6.18) ändert sich die dortige Beziehung zu

$$\frac{E}{V} = p(U = 1) - p(D = 1) \quad (6.26)$$

$$= (u + c) - (d + c) \quad (6.27)$$

$$= u - d \quad (6.28)$$

und ist damit unabhängig von c, v , also den beiden Fällen, in denen beide Zeilen ausschließlich '0'en oder '1'en enthalten.

In Analogie zu den vorausgegangenen Abschnitten soll nun eine stochastische Variable C betrachtet werden (vgl. A aus Abschnitt 6.1.1 und B in 6.1.2). Durch die Subtraktion in Gleichung (6.18) beziehungsweise (6.26) sowie $U_n \in [0,1]$ und $D_n \in [0,1]$, gilt nun allerdings nach

$$C_n = U_n - D_n \quad (6.29)$$

die Menge $C_n \in [-1,0,1]$.

Somit kann der Erwartungswert zu

$$\hat{C} = v \cdot 0 + u \cdot 1 + d \cdot (-1) + c \cdot 0 \quad (6.30)$$

$$= u - d \quad (6.31)$$

$$= \frac{E}{V} \quad (6.32)$$

formuliert werden und damit die erforderliche Ausgangssituation bestätigen.

Unter Einbezug der Länge N kann daraus die Varianz bestimmt werden:

$$\text{Var}(\hat{C}) = \frac{\text{Exp}[C_n^2] - \hat{C}^2}{N} \quad (6.33)$$

$$= \frac{v \cdot 0 + u \cdot 1 + d \cdot 1 + c \cdot 0 - (u - d)^2}{N} \quad (6.34)$$

$$= \frac{u + v - (u^2 - 2uv + v^2)}{N} \quad (6.35)$$

$$= \frac{u(1 - u)}{N} + \frac{v(1 - v)}{N} + \frac{2uv}{N} \quad (6.36)$$

Die Varianz der Schätzung ist gerade dann minimal, wenn $v = 0, (u > v)$ oder $u = 0, (u < v)$. Diese Fälle bedeuten für die Repräsentierung:

$$p(U = 1) = \frac{E}{V} \quad \text{falls } E \geq 0 \quad (6.37)$$

$$= 0 \quad \text{falls } E < 0 \quad (6.38)$$

$$p(D = 1) = -\frac{E}{V} \quad \text{falls } E \leq 0 \quad (6.39)$$

$$= 0 \quad \text{falls } E > 0 \quad (6.40)$$

Damit ist aufgrund der Gleichwertigkeit / Äquivalenz der beiden Zeilen allerdings noch keine einzigartige Berechnung der Wahrscheinlichkeiten u, v, c, d möglich. Dafür müsste jeweils nur eine Zeile ausgewertet werden. Aus diesem Grund soll folgende Definition getroffen werden:

Definition 6.1.1 (Vereinbarung zur zweizeiligen bipolaren Darstellung)

In der zweizeiligen bipolaren Darstellungsmethodik, wird die Information immer nur in einer Zeile codiert. Das Vorzeichen entscheidet darüber welche dies ist. Die andere Zeile weist nur '0' Elemente auf.

Die zuvor formulierte Wahrscheinlichkeit c wird auf diese Weise zu Null definiert. Insges-

samt bedeutet dies folgende Ausdrücke:

$$v = 1 - \left| \frac{E}{V} \right| \quad (6.41)$$

$$u = \frac{E}{V} \quad \text{falls } E \geq 0 \quad (6.42)$$

$$= 0 \quad \text{falls } E < 0 \quad (6.43)$$

$$d = -\frac{E}{V} \quad \text{falls } E \leq 0 \quad (6.44)$$

$$= 0 \quad \text{falls } E > 0 \quad (6.45)$$

$$c = 0 \quad (6.46)$$

Im Unterschied zur bipolaren Darstellung ist hier die Varianz sowohl für die Extremwerte und für $E = 0$ minimal. Dieser Unterschied gewinnt an Bedeutung, wenn für eine Anwendung der Null Wert exakt dargestellt werden muss. In einem solchen Fall, beispielsweise als Fehlergröße, sollte der zweizeilige Form der Vorzug gewährt werden. Die einzeilige bipolare Form erfordert mit nur einer Zeile weniger Berechnungs- und Speicheraufwand.

6.1.4 Arithmetik

In diesem Abschnitt sollen für die in den Abschnitten 6.1.1, 6.1.2, 6.1.3 vorgestellten stochastischen Darstellungsformen einige arithmetische Operationen in Verbindung mit möglichen Hardwareumsetzungen beleuchtet werden.

Aufgrund der Limitierung des nutzbaren Zahlenbereiches führen beispielsweise einige Grundrechenarten bereits zu Problemen in der Darstellbarkeit des Ergebnisses und müssen daher in Abhängigkeit des gewählten Schemas (uni-, bipolar, zweizeilig) im Vorfeld betrachtet und abgefangen werden.

Zur hardwaretechnischen Berechnung greift nach [Gai69] ein stochastischer Computer auf Schaltungen aus logischen Gattern und FlipFlops (FFs), beispielsweise in Form eines endlichen Zustandsautomaten, zurück. Daher werden folgend einzelne Gatter und kleine Schaltungen dieser Art betrachtet und ihre Charakteristik den mathematischen Operationen zugeordnet.

Beginnend wird zunächst in Tabelle 6.1 der Ausgang c in Abhängigkeit der Eingänge a und b , sowie die dazugehörigen Wahrscheinlichkeiten, für ein logisches UND-Gatter betrachtet.

Daraus lässt sich

$$p(c) = p(a) \cdot p(b) \quad (6.47)$$

folgern. Somit ist eine sehr einfache Möglichkeit gefunden, stochastisch eine **Multiplikation** zu berechnen. Betrachtet man gleichermaßen ein ODER-Gatter, gestaltet sich die Wahrheitstabelle entsprechend Tabelle 6.2. Die Wahrscheinlichkeiten hängen lediglich

Tabelle 6.1: Wahrheitstabelle eines UND Gatters mit Wahrscheinlichkeiten

a	b	c	$p(c)$
0	0	0	$(1 - p(a)) \cdot (1 - p(b))$
0	1	0	$(1 - p(a)) \cdot p(b)$
1	0	0	$p(a) \cdot (1 - p(b))$
1	1	1	$p(a) \cdot p(b)$

von den Eingängen ab, sodass diese identisch zur Tabelle des UND-Gatters sind.

Tabelle 6.2: Wahrheitstabelle eines ODER Gatters mit Wahrscheinlichkeiten

a	b	c	$p(c)$
0	0	0	$(1 - p(a)) \cdot (1 - p(b))$
0	1	1	$(1 - p(a)) \cdot p(b)$
1	0	1	$p(a) \cdot (1 - p(b))$
1	1	1	$p(a) \cdot p(b)$

Die Wahrscheinlichkeit des Ausgangs c berechnet sich nun allerdings zu:

$$p(c) = (1 - p(a)) \cdot p(b) + p(a) \cdot (1 - p(b)) + p(a) \cdot p(b) \quad (6.48)$$

$$= p(a) + p(b) - p(a) \cdot p(b) \quad (6.49)$$

Damit liegt eine erste nicht perfekte Möglichkeit zur Berechnung der *Addition* durch ein ODER-Gatter vor. Diese Näherung ist für kleine Wahrscheinlichkeiten an den Eingängen $p(a), p(b)$ geeignet, denn dann wird deren Multiplikation sehr klein und der dritte Term in Gleichung (6.49) wird vernachlässigbar.

Da diese Ergebnisse jeweils einen Datenstrom am Eingang erwarten, sind diese konsequenter Weise nur für die beiden einzeiligen Darstellungsvarianten gültig.

Mittels eines Inverters wird für den bipolaren Ansatz eine **Inversion** erreicht. Für den zweizeiligen Ansatz kann dies, also eine Multiplikation mit -1 , durch Vertauschen der beiden Zeilen erreicht werden. Für den unipolaren Ansatz ist dazu sicherlich keine Operation möglich, da das Ergebnis sogleich außerhalb des darstellbaren Zahlenbereichs liegen wird.

Nach diesen einführenden Beispielen sollen nun Multiplikationsmöglichkeiten für alle drei Schemata diskutiert werden.

unipolare Multiplikation:

Zur Multiplikation zweier unipolar repräsentierten Zahlen ist bereits das UND-Gatter als einfache Möglichkeit genannt worden. Aufgrund dessen, dass für ein UND-Gatter

der Ausgang nur dann '1' wird, wenn dies auch für beide Eingänge gilt, wurde nach Tabelle 6.1 die Wahrscheinlichkeit für den Ausgang

$$p_c = p_a \cdot p_b \quad (6.50)$$

ermittelt. Die dadurch repräsentierte Zahl entsprechend des unipolaren Ansatzes findet man durch

$$p_i = \frac{E_i}{V} \quad (6.51)$$

als

$$E_c = \frac{E_a \cdot E_b}{V}. \quad (6.52)$$

Das Ergebnis ist also durch V normalisiert und somit sichergestellt, dass es innerhalb des codierbaren Intervalls liegt. Die Varianz über N Takte für den geschätzten Ausgang berechnet sich zu

$$\text{Var}(\hat{p}_c) = p_a \cdot \text{Var}(\hat{p}_b) + p_b \cdot \text{Var}(\hat{p}_a) - N \cdot \text{Var}(\hat{p}_a) \cdot \text{Var}(\hat{p}_b) \quad (6.53)$$

Es genügt also nicht, nur die beiden Eingangsvarianzen einzeln zu betrachten, da diese nicht einzigartig die Wahrscheinlichkeit des Ausganges bestimmen.

Anzumerken ist allerdings auch, dass eine Korrelation der Eingangsdaten grundsätzlich vermieden werden muss. Anschaulich gesagt würde bei der Multiplikation im Sinne einer Quadrierung eine VerUNDung von identischen Daten erneut zu dem gleichen binären Wort der Eingänge führen und somit sicherlich kein Multiplikationsergebnis erzielt werden.

Definition 6.1.2 (Stochastische Unabhängigkeit)

Zur Berechnung mathematischer Operationen ist eine stochastische Unabhängigkeit der Eingangssignale grundsätzlich als notwendige Voraussetzung anzusehen. Alle Eingangsdaten müssen unabhängige Bernoulli Sequenzen darstellen und daher weder kreuzkorreliert, noch autokorreliert sein.

bipolare Multiplikation:

Zur vorzeichenbehafteten Multiplikation bedarf es auch für eine Hardwarerealisierung einer korrekten Handhabung der Vorzeichen beispielsweise in Form vorgeschalteter Gatterlogik. Eine mögliche Realisierung dafür ist in Abbildung 6.1 gezeigt.

Für die Eingangswahrscheinlichkeiten p_a und p_b kann die Ausgangswahrscheinlichkeit als

$$p_c = p_a \cdot p_b + (1 - p_a)(1 - p_b) \quad (6.54)$$

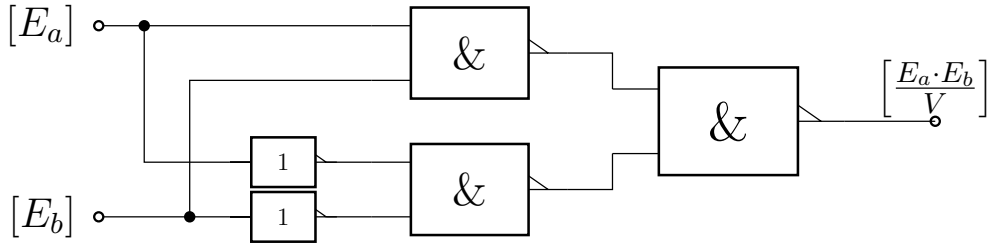


Abbildung 6.1: Realisierung einer stochastischen, bipolaren Multiplikation [Gai69]

formuliert werden. Mit Berücksichtigung des Ausdrucks (6.13) formuliert sich das Ergebnis

$$E_c = \frac{E_a \cdot E_b}{V}. \quad (6.55)$$

Für die Varianz folgt daraus:

$$\text{Var} \left(\frac{\hat{E}_c}{V} \right) = \text{Var} \left(\frac{\hat{E}_a}{V} \right) + \text{Var} \left(\frac{\hat{E}_b}{V} \right) - N \cdot \text{Var} \left(\frac{\hat{E}_a}{V} \right) \cdot \text{Var} \left(\frac{\hat{E}_b}{V} \right) \quad (6.56)$$

zweizeilig-bipolare Multiplikation:

Für die zweizeilige Methodik richtet man zunächst den Fokus auf die möglichen Vorzeichenkombinationen, beziehungsweise das Vorzeichen des Ergebnisses einer Multiplikation in Abhängigkeit der Eingänge, nun allerdings in Bezug darauf, in welcher der beiden Zeilen die Ausgangsdaten, die ungleich '0' sind, für ein korrektes Ergebnis zu platzieren sind.

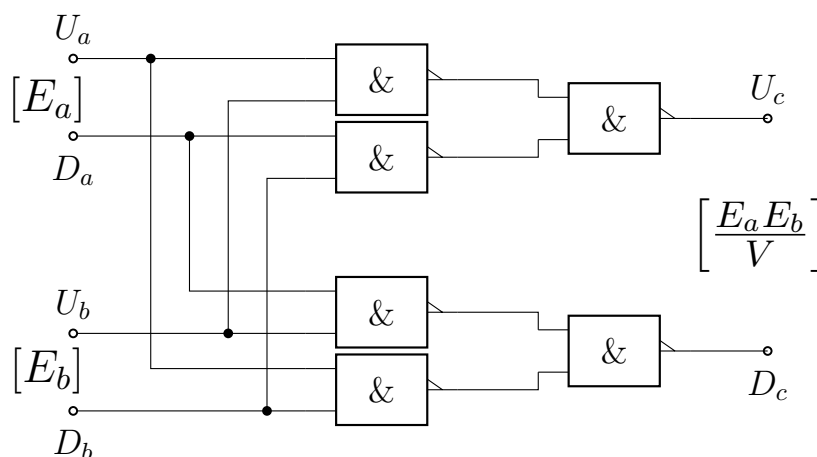


Abbildung 6.2: Realisierung einer stochastischen, zweizeiligen bipolaren Multiplikation [Gai69]

Entsprechend der Visualisierung nach Abbildung 6.2 zeigt [Gai69], dass für den Ausgang

$$E_c = \frac{E_a \cdot E_b}{V} \quad (6.57)$$

gilt und somit die gewünschte Multiplikation von E_a und E_b erzielt wird. Die Varianz wird in diesem Fall zu

$$\text{Var} \left(\frac{\hat{E}_c}{V} \right) = (u_a + v_a) \cdot \text{Var} \left(\frac{\hat{E}_b}{V} \right) + (u_b + v_b) \cdot \text{Var} \left(\frac{\hat{E}_a}{V} \right) - N \cdot \text{Var} \left(\frac{\hat{E}_a}{V} \right) \cdot \text{Var} \left(\frac{\hat{E}_b}{V} \right) \quad (6.58)$$

berechnet.

Mit der Multiplikation steht grundsätzlich einer **Quadrierung** nichts im Wege. Mit Anlegen des identischen Signals an die Eingänge des unipolaren Multiplizierers erhält man am Ausgang das identische Signal wie es an den Eingängen anliegt. Für den einzeiligen bipolaren Fall ist das Ausgangssignal durchweg '1', während im zweizeiligen Ansatz der Ausgang dem Betrag (engl. *modulus*) des Einganges entspricht. Allerdings muss diesbezüglich auch Definition 6.1.2 beachtet und demnach eine stochastische Unabhängigkeit gewährleistet werden. Da bei den stochastischen Signalen von einer Bernoulli Sequenz ausgegangen wird, kann die vorausgehend skizzierte Problematik durch eine Verzögerung eines Einganges um einen Takt gelöst werden. [Gai69] schlägt zur Realisierung dazu ein D-FF vor. In der zweizeiligen Darstellung werden somit respektive zwei FF benötigt. Durch diese Verwendung wird die Berechnung nicht beeinflusst.

Zu der Berechnung einer **Addition** soll folgendes Beispiel die besondere Problemstellung verdeutlichen. Nimmt man für eine einzeilige bipolare Darstellung beide Eingänge als Extremwerte an (einer nur '1'en, der andere nur '0'en), so wird dadurch auch dekadisch der Maximal- und Minimalwert (mit identischem Betrag aber unterschiedlichem Vorzeichen) ausgedrückt. Das Ergebnis der analogen Addition dieser beiden Datensätze erwartet die Repräsentierung einer analogen Null, sprich im bipolaren Ausdruck ein Gleichgewicht an '1'en und '0'en. Ein derartig zufälliger Ausgang kann allerdings nicht direkt durch eine Berechnung eines logischen Gatters mit konstanten Eingängen erzeugt werden.

Darüber hinaus muss das Ergebnis einer Addition zweier vorzeichengleicher Zahlen nicht zwangsläufig noch innerhalb des Intervalls liegen. Zur Sicherstellung müssten daher die Grenzen verdoppelt werden. Hinsichtlich der unipolaren Darstellung also beispielsweise von $[0,1]$ auf $[0,2]$. In diesem Zusammenhang kann auch ein Skalierungsfaktor eingeführt werden. Dies ist zwar nicht Teil der stochastischen Zahl, kann aber entsprechend der Operationsabfolge innerhalb eines Algorithmus' mitgeführt beziehungsweise für ein Ergebnis bestimmt werden. Wird eine Rücktransformation in den analogen/dekadischen Zahlenbereich angestrebt, wird entsprechend dieses Faktors die Signifikanz der einzelnen Bits bestimmt.

Eine alternative Herangehensweise kann in einer gewichteten Summe gesehen werden.

Sie hat den Vorteil, durchaus genaue Berechnungen, sprich ohne Näherung, zuzulassen und das gültige Intervall nicht zu verlassen. Für die Realisierung wird jeder der S Summanden für die angestrebte Addition mit $1/S$ multipliziert:

$$p_c = \sum_{s=1}^S \frac{1}{s} \cdot p_a. \quad (6.59)$$

Zur Implementierung wird auf einen Multiplexer zurückgegriffen, dessen Steuersignal die Wahrscheinlichkeit $1/S$ aufweist. Im Falle der unipolaren Addition zweier Zahlen also 50% '1'en. Anhand dieses Steuersignals wird sichergestellt, dass jeder binäre Eingangsdatenstrom mit der Wahrscheinlichkeiten $1/S$ multipliziert/gewichtet wird und so in das Ergebnis geht. Das Ausgangssignal ist also eine Kombination der Eingänge entsprechend des stochastischen, zufälligen Steuersignals. Für die zweizeilige, bipolare Methodik wird dieses Vorgehen für die positive und negative Zeile einzeln angewendet und getrennt addiert.

Einzig für die einzeilige, bipolare Darstellung kann auf diese Weise mit vorheriger Inversion zusätzlich auch eine **Subtraktion** erzielt werden.

Zur Veranschaulichung werden die unipolaren Eingänge

$$1001010100_{\text{stoch}} = 0,4_{10} \quad (6.60)$$

$$1011110111_{\text{stoch}} = 0,8_{10} \quad (6.61)$$

betrachtet. Mit dem Steuersignal $0110101100_{\text{stoch}} = 0,5_{10}$ liefert ein Multiplexer das Ausgangssignal

$$1001010111_{\text{stoch}}. \quad (6.62)$$

Dabei wurde für eine '1' im Steuersignal der obere Eingang adressiert, für eine '0' der untere. Es können sechs '1'en im Ergebnis gezählt werden, die bei der Gesamtlänge von 10 Bits einem analogen/dekadischen Wert von 0,6 entspricht. Wird dieser nun noch abschließend mit dem Gewichtungsfaktor 2 beaufschlagt, so erhält man das korrekte Ergebnis von $0,4 + 0,8 = 2 \cdot 0,6 = 1,2$.

Werden die identischen Eingänge im Sinne einer bipolaren Repräsentierung interpretiert, so ist ihre Bedeutung wie folgt:

$$1001010100_{\text{stoch}} = -0,2_{10} \quad (6.63)$$

$$1011110111_{\text{stoch}} = 0,6_{10} \quad (6.64)$$

Durch das negative Vorzeichen wird die Addition also zu einer Subtraktion. Auch das Ausgangssignal ist identisch zu den vorherigen Ausführungen. Durch die bipolare Codierung wird nun allerdings 0,2 repräsentiert. Berücksichtigt man erneut den Skalierungsfaktor von 2 erhält man schlussendlich $-0,2 + 0,6 = 2 \cdot 0,2 = 0,4$ und damit ein korrektes Ergebnis.

Soll auf diesen Skalierungsfaktor und der Notwendigkeit eines randomisierten Steuersignals verzichtet werden, so sei an dieser Stelle auf [YWW16a] verwiesen. Im Rahmen dieser Arbeit soll die vorausgehend diskutierte Version Verwendung finden.

Ein weiterer Ansatz mit einem einzigen ODER-Gatter erfüllt ebenfalls näherungsweise eine Addition. Für sehr geringe Auftrittswahrscheinlichkeiten von '1'en ist eine Überlappung dieser in den Eingangsdaten eher unwahrscheinlich, sodass die VerODERung prinzipiell die '1'en beider Eingänge im Ausgang zusammenfasst. Dies setzt allerdings eine unipolare Interpretation, sowie kleine Eingangswahrscheinlichkeiten voraus, sodass das Ergebnis noch innerhalb des zulässigen Intervalls liegt. Für eine Anwendung, bei der dies nicht sichergestellt werden kann und ein exaktes Ergebnis benötigt wird, sollte dieser Ansatz konsequenterweise vermieden werden. Ein ODER-Gatter erzeugt für die Eingänge p_a und p_b die Ausgangswahrscheinlichkeit

$$p_c = p_a + p_b - p_a \cdot p_b. \quad (6.65)$$

[Gai69] stellt des Weiteren noch diverse Ansätze und Realisierungen für Integratoren in allen drei Darstellungsformen bereit. Auf derartige Ausführungen auch für weitere Operationen soll hier verzichtet und auf die einschlägige Literatur verwiesen werden. Das dort zu findende Themenspektrum ist in Übersichtspublikationen wie [Gai69; AH13b; AL16] zu finden und reicht von hardwarenahen [Lee+17; CH16] Veröffentlichungen bis zu algorithmischen Themen [CH13; YWW16a; YWW16b].

Mit Blick auf eine Anwendung für eine Entzerrung in der in Abschnitt 2.3 eingeführten OFDM Übertragung soll abschließend der Fokus auf eine stochastische **Division** gerichtet werden. Die Realisierungen aus [Gai69] werden dazu ebenso präsentiert wie ein eigener Ansatz auf Basis des Goldschmidt-Verfahrens. Ein Vergleich der Ansätze erfolgt in Abschnitt 7.3 auch in Anlehnung an die Ausführungen von [CH16].

Allgemein stellt die **Division** besondere Herausforderungen an eine Umsetzung. Wird der Zahlenbereich der Eingangsdaten nicht beschränkt, so muss prinzipiell der Ergebnisbereich auf $[-\infty, \infty]$ erweitert werden. Dies erfordert zwangsläufig eine Approximation der Berechnung. Die nachfolgenden und in der Literatur zu findenden Ausführungen berechnen alle lediglich eine Näherung als Lösung und unterscheiden sich voneinander in ihrer Genauigkeit, der Komplexität der Realisierung und besonders in dem jeweils zugelassenen Wertebereich für Dividend und Divisor.

Zunächst stellt [Gai69] einen Ansatz vor, der auf einem JK-FF beruht. Es wird anhand der Funktionsweise des FFs die Ausgangswahrscheinlichkeit

$$p_c = \frac{p_a}{p_a + p_b} \quad (6.66)$$

hergeleitet. Kann $p_a \ll p_b$ angenommen werden, dann nähert sich dieses Ergebnis $\approx \frac{p_a}{p_b}$ an. Je kleiner allerdings p_b wird, desto ungenauer wird das Ergebnis. Dieser Ansatz sollte also lediglich als grobe Schätzung für unipolar dargestellte Zahlen verwendet werden.

Ein zweiter Ansatz nutzt eine Rückkoppelung um den Fehler f der Näherung iterativ zu minimieren. Ausgehend von der gewünschten Berechnung, wird die Gleichung entsprechend umgestellt:

$$p_c = \frac{p_a}{p_b} \quad (6.67)$$

$$p_c \cdot p_b = p_a \quad (6.68)$$

$$f = p_c \cdot p_b - p_a \quad (6.69)$$

Die Implementierung erfordert schließlich ein UND-Gatter, sowie einen *Counter*. Letzterer ist maßgeblich für die erreichbare Genauigkeit. Für die bipolare Darstellung kann alternativ auch ein Operationsverstärker und mehrere Multiplexer, ein Inverter und ein D-FF verwendet werden und so eine sehr ähnliche Umsetzung realisiert werden, die nach [Gai69] auch auf die zweizeilige Darstellung adaptiert werden kann.

Als weitere Alternative zur iterativen Berechnung der Division wird der Fokus auf das Verfahren nach Goldschmidt [Gol64] gerichtet. Der grundsätzliche Ablauf beruht auf der Betrachtung als Bruch sowie der Rückführung auf eine Multiplikation. Der Quotient Q aus Z und D wird in mehreren Schritten erweitert, mit dem Ziel, den Divisor dem Wert Eins anzunähern und so im Dividenten direkt das gesuchte Divisionsergebnis zu finden:

$$Q = \frac{Z}{D} \quad (6.70)$$

$$= \frac{Z}{D} \cdot \frac{F_1}{F_1} \cdot \frac{F_2}{F_2} \dots \quad (6.71)$$

$$= \frac{Z \cdot F_1 \cdot F_2 \dots}{\approx 1} \quad (6.72)$$

$$= Z \cdot F_1 \cdot F_2 \dots \quad (6.73)$$

Die Besonderheit steckt demnach in der Bestimmung geeigneter Faktoren F_i . In der Originalveröffentlichung findet man dazu die Anweisung

$$F_{i+1} = 2 - D_i. \quad (6.74)$$

Das indexierte D_i zeigt an, dass hier zuvor berechnete Faktoren bereits eingeschlossen sind: $F_1 = 2 - \underbrace{D}_{=D_0}$ beziehungsweise $F_2 = 2 - \underbrace{(D \cdot F_1)}_{=D_1}$ und so weiter...

Bevor auf eine mögliche stochastische Umsetzung eingegangen wird, soll dieser Ansatz allgemein auf seine Leistungsfähigkeit untersucht werden. Dazu wird das Verfahren für ein bis zehn Stufen (berechnete Faktoren), oder auch Iterationen genannt, auf jeweils 1000 Divisionen angewendet. Die Eingangsdaten dazu sind als zufällig und gleichverteilt angenommen und liegen im Bereich zwischen 0 und 1 (MATLAB 'rand()'-Funktion).

Die Ergebnisse dieser Simulation sind in Abbildung 6.3 visualisiert. Es ist zu beachten,

dass diese Ergebnisse in MATLAB in doppelter Genauigkeit, und somit ohne jeglichen Einfluss stochastischer Repräsentation erzeugt wurden. Der absolute Fehler wird als Differenz der Ergebnisse zur idealen Division gesehen.

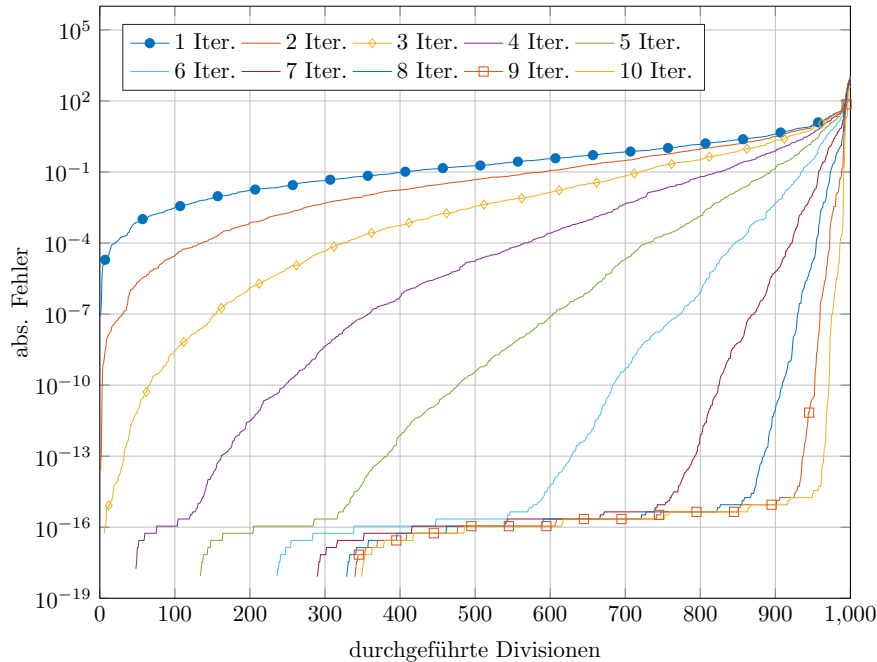


Abbildung 6.3: sortierte absolute Fehler für 1000 Divisionen nach dem Goldschmidt-Verfahren mit 1-10 berechneten Iterationsstufen (Faktoren)

Deutlich zu erkennen ist, dass mit zunehmender Anzahl an Stufen (Iterationen), also mehr Faktoren, der Anteil an sehr genau bestimmten Quotienten deutlich steigt. Wird lediglich ein Faktor bestimmt liegt der absolute Fehler des Ergebnisses im Idealfall zwischen 10^{-8} und 10^{-5} . Dies gilt allerdings nur für $\frac{20}{1000} = 2\%$ der Fälle. Ursächlich dafür ist, dass der Nenner nach der Multiplikation mit nur einem Faktor im Wesentlichen nicht nahe Eins ist. Werden beispielsweise drei Faktoren berechnet kann man der Abbildung entnehmen (Karo-Symbole), dass etwa die besten 30% der Divisionen ein Ergebnis liefern, dass von der idealen Lösung nur 10^{-4} oder weniger abweicht. Werden gar neun Iterationen (Rechteck-Symbole) spendiert, so liegt der absolute Fehler bei mehr als 90% der Divisionsergebnisse unter 10^{-15} .

Der Anwender könnte also aus der Abbildung ablesen, wie viele Iterationen durchzuführen sind, um für eine bestimmte Anwendung überwiegend/ausreichend häufig ein zufriedenstellendes Ergebnis zu erzielen. Dieser Ansatz wird nach der Erläuterung zu der stochastischen Realisierung erneut betrachtet werden müssen.

Abschließend ist anzumerken, dass die Einschränkung zur Anwendung dieses Verfahrens darin besteht, dass der Nenner im Bereich $[0,1]$ liegt. Dies wird auch Auswirkungen auf die stochastische Umsetzung haben.

Die Division nach Goldschmidt stochastisch umzusetzen erfordert ein großes Maß

an Verständnis der zuvor eingeführten Operationen. Bevor ein Faktor mit dem aktuellen Dividenden und Divisor multipliziert werden kann, muss zunächst dieser Faktor selbst bestimmt werden. Die Berechnungsvorschrift ist in Gleichung (6.74) gegeben. Bei genauerer Betrachtung fallen bezüglich der stochastischen Berechnung zwei Probleme auf. Erstens liegt die Konstante zwei nicht direkt innerhalb des bipolaren Intervalls $[-1,1]$, sodass hier also eine Skalierung von zwei eingeführt werden muss. Zweitens ist eine Subtraktion zu berechnen, die je nach der gewählten Repräsentationsmethodik ebenfalls eine nicht triviale Umsetzung erfordert. Aus diesem, und weiteren im nächsten Abschnitt 6.1.5 diskutierten Gründen, wird folgend lediglich eine zweizeilige, bipolare Darstellung vorausgesetzt.

Ein weiterer, nicht direkt offensichtlicher Aspekt ist der, dass trotz der iterativen Berechnung stets die Unkorreliertheit (vgl. Definition 6.1.2) gewahrt werden muss. Da sich jeder Faktor ausschließlich aus dem vorherigen Nenner bestimmt, bedarf es entsprechender Maßnahmen. Aus diesem Grund soll eine zufällige Durchmischung der binären Datensätze zwischen den einzelnen Stufen angestrebt werden.

Der zu berechnende Term zur Bestimmung des nächsten Faktors wird wie folgt umgestellt:

$$F_{i+1} = 2 - D_i \tag{6.75}$$

$$= 2 \cdot \left(1 - \frac{D_i}{2}\right) \tag{6.76}$$

$$= 2 \cdot \overline{\left(\frac{D_i}{2}\right)} \tag{6.77}$$

Im ersten Schritt wird rein mathematisch die zwei ausgeklammert. Der nachfolgende Schritt wird möglich, da der zweizeilige bipolare Ansatz aus zwei unipolaren Streams zusammengesetzt wird und vereinbart worden ist, dass jeweils die Information nur in einer der beiden Sequenzen gespeichert wird (der andere aus Nullen besteht). Somit kann mit einem Inverterglied die Gegenwahrscheinlichkeit $1 - p$ erreicht werden. Die zuvor zu bestimmende Halbierung und anschließende Verdoppelung kann über eine Anpassung des, auch aufgrund der Addition und weiteren Operationen inhärent mitgeführten, Skalierungsfaktors effizient umgesetzt werden. Dieser ist zwar nicht in den binären Sequenzen abgelegt, wird allerdings vom Designer kalkuliert und am Ende einer stochastischen Berechnung lediglich zur Interpretation/Gewichtung der Daten benötigt. Zu beachten ist, dass für die Berechnung von $2 - D_i$ aufgrund der Forderung nach Goldschmidt ein Maximum für $\max(D_i) = 1$ gilt, und somit ein Überlauf bei der Berechnung irrelevant ist.

Wird zunächst eine Skalierung für D_i von Eins angenommen, muss nur jede zweite '1' erhalten bleiben um so die Halbierung durchzuführen. Anschließend werden alle Bits invertiert, um die Subtraktion zu absolvieren. Wird dieser resultierende binäre Datensatz mit einem doppelten Skalierungsfaktor interpretiert, ist der gesuchte Goldschmidt-Faktor

berechnet. Der erste und letzte Schritt heben sich für eine Eingangsskalierung von zwei gegenseitig auf. Wird eine Skalierung von vier oder höher angenommen, kann die Halbierung durch den Skalierungsfaktor absolviert werden, bzw. anschließend die Anzahl der '1'en verdoppelt werden.

Zur Implementierung ist ein möglicher Entwurf in Abbildung 6.4 dargestellt. Dieser zeigt in der gestrichelt eingezeichneten Box eine einzelne Stufe des Näherungsverfahrens nach Goldschmidt. Diese Stufen können mehrfach wiederholt hintereinandergeschaltet werden. Die Abbildung greift der Anwendung im folgenden Kapitel 7 bereits voraus und geht schon jetzt auf die Anwendung zur Verwendung komplexer Zahlen ein. Dazu ist in der Implementierung eine Signalaufbereitung (in der Abbildung 6.4 links außerhalb des gestrichelten Kastens) gezeigt.

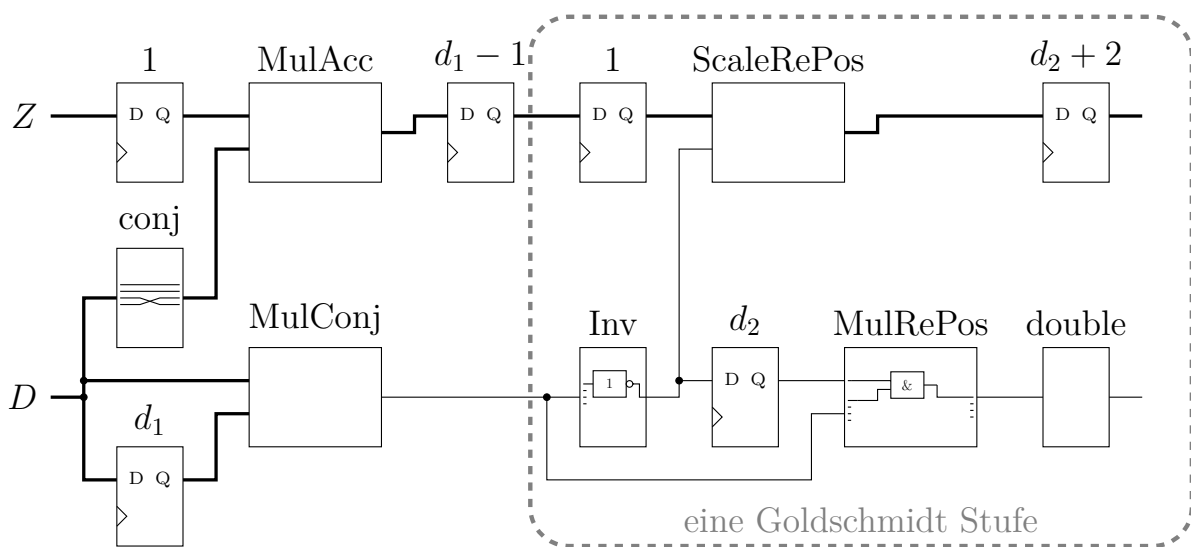


Abbildung 6.4: Implementierung der Division auf Basis des Goldschmidt-Verfahrens. Neben der Signalaufbereitung zur komplexen Division (außerhalb der gestrichelten Box) ist eine Stufe (innerhalb der Box) gezeigt, die wiederholt nachgeschaltet und selbst direkt zur reellen Division verwendet werden kann.

Die Abbildung ist so aufgebaut, dass die einzelnen Blöcke von links nach rechts entsprechend dem Signalfluss folgen und dabei die Laufzeit der übrigen Blöcke insofern berücksichtigen, als dass entlang einer vertikalen Ebene stets Synchronität herrscht. Einzelne D-FFs könnten insofern eingespart oder zusammengefasst werden, um eine minimale Komplexität zu erzielen.

Für die komplexe Division wird in dem Block 'MulConj' mit der komplex Konjugierten multipliziert. Dafür werden $d_1 = 2$ Taktzyklen benötigt. In dem zweizeiligen bipolaren Zahlenformat kann die Konjunktion durch ein Vertauschen (kein Aufwand oder Verzögerung) der Datensätze und damit dem Vorzeichen des Imaginärteils erreicht werden. Nach der Multiplikation mit der komplex Konjugierten des Nenners ('D') kann die komplexe Division auf zwei reelle Divisionen und abschließende Summationen zurückgeführt werden.

Das D-FF unten links soll um ' d_1 ' Takte verzögern (jeweils darüber angegeben), um so eine Unkorreliertheit zur Multiplikation mit sich selbst (komplex Konjugierte) zu erhalten. In Abhängigkeit dieser Anzahl an Takten muss im oberen Bereich die Verzögerung angepasst werden ' $d_1 - 1$ ' (Minus eins, da bereits eine Verzögerung vor dem 'MulAcc' eingefügt ist). Der 'MulAcc' Block sorgt für eine Multiplikation der beiden Eingänge, die eine VerUNDung aller 4^2 Kombinationen erfordert, und addiert anschließend die Teilergebnisse.

Die unterschiedlich dick dargestellten Linien zeigen an, ob es sich um ein vollständiges, komplexes, stochastisches Signal mit vier unipolaren Datensätzen (positiv reell, negativ reell, positiv imaginär, negativ imaginär), handelt. Im Fall der dünnen Linien genügt es, lediglich den positiven reellen Datensatz zu betrachten. Letzteres geht aus dem Ergebnis der Multiplikation mit der komplex-Konjugierten ('MulConj' Block) und der Forderung, dass der Nenner im Bereich $[0,1]$ liegen muss, hervor. Diese Einschränkung des Nenners geht auf das Verfahren nach Goldschmidt zurück.

Die Einfachheit der Blöcke ist teils direkt gegeben, oder wurde (im Falle der Multiplikation) bereits diskutiert, sodass in Abbildung 6.5 der Fokus auf die Verdoppelung der '1' Bits gerichtet wird.

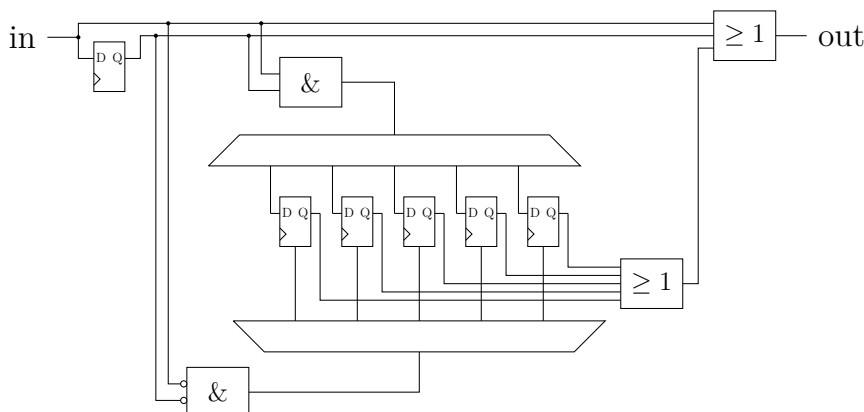


Abbildung 6.5: Interne Implementierung des Verdoppelungsblocks (*double*) aus Abbildung 6.4.

Die Verdoppelung ist sehr präzise umgesetzt worden. Ein ODER-Gatter würde sicherlich einen ähnlichen Effekt haben, als einzelnes Glied jedoch nicht etwaige Überlappungen berücksichtigen können. Aus diesem Grund ist es dennoch das zentrale Element des Verdoppelungsblockes, wobei die zusätzlichen Komponenten zwar eine Verzögerung bewirken, aber auch etwaig doppelt auftretende '1' detektieren und dem ODER-Gatter am Ausgang erneut zuführen. Zur Zwischenspeicherung von bis zu fünf gleichzeitig auftretenden '1'en werden die beiden MUXer und die D-FFs verwendet.

Der verbleibende 'ScaleRePos' Block verwendet vier parallele ODER-Gatter, um jeden Datenstream des komplexen Eingangs (dicke Linie) mit dem Ausgang des Inverters (dünn dargestellter Eingang) zu verarbeiten.

Der gesamte gezeigte Aufbau wurde mit insgesamt drei Goldschmidt-Stufen zur Abschätzung des Hardwareaufwandes in *Very High Speed Integrated Circuit Hardware Description Language* (VHDL) implementiert und synthetisiert. Die Softwareumgebung *Vivado* der Firma *Xilinx* bedient sich dazu der in Tabelle 6.3 gezeigten Ressourcen. Die Bearbeitung einer Goldschmidt-Stufe kann mit 6 Takten abgeschätzt werden.

Tabelle 6.3: Hardware Anforderungen zur Implementierung der stochastischen Division mit 3 Goldschmidt-Stufen

slice LUTs	slice Registers	F7 Muxes	Bonded IOB
16	42	2	17

Mit diesem Aufbau können nun Berechnungen zur Division in der stochastischen Domäne durchgeführt werden. Die aufgrund des Goldschmidt-Verfahrens maximal erreichbare Genauigkeit, also die obere Grenze, wurde in Abbildung 6.3 bereits dargestellt und diskutiert. Dabei müssen allerdings einige Aspekte berücksichtigt werden. Die Auflösungsgenauigkeit einer stochastischen Darstellung ist durch die verwendete Anzahl der Bits pro Stream limitiert. Werden 1024 Bits verwendet, so ist die dekadisch kleinste Einheit gleich der Signifikanz einer jeden Stelle entsprechend $1/1024 \approx 9,77 \cdot 10^{-4}$. Ist, beispielsweise aufgrund einer Addition, der Skalierungsfaktor größer als Eins, so muss dieser mit dem vorgenanntem Wert multipliziert werden. In der Konsequenz bedeutet dies für die Auflösung, dass diese durch einen so steigenden Wert ungenauer wird. Es ist daher ratsam, den Skalierungsfaktor stets so gering wie möglich zu halten. Dennoch muss also diese Signifikanz mit den bei der Auswertung von Abbildung 6.3 ermittelten Fehlerwerten verknüpft werden. In Abbildung 6.6 sind nun die Ergebnisse gezeigt, die analog durch die gezeigte Implementierung für die stochastische Division erzielt worden sind.

Nach der stochastischen Berechnung der Division sind die Ergebnisse in den dekadischen Bereich zurück transformiert worden. In Analogie zu den vorausgegangenen Betrachtungen sind diese Resultate erneut mit der idealen Division verglichen worden und die Differenz als absoluter Fehler hier sortiert visualisiert worden. Im Vergleich zu den vorherigen Ergebnissen sind nun grundsätzlich stärkere Abweichungen festzustellen. Dies gilt für alle Anzahlen an durchgeführten Goldschmidt-Stufen. Die Ursache dafür ist in der Auflösungsgenauigkeit zu finden.

Ein interessanter Unterschied zwischen den beiden Abbildungen ist allerdings, dass für die stochastische Berechnung eine höhere Anzahl an Goldschmidt-Stufen nicht sogleich auch ein genaueres Divisionsergebnis liefert. Im Gegensatz zu Abbildung 6.3 werden nun die geringsten Fehler für wenige Stufen erreicht. Dieses Verhalten kann bis zu einem Schwellwert beobachtet werden, der von der Anzahl der berechneten Iterationen abhängt. Für eine geringere Anzahl (drei) liegt dieser Schwellwert bei etwa 600 Divisionen (also

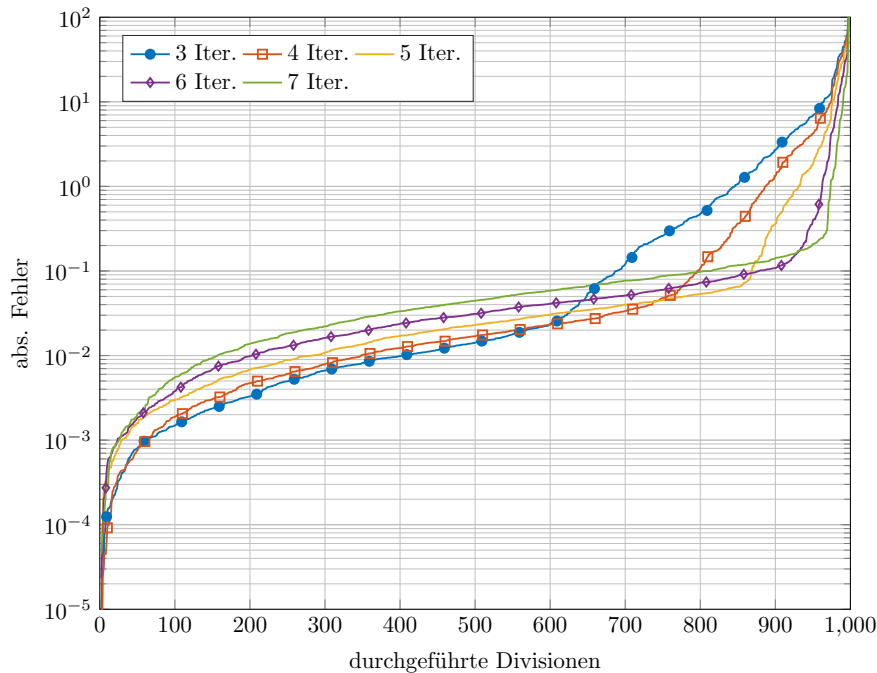


Abbildung 6.6: sortierte absolute Fehler für 1000 stochastische Divisionen nach dem Goldschmidt-Verfahren mit 3-7 berechneten Iterationsstufen (Faktoren)

etwa 60%) und verschiebt sich sukzessive, um für sieben Iterationen oberhalb von 95% zu liegen.

Das bedeutet, dass wenige Iterationen nicht nur einen geringeren Rechenaufwand ausmachen, sondern bis zu ihrem Schwellwert auch die exaktesten Ergebnisse liefern. Der Schwellwert sagt aus, dass beispielsweise für 60% (bei drei Iterationen) der Divisionen die vorgenannte Genauigkeit erreicht werden kann. Bedarf es also einer höheren Zuverlässigkeit -im Sinne einer Reproduzierbarkeit- der Divisionsergebnisse so müssen weitere Goldschmidt-Stufen durchgeführt werden. Die bestmögliche Genauigkeit nimmt dann zwar ab, wird aber gleichzeitig für einen Großteil der Aufrufe erreicht.

Vor diesem Hintergrund ist es interessant, die Verteilung des Fehlers zu betrachten. Exemplarisch ist dazu die Division von

$$Q_1 = \frac{0,5527}{0,1162} = 4,7564 \quad (6.78)$$

gewählt und 1000-fach wiederholt worden. Dabei wurden stets drei Stufen berücksichtigt und das Ergebnis nun als Differenz zur maximal erreichbaren Genauigkeit (gemäß Abbildung 6.3) betrachtet. Die Ergebnisse dazu sind in Abbildung 6.7 gezeigt.

Es kann dazu eine mittlere Abweichung von 0,0089 bestimmt werden. Zu berücksichtigen ist dabei auch, dass die finale Skalierung bei 16 liegt und somit die Auflösungsgenauigkeit drastisch geringer ist. Auf diese Weise sind die “Zwischenräume” erklärbar, denn es liegt

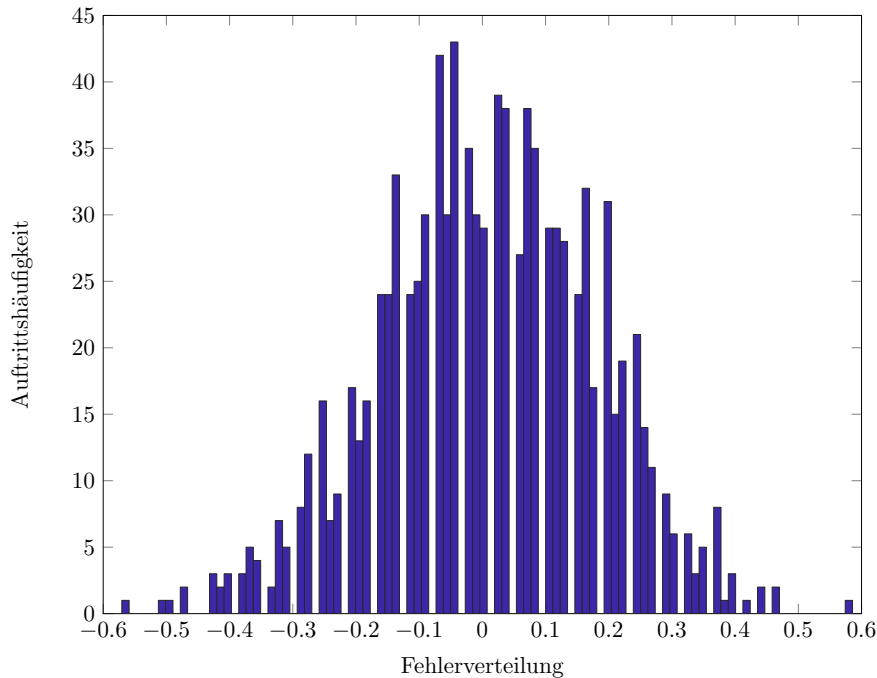


Abbildung 6.7: Histogramm zur Verteilung des Fehlers nach drei Goldschmidt-Stufen.
 Zur Reproduzierbarkeit eines Eingangspaars für 1000 Divisionen: $\frac{0,5527}{0,1162} = 4,7564$

eine entsprechende Stufigkeit der Ergebnisse vor. Dieser Aspekt kann mit einer zweiten Betrachtung verdeutlicht werden. Wird der Nenner etwas größer gewählt und der Zähler hingegen sehr klein, beispielsweise

$$Q_2 = \frac{9,7656 \cdot 10^{-4}}{0,5527} = 1,7669 \cdot 10^{-3}. \quad (6.79)$$

Ein entsprechendes ‘Histogramm’ ist in Abbildung 6.8 gegeben. Statt der vorherigen Gaußverteilung sind lediglich zwei Säulen zu sehen. Die Ursache dafür liegt in dem sehr kleinen Wert des Dividenden. Folglich sind nur sehr wenige Elemente darin ‘1’, sodass nach der Division und dem hohen Skalierungsfaktor jedem dieser verbliebenden Elementen eine entsprechend hohe Signifikanz zuzuordnen ist.

In beiden Fällen liegt die Abweichung im Bereich von $\approx 10^{-2}$ was mit dem Quotienten aus Skalierungsfaktor zur Datenwortlänge, nämlich $16/1024$, korrespondiert.

Aus dem Vergleich dieser beiden Beispiele wird deutlich, dass die erzielbaren Genauigkeiten auch eine Abhängigkeit von dem Wert des Divisors hat. In Abbildung 6.9 ist daher der Betrag des Fehlers in Abhängigkeit zum Betrag des Divisors aufgetragen.

Bis zu einem Wert des Nenners von etwa 0,5 ist prinzipiell ein linearer Abfall des maximalen Fehlers zu erkennen, während daran anschließend ($\approx 0,5 < D < 1$) der maximale Fehler etwa konstant unterhalb 10^{-2} liegt. Damit ist gezeigt, dass die stochastische Division mittels Goldschmidt-Algorithmus anwendbar ist, jedoch Grenzen

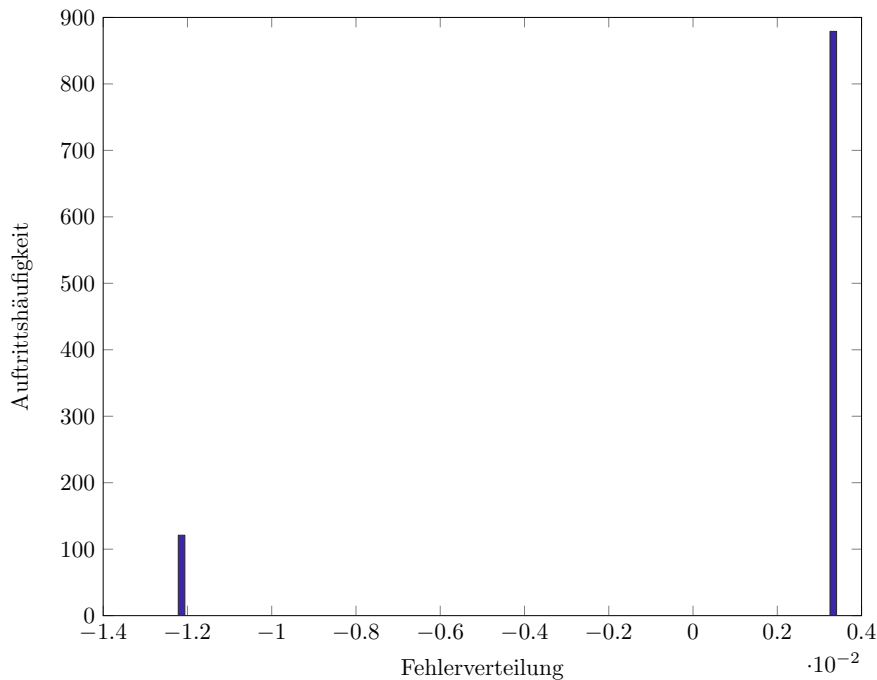


Abbildung 6.8: Histogramm zur Verteilung des Fehlers nach drei Goldschmidt-Stufen. Zur Reproduzierbarkeit eines Eingangspaars für 1000 Divisionen: $\frac{9,7656 \cdot 10^{-4}}{0,5527} = 1,7669 \cdot 10^{-3}$

bezüglich der Reproduzierbarkeit sowie der Genauigkeit hat und diese charakterisierenden Eigenschaften auch eine Abhängigkeit von den Eingangsdaten aufweisen. Ferner wurde auch deutlich, dass zusätzliche Iterationen des Goldschmidt-Verfahrens neben dem Rechenaufwand auch den Skalierungsfaktor erhöhen und zudem nicht grundsätzlich das erzielbare Ergebnis verbessern.

Zusammenfassend kann festgehalten werden, dass mit dem Goldschmidt-Verfahren eine mögliche Implementierung zur stochastischen Berechnung der Division gefunden worden ist, die die Eingangsdaten lediglich im Divisor auf $[0,1]$ einschränkt aber so bislang nicht in der Literatur zu finden ist. Erste Näherungsverfahren wurden in [Gai69] mit einem JK-FF gezeigt, wobei dieser Ansatz eine deutlich ausgeprägte Abhängigkeit zu den Eingangsdaten aufweist und selbst im Idealfall nur eine eher grobe Schätzung liefert. Deshalb wird ferner eine weitere Möglichkeit präsentiert, die auf dem *ADaptive DIgital Element* (ADDIE) basiert. Dafür wird allerdings ein weiterer SNG benötigt, dessen Implementierung nicht weiter spezifiziert wird, sich allerdings aufgrund von benötigten Zufallswerten mit gezielt verschobenem Mittelwert nicht einfach realisieren lässt. Dieser Ansatz wird zwar sowohl für unipolare, wie auch bipolare Zahlenformate angepasst, schränkt das Verhältnis der Eingangsdaten allerdings ebenfalls ein. Gleichfalls auf einem ADDIE basierend, wird in [Ana03] ein weiterer Ansatz mit bislang wenig Beachtung in der Literatur vorgestellt. Die zuvor als kompliziert zu implementierenden SNG's werden darin durch gewichtete binäre Generatoren *Weighted Binary Generator* (WBG)s ersetzt.

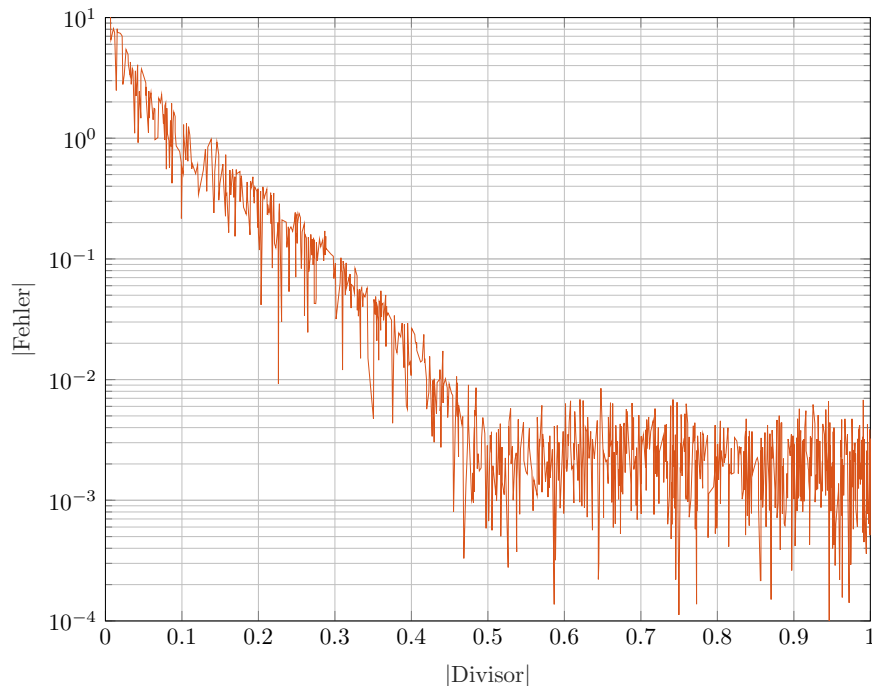


Abbildung 6.9: Betrag des Fehlers in Abhängigkeit zum Betrag des Divisors auf Basis von 1000 Divisionen mit zufälligen Eingängen aus dem zugelassenem Intervall $[0,1]$

Als letzten der wesentlichen, publizierten Ansätze zur Berechnung eines Quotienten wird in [CH16] ein CORDIV genanntes Verfahren vorgestellt. Dieses nutzt die bedingte Wahrscheinlichkeit des Dividenden bei gegebenem Divisor aus, muss sich daher aber auch darauf beschränken, dass der Dividend stets kleiner als der Divisor sein muss. Auf diese Weise wird nicht nur der Ergebnisbereich deutlich eingeschränkt. In der genannten Publikation wird der CORDIV Ansatz mit den zuvor genannten weiteren Verfahren verglichen und erzielt laut dessen Autor die genauesten Ergebnisse. Nach eigener Umsetzung waren die präsentierten mittleren Fehler nicht reproduzierbar, bzw. lagen über denen, die nach dem Goldschmidt-Verfahren erreicht werden konnten.

Eine Umsetzung oder Adaption für eine Division komplexer Zahlen ist für keines der aus der Literatur bekannten Verfahren beigebracht, gar erörtert worden. Vor diesem Hintergrund, sowie der angestrebten Nutzung der zweizeiligen bipolaren Zahlendarstellung erweist sich das Goldschmidt-Verfahren mit Blick auf eine Anwendung innerhalb eines OFDM Entzerrers (vgl. Kapitel 7 bzw. Abschnitt 7.3) als vielversprechend. Da die Abtastwerte des Empfangssignals, sowie geschätzte Kanalkoeffizienten nicht im Vorfeld bekannt sind, kann auch nicht sichergestellt werden, dass für jede zu berechnende Aufgabe Dividend und Divisor stets ein bestimmtes gefordertes Verhältnis aufweisen. Das Goldschmidt-Verfahren ist als einziges vorliegendes Verfahren zumindest in der Lage, alle absehbaren Divisionen bewältigen zu können.

6.1.5 Zusammenfassung, abschließende Betrachtungen

In den vorausgegangenen Unterabschnitten sind die unipolare, bipolare und zweizeilige Darstellungsformen des stochastischen Zahlenformates, sowie einige arithmetische Operationen mit derart repräsentierten Zahlen vorgestellt und erläutert worden.

Für die folgenden Abschnitte dieser Arbeit soll definiert werden, dass die zweizeilige Darstellungsform (also mit zwei unipolaren binären Datensätzen) mit einer Länge von je 1024 Bits verwendet wird. Zur Repräsentierung von komplexen Zahlen werden somit vier binäre Datenströme verwendet, um jeweils den positiven/negativen Anteil im Real- als auch im Imaginärteil abbilden zu können. Ein Einblick dazu wurde im Zusammenhang mit der Division bereits gegeben.

Die Verwendung gerade dieser Darstellungsform begründet sich mit der höchsten Genauigkeit, sowie der Einfachheit der Realisierung von arithmetischen und funktionalen Operationen. In einer betreuten studentischen Arbeit [Hül18] erwies sich dieses Zahlenformat ebenfalls als am vielversprechendsten. Aufgrund der geringeren Komplexität bei der Verarbeitung und der Möglichkeit, dabei hochgradig zu parallelisieren ist der Unterschied zu den einzeiligen Darstellungsformen minimal. Der Vorteil durch die erhöhte Anzahl an Bits gleicht sich durch die erhöhte Genauigkeit aus.

Es sei an dieser Stelle ebenfalls darauf hingewiesen, dass eine komplexe Multiplikation eine abschließende, zusammenfassende Addition der einzelnen Zwischenergebnisse erfordert und somit auch den Skalierungsfaktor anhebt. Dieser Skalierungsfaktor wird verwendet, um den darstellbaren Zahlenbereich zu erweitern: Entweder zwangsläufig aufgrund einer Addition oder von vorn herein, um eine größere Zahl in die stochastische Domäne zu konvertieren. Entsprechend vorausgegangener Ausführungen ist dieser Faktor nicht in der binären Darstellung enthalten, sondern wird für eine bestimmte Anwendung / Algorithmus im Designprozess evaluiert und somit erst für eine etwaige, abschließende Rücktransformation zur Gewichtung die Bits verwendet. Wird einem einzelnen Bit allerdings ein höheres Gewicht zugesprochen, so steigt somit zwangsläufig die Granularität der Zahl. Die Genauigkeit nimmt entsprechend ab. Dies kann mit einer Quantisierung verglichen werden.

Ohne Berücksichtigung des Skalierungsfaktors kann für eine relevante/benötigte Genauigkeit auf eine minimale Länge der binären Sequenz geschlossen werden. Diese ist abhängig von dem gewählten Format und wurde in [CH14] näher untersucht.

Um allerdings mit stochastischen Zahlen arbeiten zu können, bedarf es einer entsprechenden Generation, die vielfach ausgeblendet beziehungsweise unberücksichtigt bleibt. Die Problematik dabei ergibt sich daraus, dass einerseits zufällige Sequenzen gefordert werden, die am besten keine Korrelation mit anderen Zahlen aufweisen und zusätzlich nicht nur noch ein Gleichgewicht von 50%/50% benötigen, sondern dabei auch ein gezielt verschobenes Verhältnis aufweisen sollten. Für simulative Betrachtungen kann dies einfach umgesetzt werden. Eine entsprechende Implementierung stellt jedoch eine erheblich größere Herausforderung dar. Ein möglicher Ansatz wird in [Lee+17] diskutiert. Prinzipiell sind entsprechende binäre Sequenzen undefiniert lang. Die hier

getroffene Beschränkung auf 1024 Bits resultiert aus der Implementierbarkeit mittels eines endlichen Speichers und begrenzter simulativer Kapazität.

Das stochastische Zahlenformat weist eine inhärente Rundung [Gai69], sowie Fehlerkorrektur/Fehlerunabhängigkeit [AH13b] auf. Letzter Aspekt gewinnt mit Blick auf die zuverlässige Signalverarbeitung auf unzuverlässiger Hardware an enormer Bedeutung und motiviert zur konkreteren Betrachtung dieses Zahlenformates/Ansatzes. Werden durch beliebige Einflüsse einzelne Bits verändert, so hat dies nur eine sehr geringe Auswirkung auf die insgesamt dargestellte Zahl, da sich nur das für alle Bits gleiche Gewicht auf diese auswirkt. Aufgrund der Unabhängigkeit der Position der einzelnen Stelle, wird also eine '0' die zu einer '1' wechselt durch eine '1' die zu einer '0' wechselt sogleich ausgeglichen. Anders gesagt, der zweite Fehler hebt den ersten auf. Entscheidend ist also der Unterschied in der Anzahl der Bits die von einer '0' zur '1' und umgekehrt wechseln.

Ein nicht zu verachtender Aspekt, der durch eine endliche Darstellungsform resultiert ist, dass dem Anwender bewusst sein muss, dass jede Zahl und somit auch ein berechneter Wert einer geschätzten Wahrscheinlichkeit entspricht. Bei mehreren sich aneinander reihenden Operationen pflanzt sich die Ungenauigkeit stets fort. Zusätzlich begünstigt (der dabei steigende) und zuvor diskutierte Skalierungsfaktor die Exaktheit eines Wertes nicht. Außerdem ist besonders in Unterabschnitt 6.1.4 deutlich geworden, dass die Art der Berechnung einer angestrebten Operation auch einen signifikanten Einfluss auf die Zuverlässigkeit des Resultates hat/haben kann. Häufig können arithmetische Operationen nur angenähert, aber nicht exakt berechnet werden. Zusätzlich hängt die Genauigkeit teils auch nicht unwesentlich von den Eingangswerten selbst ab. Die stochastische Unabhängigkeit aus Definition 6.1.2 ist beispielsweise im Zusammenhang mit einer Anwendung einer Schieberegisterstruktur besonders wichtig. Würde dessen Ausgang zufällig mit einer der Stufen gleicher Wahrscheinlichkeit verknüpft, dann wird die daraus erzeugte Sequenz gleich dem vorausgegangenen Eingang sein. Eine vorgeschaltete Markov-Kette kann nach [Gai69] für eine Verbesserung sorgen.

STOCHASTISCHES RECHNEN IM ZUSAMMENHANG MIT EINER OFDM ÜBERTRAGUNG

Im vorausgegangenen Abschnitt 6.1.5 ist eine inhärente Fehlertoleranz des stochastischen Zahlenformates genannt worden. Dies wird auch in [AH13b; AL16] zur Motivaton verwendet, gerade diese Darstellungsmethodik auf besonders herausfordernde Applikationen zu übertragen. Mit Blick auf das in Abschnitt 2.3 eingeführte *Orthogonal Frequency Division Multiplexing* (OFDM) Kommunikationssystem liegt in diesem Kapitel der Fokus auf der Zusammenführung einzelner Funktionblöcke mit dem stochastischen Zahlenformat. Als Referenz ist bei diesen Untersuchungen das *fixed-point* Zahlenformat gewählt worden. Denkbar wäre sicherlich auch ein Vergleich zur *floating-point* Repräsentationsart, allerdings wird dadurch kein Mehrwert zur Beurteilung der stochastischen Resultate generiert.

Neben der grundsätzlichen Berechenbarkeit, zum Beispiel einer Diskrete Fourier-Transformation (DFT) / *Fast Fourier Transformation* (FFT), ist stets auch die Zuverlässigkeit der berechneten Ausgänge von hoher Wichtigkeit. Insbesondere vor dem Hintergrund der Unzuverlässigkeit in Form von PVTAR Effekten einzelner verwendeter Komponenten. Aus diesem Grund wird angenommen, dass beispielsweise Zwischenergebnisse in einer SRAM Speicherzelle (vgl. Abschnitt 5.2) oder durch eine Schieberegisterstruktur mit D-FFs (vgl. Abschnitt 5.1) abgelegt wurden und diese durch eine parametrierbare Unzuverlässigkeit in Form der PVTAR- Einflüsse (vgl. Kapitel 4) nur unsicher oder verfälscht wieder ausgelesen werden können.

Konkret bedeutet dies, dass zunächst der betrachtete Algorithmus analysiert werden muss, an welchen Stellen eine konkrete Untersuchung erfolgen kann. In dieser Arbeit wird der Fokus auf Speicherelemente (SRAM und D-FF) gelegt, sodass dazu vorausgehende Untersuchungen vorgenommen wurden. Mit den entsprechenden Simulationsergebnissen derartiger Schaltungen, vergleiche Kapitel 4, liegt die Ausgangsbasis für die weiteren

Betrachtungen vor. Die Schnittstelle stellt die binäre Repräsentierung entsprechend eines bestimmten Zahlenformates dar, auf dessen prominentesten Vertreter im Kapitel 6 eingegangen wurde. Gespeicherte Werte, oder auch Zwischenergebnisse des Algorithmus' werden entsprechend in das binäre Zahlensystem konvertiert und zusammen mit den PVTAR Parametern an die Simulationsfunktion übergeben, die detailliert und mit einem Codeausschnitt in Unterabschnitt 4.4.2 eingeführt wurde. Diese Funktion greift auf eine Datenbank vorausgegangener Monte-Carlo Simulationen für eine bestimmte Schaltung zurück, berechnet bitweise die Fehlerwahrscheinlichkeit entsprechend der eingestellten PVTAR Parameter und gibt einen zum Eingang identisch langen Bitstrom wieder aus. Etwaige Bitfehler sind auf die PVTAR Effekte zurückzuführen. Durch eine erneute Konvertierung, nun zurück in eine rationale Zahl, kann der Algorithmus nun auf dieser neuen/veränderten Zahl fortgesetzt und die Auswirkungen untersucht werden. Das nachfolgende Ablaufdiagramm 7.1 verdeutlicht diese Ausführungen noch einmal. Innerhalb MATLABs wird für diese Arbeit eine Testbench verwendet, die den Algorithmus ansteuert und die Ergebnisse auswertet. Die Ansteuerung übernimmt dabei auch die Auswahl welches Zahlenformat für die Konvertierungen zu wählen ist und welche PVTAR Parameter angewendet werden sollen. Auf diese Weise ist eine ideale Verarbeitung ohne jegliche Einflüsse, aber auch unter bestimmten Bedingungen für beliebige (implementierte) Zahlenformate simulierbar und die Ergebnisse des Algorithmus für alle Fälle auswertbar.

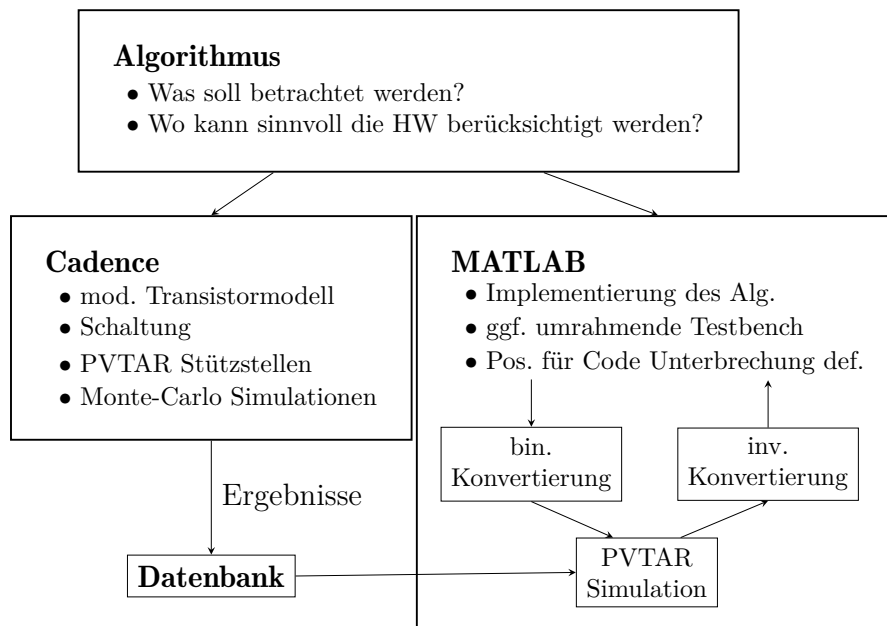


Abbildung 7.1: Ablaufdiagramm zur Anwendung und Simulation von PVTAR Effekten auf einen Algorithmus

In dieser Arbeit wird ein OFDM System im *Downlink* betrachtet. Das bedeutet, von einer Basisstation zu einem (oder mehreren) Endgeräten. Die weiteren Parameter zur Charakterisierung sind in Tabelle 7.1 zu finden, sowie bezüglich der FEC Codierung in

Tabelle 7.2.

Tabelle 7.1: Übersicht zur den im Wesentlichen verwendeten Parametern der simulierten OFDM-Übertragungsstrecke

Eigenschaft	Wert
FFT Länge	256
Anzahl aktive Träger	224
CP Länge	16
Länge zyklischer Suffix	3
Anzahl OFDM Symbole in einem <i>Frame</i>	40
Abtastfrequenz	25,6 MHz
Codierung	Faltungscodierung nach Tabelle 7.2
Decodierung	Viterbi-Algorithmus
Kanaleigenschaften	2 Taps, CFO \leq 50 kHz, AWGN
Modulation	QPSK

Tabelle 7.2: Übersicht zu den charakterisierenden Parametern der Faltungscodierung für die im weiteren Verlauf genutzte Implementierung

Eigenschaft	Wert
Generator	$[133,171]_8$
Einflusslänge (engl. <i>constraint length</i>)	$L_C = 7$
Punktiermatrix	keine Punktierung
Coderate	$\mathbf{R}_C = \frac{1}{2}$
Decodierung	Viterbi-Algorithmus ¹

Somit werden in diesem Kapitel nun die vorausgegangenen Inhalte aus der Modellbildung (Kapitel 4) und den Zahlenformaten (Kapitel 6) am Beispiel der Funktionsblöcke der OFDM Übertragung (Abschnitt 2.3) zusammengebracht. In Abschnitt 7.1 wird zunächst ein Diskrete Fourier-Transformation (DFT) / *Fast Fourier Transformation* (FFT) beleuchtet, gefolgt von der Bestimmung einer *Auto Correlation Function* (ACF) nach dem Schmidl-Cox Prinzip in Abschnitt 7.2. Mit der in Abschnitt 6.1.4 eingeführten stochastischen Arithmetik für die komplexe Division wird die empfängerseitige Entzerrung in Abschnitt 7.3 beleuchtet. Im Abschnitt 7.4 werden die vorgenannten Funktionseinheiten nicht länger separat betrachtet, sondern kombiniert in die OFDM Empfangsstruktur eingearbeitet. In diesem Abschnitt steht besonders die Fehlerfortpflanzung, beziehungsweise die Akkumulation der Ungenauigkeit durch die näherungsweise Berechnung an zentraler Stelle.

¹s. Glossar S.196

■ 7.1 DFT/FFT

Die Fourier-Transformation stellt eine wichtige Funktion besonders in der Nachrichtentechnik dar. Diese kann durch die sogenannte schnelle Fourier-Transformation FFT effizient implementiert und berechnet werden. Für eine endliche Anzahl N an Signalwerten, zum Beispiel nach einer Abtastung, wird die DFT nach [KK12] entsprechend Gleichung (7.1), respektive die Inverse Diskrete Fourier-Transformation (IDFT) nach Gleichung (7.2) berechnet.

$$X[n] = \text{DFT}\{x[k]\} = \sum_{k=0}^{N-1} x[k] \cdot W_N^{kn} \quad (7.1)$$

$$x[k] = \text{IDFT}\{X[n]\} = \frac{1}{N} \cdot \sum_{n=0}^{N-1} X[n] \cdot W_N^{-kn} \quad (7.2)$$

Die eckigen Klammern an dem kleinen $x[k]$ verdeutlichen die Diskretisierung im Zeitbereich. Natürlich gilt dies auch für die $n \in [0, N]$ Werte des Spektrums $X[n]$. Mit W_N wird lediglich der komplexe Drehoperator (auch *Twiddle*-Faktoren genannt) nach Gleichung (7.3) abgekürzt.

$$W_N = e^{-j2\pi/N} \quad (7.3)$$

Zur Implementierung auf einem digital arbeitenden System stehen diverse Algorithmen zur schnellen Berechnung zur Verfügung. Entsprechend [KK12] steht nachfolgend der *Radix-2*-Algorithmus nach Cooley und Tukey [CT65] im Fokus, wenn von der FFT gesprochen wird.

Die folgenden Ausführungen sind vom Autor in [Nie+18] veröffentlicht worden. Darin ist das Modell entsprechend Abbildung 7.2 gegeben.

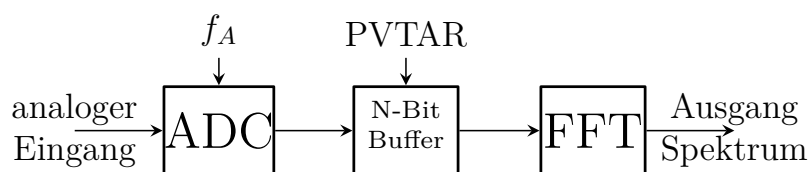


Abbildung 7.2: Flussdiagramm der Simulationsstrecke vom analogen Eingang links, über die Abtastung, der Pufferung mit PVTAR Einfluss und abschließender FFT.

Betrachtet wird ein analoges Eingangssignal (vgl. Abbildung 7.3), welches in dem ersten, dem *Analog-Digital Converter/Conversion* (ADC) Block entsprechend der eingetragenen Markierungen abgetastet und digitalisiert wird. Diese diskreten Werte werden dann in einem *Buffer* zwischengespeichert. Es soll angenommen werden, dass die PVTAR Einflüsse in diesem Schritt eine etwaige Unzuverlässigkeit der Speicherung herbeiführen. Für das Auslesen und die nachfolgende Weiterverarbeitung in dem eigentlichen FFT

Block stehen so Daten zur Verfügung, die auf binärer Ebene gegebenenfalls von den gespeicherten Werten abweichen.

Das Eingangssignal, dessen Spektrum zu berechnen ist, ist in Abbildung 7.3 visualisiert und zeigt eine Überlagerung mehrerer harmonischer Schwingungen. Zur besseren Anschaulichkeit sind die einzelnen *Samples* durch kleine Kreuze entlang des analogen Eingangssignals gekennzeichnet.

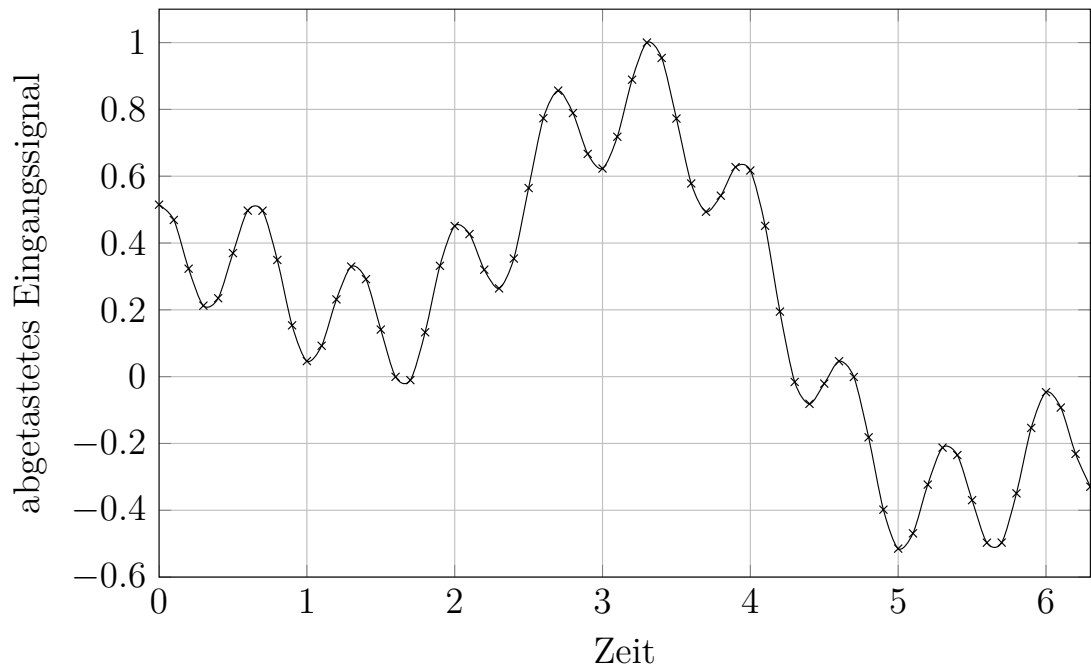


Abbildung 7.3: Eingangssignal aus überlagerten harmonischen Schwingungen dessen Spektrum mittels DFT/FFT bestimmt und analysiert wird.

Das Signal zeigt $N = 64$ Abtastwerte, die der Berechnung des Spektrums dienen. Diese sollen genutzt werden, um das Spektrum auf zwei Arten zu berechnen. Einmal unter der Annahme, dass das *fixed-point* Format verwendet wird, um die Abtastwerte binär zu repräsentieren und um im zweiten Fall, sodann dafür das zweizeilige, stochastische Format zur Anwendung zu bringen. Beide Zahlenformate bilden die Schnittstelle zwischen reellen/komplexen Zahlenwerten (Abtastwerten) und deren Speicherung in einem Puffer, der nur in der Lage ist, digitale/binäre Werte zu verarbeiten. Zwar wäre auch eine Darstellung mittels des *floating-point* Verfahrens möglich, allerdings wird in diesem Zusammenhang dadurch kein Mehrwert erzielt. Die berechneten Spektren werden jeweils mit der in MATLAB enthaltenen FFT Funktion verglichen, die an dieser Stelle als gemeinsame Referenz gewählt wird.

Es werden die Parameter so gewählt, dass das stochastische Zahlenformat mit zweizeiliger bipolarer Form je binärer Sequenz 1024 Bits verwendet. Der *fixed-point* Ansatz verwendet doppelte Genauigkeit und damit 64 Bit. Ausgehend von der grundsätzlichen Möglichkeit eines komplexen Ein- wie auch Ausgangssignals werden für den stochas-

tischen Ansatz, in Analogie zur in Abschnitt 6.1.4 vorgestellten Division, nun also 4 binäre Datenströme genutzt. Zur Umsetzung der Gleichung (7.1) ist in Abbildung 7.4 eine mögliche Schaltungsrealisierung gezeigt.

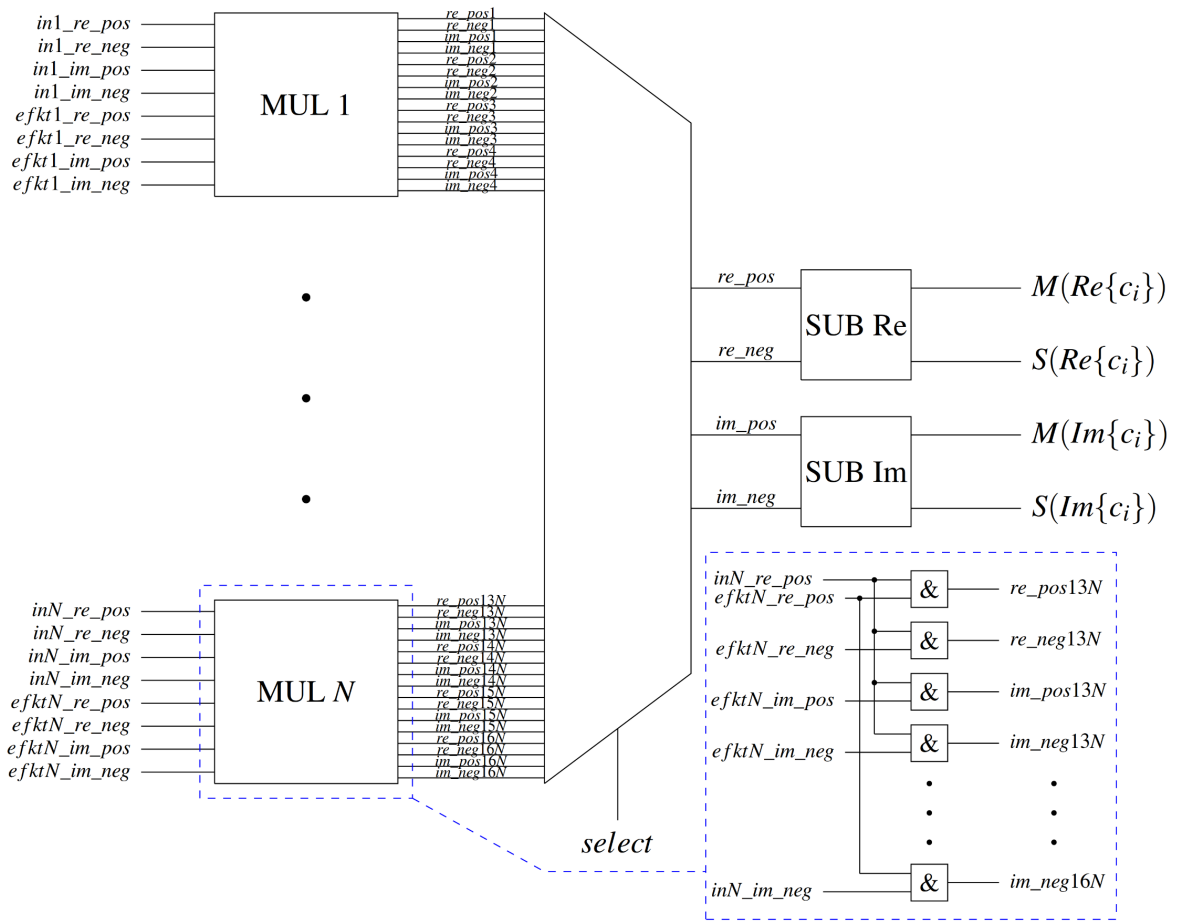


Abbildung 7.4: verallgemeinerte Schaltung zur Berechnung einer N-Punkt DFT für das zweizeilige, stochastische Zahlenformat. Für die abschließende Subtraktion wird der skalierungsfreie Addierer verwendet. [Hül18]

Für jeden der N Abtastpunkte werden die vorgenannten vier Datenströme mit den Drehoperatoren in einem eigenen Multiplikationsblock verrechnet. Insgesamt sind so, aufgrund der komplexen Signale, $16 \cdot N$ Multiplikationen notwendig, die ihrerseits als UND-Verknüpfungen umgesetzt und alle parallel ausgeführt werden können. Eine Detailzeichnung ist dazu in Abbildung 7.4 unten rechts in dem gestrichelt umrandeten Block gegeben. Die Abbildung zeigt weiterhin, dass den zusammenfassenden (summierenden) Abschluss ein großer Multiplexer bildet. Dieser hat $16 \cdot N$ Eingänge, vier Ausgänge und erwartet ein Steuersignal der Länge $\log_2(4N)$ Bit. Die Additionen der Real-, respektive Imaginärteile und ihrer jeweils positiven und negativen Teile werden somit separat und unabhängig von einander durchgeführt. Nach der Addition bedarf es einer Subtraktion der positiven (und negativen) Datenströme jeweils für den Real- als auch Imaginärteil.

[Hül18] greift dafür auf den skalierungsfreien Addierer zurück und setzt das Vorzeichenbit des negativen Datenstroms konstant auf eins sowie das des positiven Stroms auf null.

Als erster Test werden beide Systeme im Idealfall untersucht. Das bedeutet, dass in dem Puffer (vgl. Abbildung 7.2) keine PVTAR Effekte die digitalen *Samples* beeinflussen und diese ohne Fehler verarbeitet werden können. In Abbildung 7.5 sind die erzielten Ergebnisse dazu gezeigt.

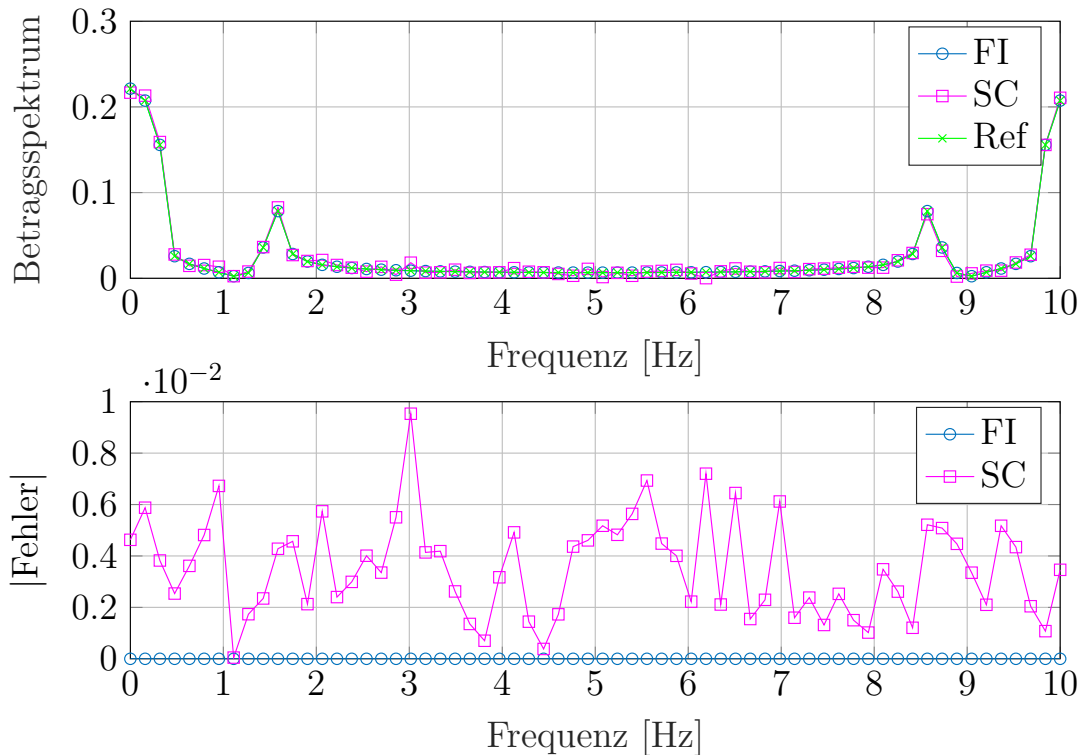


Abbildung 7.5: berechnete Spektren ohne PVTAR Einfluss für das *fixed-point* und stochastische Zahlenformat. oben: Betragsspektrum, unten absolute Fehler/Abweichung zur idealen Referenz.

Im oberen Teil ist das Betragsspektrum abgebildet, während in der unteren Darstellung der absolute Fehler, also die Abweichung des berechneten und in das dekadische System gewandelten Wertes von der Referenz, gezeigt ist. Da auch für die stochastische Darstellungsmethode der Real- wie auch Imaginärteil der komplexen Zahlen des Ergebnisses in separaten Datenworten behandelt werden, ist eine etwaige Abweichung in der Phase in der gleichen Größenordnung und Art wie durch das Betragsspektrum gezeigt wird, zu sehen. Der absolute Fehler fasst die Abweichungen des Betrages und der Phase zusammen. Auf eine gesonderte Abbildung zur Phase wird daher hier, wie auch bei nachfolgenden Betrachtungen, verzichtet.

Das Betragsspektrum zeigt deutlich, dass beide Zahlenformate grundsätzlich in der Lage sind, ein entsprechendes Spektrum sehr genau berechnen zu können. Die Kurven für

alle drei Fälle liegen in dieser Darstellungsweise nicht unterscheidbar übereinander. Wie genau die Berechnung tatsächlich möglich ist, zeigt der untere Teil: Um den ungefähren Mittelwert von $0,5 \cdot 10^{-2}$ herum ist die Abweichung des stochastischen Ansatzes zu sehen. Dieser ist im Vergleich zur *fixed-point* Implementierung um einige Größenordnungen höher, denn diese zeigt einen Fehler, der so klein ist, dass er der Darstellung nicht entnommen werden kann.

Aus dieser ersten Betrachtung lässt sich der Nutzen/der Vorteil des stochastischen Formates in Frage stellen. Es werden erheblich mehr Bits verwendet, und dennoch ein (erwartungsgemäß) signifikant höheres Fehlermaß erreicht. Aus dem Abschnitt 6.1 ist bekannt, dass die stochastische Darstellungsform nicht die Genauigkeit eines *fixed-point* (FI) (oder auch eines *floating-point* (FL)) Ansatzes erreichen kann und lediglich eine Näherung von dekadischen Zahlen darstellt. Die Vorteile dieses Systems sind ebenfalls in dem vorgenannten Abschnitt erläutert und fallen nicht in den hier betrachteten Fall. Aus diesem Grund kann die Abbildung 7.5 als bestmögliche Obergrenze beider Systeme gesehen werden. Folgende Betrachtungen sind daher also auch im Verhältnis hierzu zu werten.

Ferner sind diese ersten Ergebnisse auch in Verbindung mit den Arbeiten [YWW16a; YWW16b] zu sehen, die ebenfalls die Implementierung einer stochastischen Fourier-Transformation angeben. Genauer wird in [YWW16a] eine konventionelle Fourier-Transformation unter Berücksichtigung der einzeiligen bipolaren Darstellung mit einer Version verglichen, die einen gewichteten/ungleichmäßigen (engl. *uneven*) Multiplexer verwendet. Ein Unterschied ist also in der abschließenden Addition zu finden. Im konventionellen Fall wird bereits nach der Multiplikation das stochastische Zahlenformat verlassen und die Additionen im Zweierkomplement ausgeführt. Für den zweiten Fall wird der Erhöhung des Skalierungsfaktors durch eine aufwendige, ungleichmäßige Gewichtung der Summanden abgeholfen. Die große Anzahl an Additionen bei der Berechnung der Fourier-Transformation wird dabei als Motivation genutzt.

In [YWW16b] liegt der Fokus auf der Vorstellung eines skalierungsfreien Addierers. Auch hier ist das Ziel die Umgehung des Skalierungsfaktors. Es werden eine DFT als auch eine FFT realisiert und mit der Version der gewichteten Summanden verglichen.

Beide Arbeiten sind in der betreuten studentischen Arbeit [Hül18] mit dem hier verwendeten stochastischen Ansatz verglichen worden. Als einheitliches Fehlermaß zwischen den Arbeiten soll der *normalized mean squared error* (NMSE) verwendet werden. Der normierte, mittlere, relative Fehler berechnet sich in diesem Fall entsprechend Gleichung (7.4).

$$\text{NMSE} = \frac{\|X[n] - \hat{X}[n]\|_2}{\|X[n]\|_2} \quad (7.4)$$

Dabei wird das berechnete Spektrum als Schätzung, also als \hat{X} über die Abtastwerte n , betrachtet und in Relation zu dem Referenzsignal $X[n]$ gesetzt. In vorgenannten Publikationen wird darüber hinaus auch ein *Signal to Noise Ratio* (SNR) angegeben, wobei die Bestimmung nicht eindeutig geklärt wird. Naheliegender Weise führt [Hül18]

daher das Verhältnis aus Amplitude und absolutem Fehler als Vergleichswert an. In dieser Arbeit soll der NMSE zur Bewertung der Ergebnisse genügen.

Untersuchungen von [Hül18] für verschiedene stochastische Zahlenformate haben gezeigt, dass die zweizeilige bipolare Form die genauesten Ergebnisse, im Sinne eines minimalen NMSE für die Fourier-Transformation liefert. Mit Erhöhung der Sequenzlängen nähern sich alle stochastischen Formate erwartungsgemäß asymptotisch dem Optimum. Allerdings übersteigt der Aufwand und Speicherbedarf für 16384 Bit eines einzeiligen bipolaren, binären Stroms bei weitem den zweizeiligen bipolaren Ansatz mit je 1024 Bit. Diese Kombinationen würden entsprechend den Analysen von [Hül18] etwa einen vergleichbaren NMSE liefern. Die Motivation und Begründung zur Verwendung des zuvor definierten zweizeiligen Ansatzes ist somit gegeben.

Anzumerken ist ferner, dass der NMSE eine Abhängigkeit von der Länge N der DFT/FFT aufweist. Wird N größer gewählt, so nimmt die erreichbare Genauigkeit ab und der NMSE steigt an. Ursächlich ist die größere Addition in Kombination mit dem steigenden Skalierungsfaktor. [Hül18] zeigt, wie vor diesem Hintergrund der skalierungsfreie Ansatz seine zgedachten Vorteile ausspielen kann. Der NMSE zeigt keinen monotonen Anstieg, sondern eine asymptotische Näherung an den konstanten Wert von eins. Bis zu einer Länge von $N = 256$ ist allerdings kein Schnittpunkt zu erkennen, und der zweizeilige Ansatz zeigt klar höhere Genauigkeiten (kleinere NMSE Werte) als der skalierungsfreie Ansatz.

Abschließend konnte [Hül18] die hier zur Anwendung kommende Fourier-Transformation unter Ausnutzung des zweizeiligen bipolaren Ansatzes mit 1024 Bits pro binärem Datenstrom für $N \in [16,32,64,128,256]$ in einem 65 nm Prozess in VHDL implementieren und synthetisieren.

Nach den ersten Ergebnissen aus Abbildung 7.5, wird folgend dieser vielversprechende Ansatz weiter analysiert. Die bisweilen unberücksichtigte, inhärente Fehlertoleranz des stochastischen Ansatzes ist eine zusätzliche Motivation, weitere Betrachtungen für die Berechnung des Spektrums, unter Herbeiführung von Bitfehlern durch die Simulation von PVTAR Effekten, anzustellen.

Als erstes Szenario wird daher der Fall betrachtet, bei dem mit Prozessvariationen, einer Versorgungsspannung von 0,8 V, bei einer Temperatur von 60 °C und einer Strahlungskomponente von 500 keV/ μm die gepufferten digitalen Zeichen etwaigen Fehlern unterworfen werden.

Mit diesem Satz an Parametern wird das simulierte Missionsprofil beschrieben, unter dem die angenommene Pufferstruktur aus D-FFs betrieben wird und zu einer daraus resultierenden Unzuverlässigkeit führt.

Trotz der eingestellten Parameter zeigt das resultierende Betragsspektrum lediglich minimale Abweichungen von der Referenz. Es können alle wesentlichen Frequenzanteile ausgemacht und von den übrigen Anteilen problemlos unterschieden werden. Ebenfalls sind die Beträge der Maxima identisch zur Referenz, sodass alle relevanten Informationen bezüglich des ursprünglichen Zeitsignals korrekt gewonnen werden können.

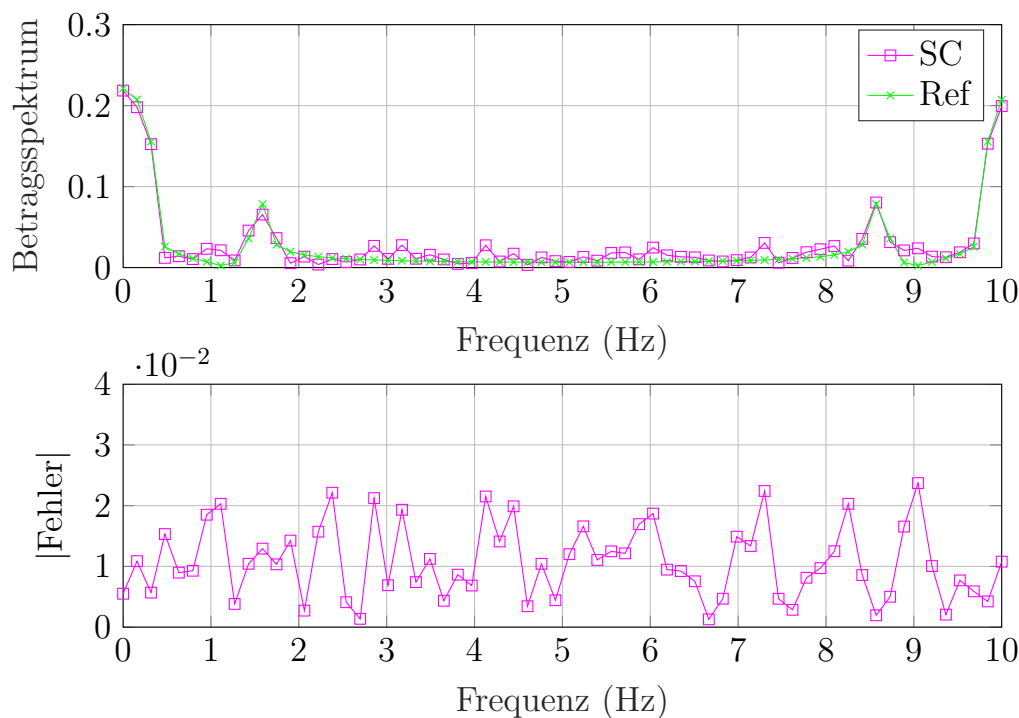


Abbildung 7.6: berechnetes Spektrum unter PVTAR Einfluss für das stochastische Zahlenformat.

oben: Betragsspektrum, unten: absoluter Fehler/Abweichung zur idealen Referenz.

$P=1(\text{an})$, $V_{dd} = 0,8 \text{ V}$, $T=60 \text{ }^\circ\text{C}$, $R=500 \text{ keV}/\mu\text{m}$

Der Betrag der Abweichungen ist allerdings im Vergleich zu den idealen Verhältnissen (Abbildung 7.5) gut verdoppelt worden. Die Simulationsergebnisse für das FI Format sind hier bewusst nicht mit dargestellt, da aufgrund der Vielzahl an Bitfehlern (*bitflips*) der Betrag der Fehler teils in den Bereich von 10^{300} schnellte. Es ist also naheliegend, dass das zugehörige Spektrum keine Aussagekraft mehr besitzt und damit das Zahlenformat für die angenommenen Umgebungsbedingungen unbrauchbar geworden ist.

Sicherlich ist die Strahlungskomponente der wesentliche Initiator der Bitfehler. Man könnte also über entsprechende Maßnahmen zur Härtung gegenüber diesem Effekt sowohl auf Hardwareebene, durch bestimmte Prozesse oder auch des Designs, sowie auf Softwareseite beispielsweise durch Codierungen versuchen entgegenzuwirken. Diese Maßnahmen erhöhen die Komplexität und auch die Kosten des Systems und sind nicht Teil des Fokus' dieser Arbeit. Inwieweit durch derartige Maßnahmen ein nutzbares Spektrum herbeigeführt werden könnte, ist somit nicht weiter untersucht worden.

In dem nächsten Fall, dessen Simulationsergebnisse in Abbildung 7.7 zu sehen sind, liegt der Fokus auf der Ermittlung des Grenzbereiches für das *fixed-point* Format.

Es wurden die Prozessvariationen ausgeschaltet, die Versorgungsspannung mit $V_{dd} = 0,9 \text{ V}$ im Nennbereich gewählt, sowie die Temperatur mit $20 \text{ }^\circ\text{C}$ auf etwa Raumtemperatur

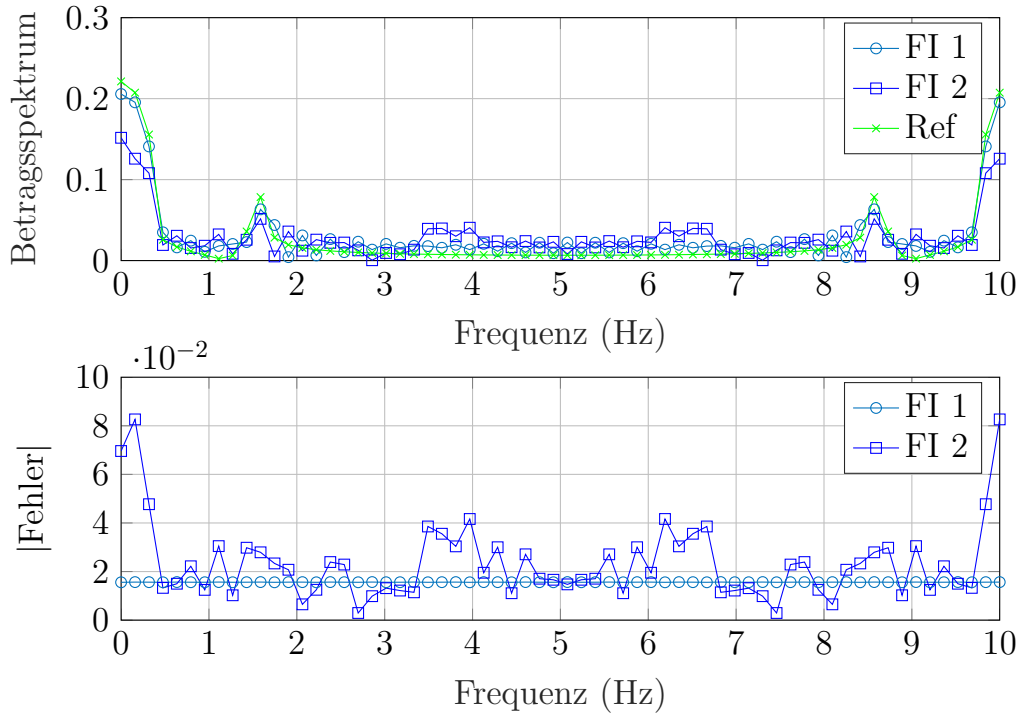


Abbildung 7.7: berechnete Spektren unter PVTAR Einfluss für das *fixed-point* Zahlenformat.

oben: Betragsspektrum, unten absoluter Fehler/Abweichung zur idealen Referenz.

$P=0(\text{aus})$, $V_{dd} = 0,9 \text{ V}$, $T=20^\circ \text{C}$, $R=150(\text{resp. } 250) \text{ keV}/\mu\text{m}$

in einem unkritischen Bereich festgelegt. Somit ist der LET die Größe, die in den beiden Beispielen für Fehler sorgen wird. Mit 150 respektive $250 \text{ keV}/\mu\text{m}$ ist diese bewusst kleiner gewählt als in dem vorausgegangenem Fall.

Betrachtet man erneut das Betragsspektrum für die beiden Fälle, lässt sich erkennen, dass für den kleineren LET das ebenfalls gezeigte Referenzsignal sehr gut abgebildet wird und nur kleine Abweichungen präsent sind. Mit der Erhöhung des Strahlungseinflusses verringert sich die Ähnlichkeit zum Referenzsignal schon deutlicher. Bestätigt wird dies durch den im unteren Bereich von Abbildung 7.7 gezeigten zugehörigen absoluten Fehler. Für den ersten Bereich ist dieser nahezu konstant mit einem Offset bei knapp $2 \cdot 10^{-2}$, während der zweite Fall Maxima bei mehr als dem vierfachen davon erreicht. Damit ist für den zweiten Fall ein ungenaueres Spektrum bestimmt worden, als durch das stochastische Zahlenformat für den ersten Fall mit signifikanteren PVTAR Einflüssen.

Mit Standardkomponenten “von der Stange” (COTS) ist somit eine maximale Grenze für das FI Zahlenformat erreicht, beziehungsweise je nach Anforderung einer nicht weiter spezifizierten Anwendung im zweiten Fall eventuell bereits überschritten.

Die Approximation eines ähnlichen Grenzfalles für das stochastische Zahlenformat ist ebenfalls das Ziel weiterer Betrachtungen. In Abbildung 7.8 sind erneut die simulierten

Resultate des Spektrums zu bewerten.

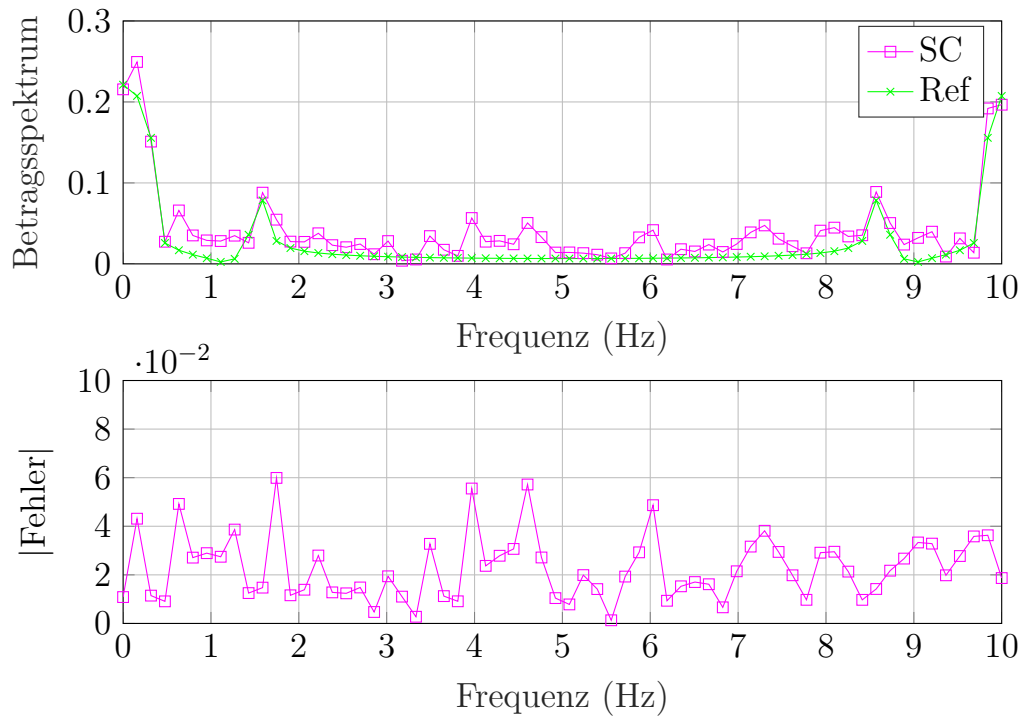


Abbildung 7.8: berechnete Spektren unter PVTAR Einfluss für das stochastische Zahlenformat.

oben: Betragsspektrum, unten: absoluter Fehler/Abweichung zur idealen Referenz.
 $P=1(\text{an})$, $V_{dd} = 0,9 \text{ V}$, $T=120 \text{ }^\circ\text{C}$, $R=750 \text{ keV}/\mu\text{m}$

Mit erneut zu berücksichtigenden Prozessvariationen, einer Versorgungsspannung von $V_{dd} = 0,9 \text{ V}$ und einer Temperatur von $120 \text{ }^\circ\text{C}$ sind bereits widrige Bedingungen gewählt worden. Das Missionsprofil wird allerdings durch einen LET von nun $750 \text{ keV}/\mu\text{m}$ weiter verschärft.

Das Betragsspektrum in Abbildung 7.8 folgt offensichtlich dem Referenzspektrum. Einzelne Abweichungen sind nicht zu übersehen, eine Nutzbarkeit des Signals zur Analyse ist dennoch weiterhin gegeben. Der Fehler ist erneut im unteren Bereich visualisiert und liegt selbst für diesen Fall nun im Maximum bei $\approx 6 \cdot 10^{-2}$. Im Vergleich zu dem zweiten Fall der vorausgegangenen Betrachtungen zum FI Format ist somit ein, im Sinne der Genauigkeit/Abweichung, etwa vergleichbarer Fall gefunden worden.

Eine weitere Ausdehnung des Missionsprofils scheint denkbar, allerdings nur für Anwendungen mit entsprechend geringen Anforderungen der Genauigkeit. Im Gegensatz zu der Festkommadarstellung zeigt das Fehlerprofil der stochastischen Darstellung eine grundsätzliche Schwankung (vgl. Rauschen) um einen Mittelwert, welcher sich entsprechend des Missionsprofils erhöht oder absenkt. Im FI Fall konnten allerdings einzelne Spitzen ausgemacht werden, die in der Betroffenheit eines entsprechend hoch-signifikanten Bits

ihre Begründung finden.

■ 7.2 Synchronisation

Die Synchronisation am Empfänger einer Übertragungsstrecke ist eine essentielle Aufgabe, die es sowohl im Zeitbereich, wie auch im Frequenzbereich zu lösen gilt. Im Zeitbereich muss zunächst zuverlässig der Beginn eines Datenpaketes detektiert werden, um anschließend synchron zur Taktung des Senders die Datensymbole in den entsprechenden Zeitschritten zu finden. Im Frequenzbereich ist zwar eine bestimmte Trägerfrequenz vereinbart, etwaige Abweichungen müssen allerdings auch hier detektiert und anschließend korrigiert werden. Das gilt selbstverständlich auch für Verzerrungen und Phasenversätze. Je nach Übertragungsbedingungen, also Kanaleinflüssen in Kombination mit systemischen Vereinbarungen, ist dies unterschiedlich schwierig, effizient oder genau; zumal die beschreibenden Parameter zeitlich nicht konstant sein müssen und so regelmäßige Anpassungen erforderlich sind. Nur wenn diese Aspekte regelmäßig neu bewertet werden und die Parameter genau genug bestimmt werden können, ist eine Detektion möglich und die weitere Prozessierung am Empfänger (wie beispielsweise die Entzerrung und/oder Dekodierung) kann eingeleitet werden. Eine Synchronisation im Zeit- und Frequenzbereich muss nicht separat erfolgen. [SC97] stellt beispielsweise ein robustes Verfahren vor, das beide Domänen betrifft. [CY12] separiert zwei grundsätzliche Herangehensweisen: Einerseits eine Kategorie, die auf zusätzlichen Daten beruht, die in Form von Trainingssequenzen oder Pilottönen zur Schätzung verwendet werden. Auf diese Weise kann eine hohe Genauigkeit erreicht werden, bei gleichzeitig geringem Berechnungsaufwand. Dem entgegen steht allerdings eine verringerte Bandbreite und reduzierte Übertragungsgeschwindigkeit (in Bezug auf die Nutzdaten). Allerdings kann, im angenommenen Fall einer OFDM-Übertragung, auf diese zusätzlichen Daten verzichtet werden und stattdessen beispielsweise eine Korrelation mit dem *Cyclic Prefix* (CP) erfolgen. Somit wird zwar die Bandbreite effizienter genutzt, sowie die Übertragungsgeschwindigkeit hoch bleiben, allerdings ist die Schätzung ungenauer und die notwendige Arithmetik komplexer.

Das moderne *Long Term Evolution* (LTE) Kommunikationsverfahren verwendet nach der Spezifikation der *3rd Generation Partnership Project* (3GPP) ein zweistufiges Synchronisationsverfahren (*Primary Synchronization Signal* (PSS) und *Secondary Synchronization Signal* (SSS)) auch unter Verwendung sogenannter Zadoff-Chu [Zad63; Chu72] Sequenzen. Diese bieten besondere Korrelationseigenschaften und eignen sich daher zu diesem Zweck besonders gut.

Mit dem Hintergrund einer Mehrträger OFDM Übertragung (vergleiche Abschnitt 2.3) ist die Aufgabe der Synchronisation im Zeitbereich nicht wie bei Einträgersystemen anhand der Öffnung eines sogenannten Augendiagrammes möglich. Für OFDM wird über mehrere Unterträger ein OFDM-Symbol gebildet, sodass es einer Schätzung bedarf wann dieses beginnt. Bei Verwendung eines CP ist sogar nur eine grobe Schätzung not-

wendig [SC97]. Hingegen ist die Synchronisation auf die Trägerfrequenz besonders exakt vorzunehmen, um die Orthogonalität zwischen den Untersymbolen nicht zu verletzen. Genauer gesagt werden nur Versätze von Vielfachen des Unterträgerabstandes ohne große Degradationseffekte toleriert. Dieser Aspekt ist in der Literatur ausgiebig diskutiert und kann auch in [Kam11; WM06] nachgelesen werden.

[SC97] führt eine Methodik ein, welche sowohl den Berechnungsaufwand gegenüber bisherigen Verfahren reduziert, als auch den Bereich für die Erfassung des Trägerfrequenzversatzes erweitert. Das Prinzip ist dabei, dass ein unitäres Symbol verwendet wird, welches sich ab der halben Symboldauer wiederholt. Dieses wird genutzt, um im Zeitbereich den Beginn eines OFDM-Symbols zu finden, um dann in einem zweiten Schritt per Korrelation mit einem weiteren Symbol den etwaigen Trägerfrequenzversatz bestimmen zu können.

Diesem Ansatz folgend, ist es erforderlich, die *Auto Correlation Function* (ACF) wie in Gleichung (7.5) als Skalarprodukt eines sich verschiebenden Fensters der Breite L zu berechnen.

$$P(t) = \sum_{m=0}^{L-1} (r_{t+m}^* \cdot r_{t+m+L}) \quad (7.5)$$

Darin wird das abgetastete, komplexe Empfangssignal r zum Zeitindex t betrachtet. Die Verschiebung des Fensters wird mit m gekennzeichnet. Für weitere Details sei im Speziellen auf [SC97] verwiesen, so wie im Allgemeinen auf [AKE08; CY12; MB00; Par+02; Chu72].²

Um diese Einführung zur Synchronisation bei OFDM Systemen zusammenzufassen, bedarf es im Wesentlichen der Berechnung einer Korrelationsfunktion zur Erkennung von bestimmten Signalen. Beispielhaft ist in Gleichung (7.5) eine ACF gezeigt, die exemplarisch beziehungsweise stellvertretend weiter analysiert und untersucht werden soll. Dabei steht erneut das stochastische Zahlenformat in Konkurrenz zum *fixed-point* Format, sowohl für ideale, als auch PVTAR behaftete Bedingungen.

Die folgenden Ausführungen basieren auf [NP19]. In Analogie zur vorausgegangenen Fourier-Transformation aus Abschnitt 7.1 wird die *Auto Correlation Function* (ACF) exemplarisch als Teil einer Berechnung eines OFDM Empfängers betrachtet, der das Verfahren nach Schmidl und Cox [SC97] abbildet. Eine Implementierung zur Simulation erfolgt erneut in MATLAB. Dabei werden zwei Testfälle angenommen und dazu die PVTAR Parameter für angenommene D-FFs entsprechend Tabelle 7.3 gewählt.

Für die Darstellung im *fixed-point* Format werden 64 Bit im Q3,61 Verfahren genutzt. Für die stochastische Darstellung wird erneut auf die zweizeilige bipolare Methodik mit $N = 1024$ Bit pro Datenstrom zurückgegriffen. Da ferner der Einsatz in einer Empfängerstruktur eines OFDM Systems betrachtet wird, soll auch ein nicht idealer Übertragungskanal mit *Additive White Gaussian Noise* (AWGN) Rauschen mit einem SNR von 20dB und einem maximalen *Carrier Frequency Offset* (CFO) von 50kHz bei einer Trägerfrequenz von $25,6\text{MHz}$ berücksichtigt werden.

²s. Glossar S.186

Tabelle 7.3: Temperatur von Raumfahrzeugen ohne eigene Wärmeerzeugung in Abhängigkeit des Abstandes zur Sonne[PHE08]

Fall	P	V	T	A	R
1	1 (an)	1,0 V	120 °C	neu	550 keV/ μm
2	1 (an)	1,1 V	20 °C	neu	10 keV/ μm

Für die Ergebnisse aus Abbildung 7.9 ist eine direkte Umsetzung angestrebt worden. Insgesamt sind 100 Übertragungen simuliert worden, für die jeweils die Fehlerrate (BER) nach der Dekodierung ermittelt wurde. Zu sehen ist eine sortierte Form der BER, die es ermöglicht, eine prozentuale Aussage zu der Qualität der Übertragung zu treffen.

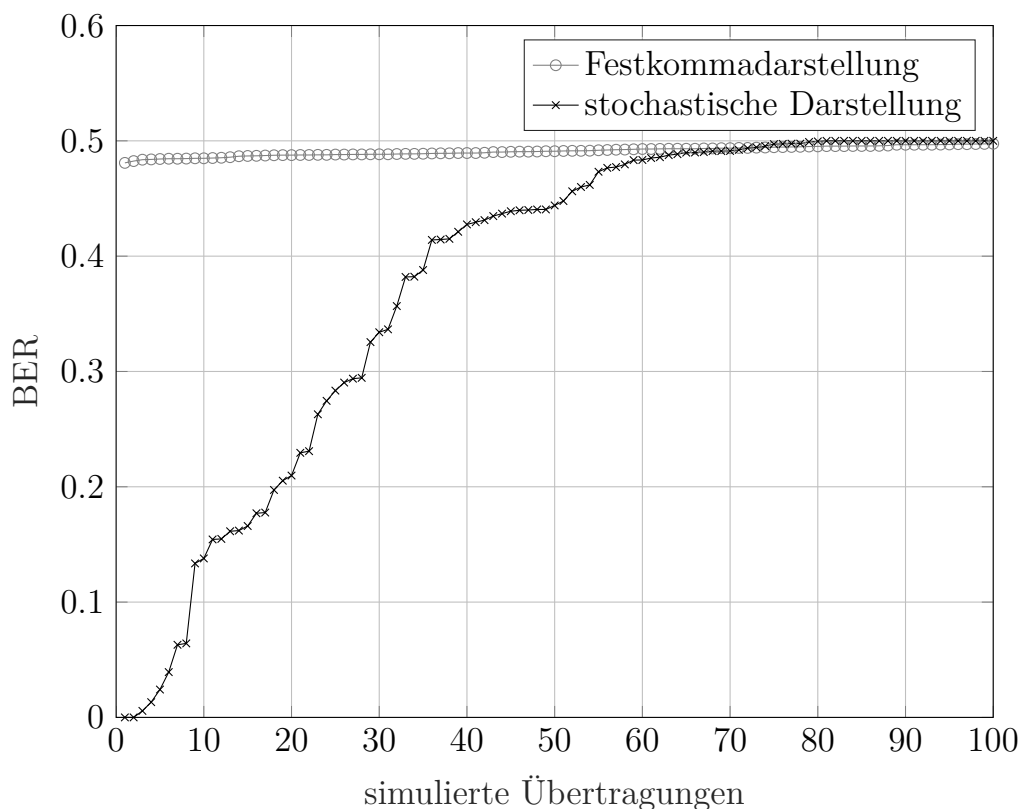


Abbildung 7.9: sortierte BER einer OFDM Übertragung mit PVTAR behafteter Berechnung der ACF. Vergleich zu der Verwendung des FI und stochastischen Zahlenformates. PVTAR Parameter entsprechend Fall 1 der Tabelle 7.3.

Deutlich zu erkennen ist, dass unter den angenommenen PVTAR-Bedingungen eine Nutzung des FI Ansatzes zu keiner zuverlässigen Übertragung führt. Selbst die kleinsten BER Werte liegen unweit einer vollständig zufälligen Entscheidung (also einem BER von 0,5). Es sei darauf hingewiesen, dass die Übertragungsbedingungen so gewählt wurden, dass ohne einen PVTAR Einfluss auf die Synchronisation eine durchweg vollständig

fehlerfreie Übertragung erreicht wird.

Die Abbildung zeigt auch Ergebnisse zur Qualität der Übertragungen bei Verwendung des stochastischen Zahlenformates. Auch hier erreichen etwa 60% der Übertragungen ein Fehlermaß größer von 40% (BER = 0,4). In 40% der Fälle sogar nahe der vorgenannten vollständig zufälligen Entscheidung. Allerdings sind auch vereinzelte gänzlich fehlerfreie Übertragungen möglich und für etwa 10% sind die zugehörigen Übertragungsfehler kleiner als 10%. Sicherlich ist auf diese Weise noch keine zuverlässige Übertragung sensibler Daten möglich, allerdings wird sehr deutlich gezeigt, welches Potential die stochastische Methodik bereitstellt. Weitere Untersuchungen in dieser Richtung sind somit von großem Interesse. Nachfolgend wird daher sowohl der in Tabelle 7.3 genannte zweite Fall betrachtet, wie auch eine Verbesserung der Übertragungsbedingungen durch zusätzliche Verarbeitungsschritte angestrebt.

In der Abbildung 7.10 sind mehrere Graphen dargestellt, die erneut die sortierten Simulationsergebnisse visualisieren.

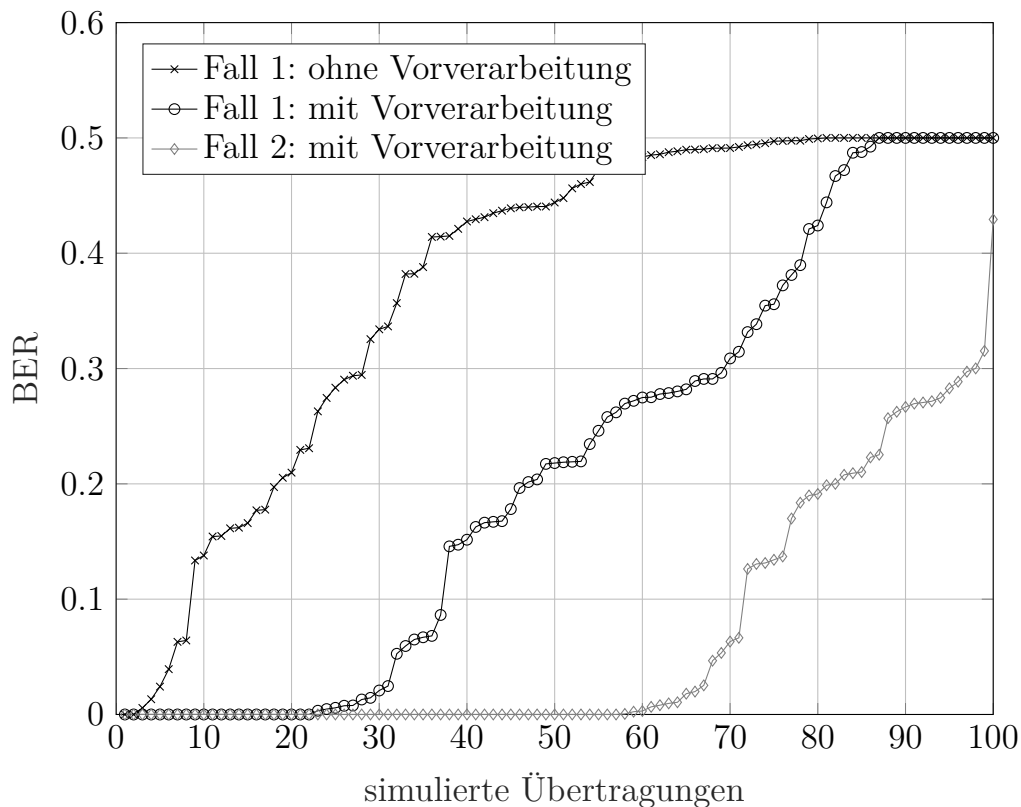


Abbildung 7.10: sortierte BER einer OFDM Übertragung mit PVTAR behafteter Berechnung der ACF im stochastischen Zahlenformat. Zum Vergleich mit/ohne Vorverstärkung und PVTAR Einflüssen entsprechend Tabelle 7.3.

Die oberste / linke Kurve (Fall 1 - Kreuzchen Markierungen) ist als Vergleich gegeben und entspricht einer Kopie der Ausgangssituation, wie sie im Zusammenhang mit

Abbildung 7.9 bereits diskutiert wurde. Erste Verbesserungen der Übertragungsqualität lassen sich erzielen, wenn das Signal, welches zur Synchronisationsberechnung in die ACF gegeben wird, auf seinen Maximalwert normalisiert und damit in gewisser Weise vorverstärkt wird. Unter Beibehaltung der PVTAR Konditionen des ersten Falls (entsprechend Tabelle 7.3), kann so die Übertragungsqualität, durch genauere Synchronisation, soweit verbessert werden, dass für etwa ein Drittel der Übertragungen diese nahezu fehlerfrei erfolgen. Lediglich gut 10% verbleiben im zufälligen Bereich. Somit ist eine weitere signifikante Verbesserung gelungen, ohne die Komplexität wesentlich zu verändern. Die zugehörigen Ergebnisse sind in Abbildung 7.10 in der mittleren Kurve (Fall 1 - kleine Kreis Markierungen) gezeigt.

Die dritte Kurve (Fall 2 - kleine Rauten Markierungen) in Abbildung 7.10 verfolgt ebenfalls den vorgenannten Ansatz zur vorgeschalteten Normierung des Signals, nun allerdings unter reduzierten PVTAR Bedingungen (zweiter Fall aus Tabelle 7.3). Eine deutliche Reduzierung der Strahlungseinflüsse (auf ein allerdings immer noch nicht unerhebliches Niveau) hat neben der Reduzierung der Umgebungstemperatur auf nun etwa "Raumtemperatur", weiterhin den wohl größten Anteil an den eingepägten Fehlern. Eine ebenfalls minimale Anhebung der Versorgungsspannung dürfte die Zuverlässigkeit der Speicherbausteine zwar nur in sehr geringem Ausmaß, aber erwartungsgemäß dennoch weiter verbessern.

Entsprechend der Veranschaulichung ist unter den nun vorherrschenden Bedingungen eine fehlerfreie Kommunikation für etwa 60% der Fälle möglich, während am oberen Ende erfreulicherweise eine gänzlich unzuverlässige (zufällige) Dateninterpretation nicht länger präsent ist. Für fast 100% der simulierten Übertragungen liegt der resultierte BER Wert unterhalb von 0,3.

Es ist bereits eingeführt worden, dass eine Addition gerade in der stochastischen Darstellung problematisch ist, da der Skalierungsfaktor jedes Mal erhöht werden muss und somit mit jeder Summation die Genauigkeit reduziert wird. Aus diesem Grund ist es für die stochastische Darstellung gerade bei der Umsetzung von Gleichung (7.5) problematisch, im Anschluss eine *peak detection* erfolgreich durchführen zu können. Daraus ergeben sich zwei Ansätze für weitere Verbesserungen. Zum einen bestimmt die Fenstergröße L wesentlich die Anzahl der Additionen und damit auch die verbleibende stochastische Genauigkeit, andererseits ist L entsprechend der Übertragungscharakteristik zu wählen. Die Einbeziehung des Zahlenformates in die Auslegung gerade dieses systemischen Parameters kann übergeordnet weitere Vorteile bewirken.

Es ist also dort anzusetzen, was algorithmisch gegebenenfalls angepasst werden könnte. Ein erster Schritt in Form der Anpassung/Skalierung der Eingangsdaten hat bereits für eine ordentliche Verbesserung sorgen können. Eventuell ist eine alternative Herangehensweise zur Berechnung möglich, die die Anzahl der Summationen reduziert, und dennoch die Berechnung der ACF nur unwesentlich verändert. Auch ist die Adaption der im Zusammenhang mit der Fourier-Transformation im Abschnitt 7.1 eingeführten unskalierten Addition denkbar.

Das Festkommaformat ist nicht weiterverfolgt worden, da eine Erhöhung der Amplitude kaum eine, beziehungsweise keine Verbesserung bedeutet. Ursächlich dafür ist, dass größere Zahlen auf binärer Ebene in diesem Fall nur eine Verschiebung der logischen '1'en und '0'en zur Folge hätten. Die PVTAR Effekte können weiterhin jedes Bit gleichermaßen zufällig zum Kippen bringen und dies unabhängig von der ihnen zugedachten Signifikanz bei der Interpretation im Sinne eines Zahlenformates. Aus gleichem Grund würde auch eine Verwürfelung (beispielsweise in Form eines *Interleavers*) keine Verbesserung herbeiführen, sondern nur zusätzliche Operationen und eine gesteigerte Komplexität herbeiführen. Die PVTAR Effekte würden sich natürlich auch auf die zusätzlichen Speicherelemente aufgrund der Vorgehensweise auswirken und somit weitere Fehler erzeugen. Es wird deutlich, dass das Festkommaformat grundsätzlich stärker unter den PVTAR Einflüssen leidet.

■ 7.3 Entzerrung

Als weitere wichtige Funktionalität eines OFDM Empfängers ist die Entzerrung des durch den Kanal verzerrten Empfangssignals zu sehen. Im Abschnitt 2.3 ist die Entzerrung entsprechend [Kam11] bereits eingeführt worden. Im Speziellen zeigt [Kam11], dass für ein OFDM System die Korrektur der Kanaleinflüsse durch eine Multiplikation mit der inversen Kanalmatrix H , respektive per Division, erfolgreich absolviert werden kann. Damit ist die Notwendigkeit der Berechnung einer Division gegeben. Die Berechnung stellt nicht zuletzt aufgrund des prinzipiell zu adressierenden (möglichen) Wertebereich der Ergebnisse eine nicht zu verachtende Herausforderung (unabhängig vom Zahlenformat) dar.

Im Fall der OFDM Entzerrung kommt erschwerend hinzu, dass der zu berücksichtigende Zahlenbereich auch die komplexen Zahlen einschließt. Die Division komplexer Zahlen erfordert zunächst die Multiplikation des Dividenden, sowie des Divisors mit der komplex konjugierten Version des Divisors. Auf diese Weise wird dieser reell und die Division erfolgt anschließend separat in den resultierenden Real- und Imaginärteil des Dividenden nach vorgenannter Erweiterung. Das Prinzip ist in Gleichungen (7.6)-(7.8) für die allgemeinen Zahlen $z_1 = a + bi$ und $z_2 = c + di$ zusammengefasst.

$$\frac{z_1}{z_2} = \frac{a + b \cdot i}{c + d \cdot i} \quad (7.6)$$

$$= \frac{(a + b \cdot i) \cdot (c - d \cdot i)}{(c + d \cdot i) \cdot (c - d \cdot i)} \quad (7.7)$$

$$= \frac{ac + bd}{c^2 + d^2} + \frac{bc - ad}{c^2 + d^2} \quad (7.8)$$

Eine Division in Fest- oder auch Fließkomma-Arithmetik ist in der Literatur (unter anderem in [TWM07; Yat13; PS08]) umfänglich diskutiert. Im stochastischen Bereich sind

mehrere Möglichkeiten zur Näherung der Berechnung einer Division in Abschnitt 6.1.4 vorgestellt worden. Hier soll ein auf dem Goldschmidt-Verfahren beruhender Ansatz verfolgt werden.

In Bezug auf eine angenommene OFDM Übertragung wird das Empfangssignal als Dividend betrachtet und die Kanalmatrix H als Divisor. Für einen konkreten Fall der betrachteten Simulationsstrecke ist in Abbildung 7.11 das sogenannte IQ-Diagramm des Signals direkt vor der Entzerrung gezeigt.

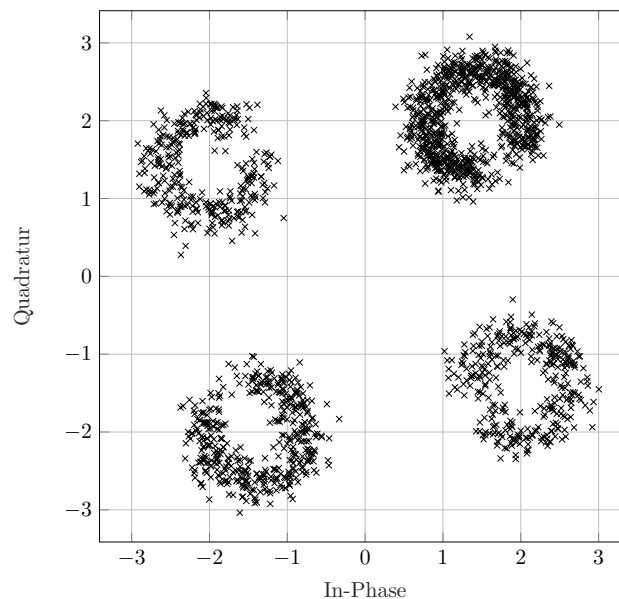


Abbildung 7.11: IQ-Diagramm (Streudiagramm/*Scatterplot*) des Empfangssignal vor der Entzerrung. Anmerkung: soweit ohne spezielles Zahlenformat.

Es beruht auf einer Übertragung, deren Parameter in Tabelle 7.1 genannt sind. Zu erkennen ist, dass die Kanaleigenschaften die *Quadrature PSK* (QPSK) Datenpunkte zu ringförmigen Punktansammlungen geformt haben, die zusätzlich noch einer Phasenverschiebung unterliegen, die sich in einer Drehung um den Mittelpunkt äußert.

Auf Basis von im Signal enthaltenen Pilottönen wird nun der Kanal geschätzt und pro Unterträger ein komplexer Koeffizient bestimmt. Für die 224 Träger sind diese Werte in Real- und Imaginärteil aufgeteilt in Abbildung 7.12 dargestellt.

Es kann daraus entnommen werden, dass sich (in diesem Fall insgesamt) Minimal- bzw. Maximalwerte von $7,29 \cdot 10^{-5}$ (im Imaginärteil) bis 2,37 (im Realteil) ergeben. Diese Information ist gerade für nachfolgende Betrachtungen, besonders bezüglich der etwaigen Anwendung des stochastischen Zahlenformates, sehr wichtig. Weitere Übertragungen werden aufgrund veränderter Kanalbedingungen abweichende Werte liefern. Es ist allerdings zu erwarten, dass die Dimension des Zahlenbereiches nicht signifikant abweichen wird. Im Zusammenhang mit der Abbildung 6.9 wurde gezeigt, dass die Genauigkeit der implementierten stochastischen Division nach dem Goldschmidt-Verfahren besonders für Werte des Nenners, hier also des Divisors respektive der geschätzten Kanalkoeffizienten, im Bereich

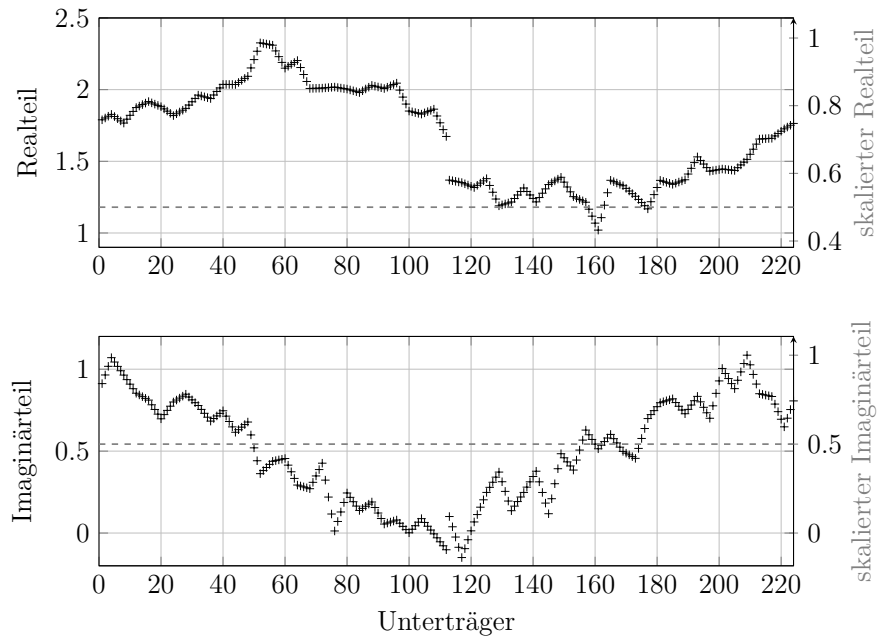


Abbildung 7.12: Übersicht zu der Schätzung der Kanalkoeffizienten auf Basis von Pilotönen. Pro Unterträger in Real- und Imaginärteil getrennt.

größer 0,5 (beziehungsweise im Bereich $[0,5, 1]$) am größten ist. Aus diesem Grund ist an der rechten Seite der Abbildung 7.12 eine zweite Achsenbeschriftung gegeben, die einer Skalierung auf den Maximalwert entspricht. Gestrichelt eingezeichnet ist der daran angelehnte Schwellwert von 0,5. Mit der Übertragung des folgenden OFDM-Symbols wäre allerdings eine erneute Anpassung erforderlich, sowie grundsätzlich eine Auswertung der vorliegenden Daten, bevor die eigentliche Division (Entzerrung) vollzogen werden würde. Dennoch kann diese Darstellung genutzt werden, um eine Einschätzung zur Genauigkeit des Ergebnisses zu prognostizieren. Zu erkennen ist, dass für die betrachtete Übertragung im Realteil überwiegend eine maximale Genauigkeit erreicht werden würde, während für den Imaginärteil nur etwa die Hälfte der Signalanteile oberhalb besagter, gestrichelt eingezeichneter Linie liegt.

Mit der Anwendung der Entzerrung in Form der zuvor genannten Division des Signals (vgl. Abbildung 7.11) durch die geschätzten Kanalkoeffizienten (vgl. Abbildung 7.12) wird ein entzerrtes Signal erreicht. Für die aktuell betrachtete Übertragung ist dies in Abbildung 7.13 gezeigt.

Die zuvor noch offensichtlichen Verzerrungen und ringförmigen Abweichungen sind kompensiert worden und kleine Punktwolken um die QPSK Symbole $[\pm 1 \pm i]$, aufgrund des AWGN Kanals, verblieben. Es kann somit von einer erfolgreichen Entzerrung gesprochen werden, da sich jeder Symbolpunkt sowohl mathematisch als auch optisch unproblematisch einem QPSK Symbol zuordnen lässt, und damit auch eine Rückzuordnung zu binären Daten möglich ist. In einer realistischen OFDM Übertragungstrecke würde zusätzlich sicherlich noch eine FEC beispielsweise in Form eines senderseitigen Faltungscodierers

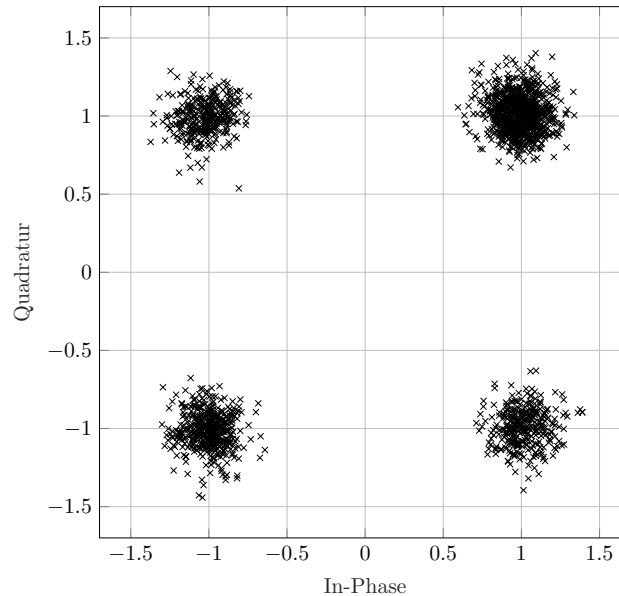


Abbildung 7.13: IQ-Diagramm (Streudiagramm/*Scatterplot*) des Empfangssignal nach der Entzerrung. Anmerkung: soweit ohne spezielles Zahlenformat.

mit Viterbi Decodierung am Empfänger vorgenommen. Diese zusätzlichen Maßnahmen und ihre Beeinflussung der Gesamtübertragungsqualität sind im Folgenden Abschnitt 7.4 analysiert.

Mit Blick auf die Anwendung eines aus Kapitel 6 bekannten Zahlenformates sowie etwaigen PVTAR Effekten wird zunächst der Fokus auf die reine stochastische Darstellung gerichtet. Bekanntermaßen ist die Genauigkeit, mit der (stochastische) Zahlen dargestellt werden können, direkt von der Länge der binären Sequenz (also der Anzahl der Bits), sowie dem dazu zu berücksichtigenden Intervall (vor allem dem Maximalwert) abhängig. Im ersten Schritt werden daher die zuvor erzielten Ergebnisse an dem betragsmäßig größten Maximalwert der Real- beziehungsweise Imaginärteile der Signalsamples, respektive der Kanalkoeffizienten, skaliert und somit sichergestellt, dass alle Werte in den Zahlenbereich $[\pm 1 \pm i]$ fallen und so eine anschließende Konvertierung in das stochastische Format ermöglicht. In Abbildung 7.14 sind auf der linken Seite die Dezimalwerte der stochastisch kodierten Signalsamples gezeigt. Diese entsprechen prinzipiell der Darstellung aus Abbildung 7.11. Im rechten Teilbild sind die dezimalen Referenzwerte nach der Entzerrung (Division) gezeigt. Referenzwert bedeutet in diesem Fall, die Ergebnisse der arithmetischen Operation (hier der Division) ohne Verluste in der Genauigkeit aufgrund der stochastischen Repräsentationsmethodik.

Im linken Teil ist erwartungsgemäß eine skalierte Kopie von Abbildung 7.11 zu sehen. Dieses Signal ist als Dividend für die Entzerrung zu betrachten. Die geschätzten Kanalkoeffizienten sollen nicht weiter betrachtet werden. Ihre Korrektheit wurde bereits durch die zuvor erzielte erfolgreiche Entzerrung belegt. Die identischen Samples werden verwendet und mit dem identischen Faktor der Signalsamples gewichtet. Auf diese Weise

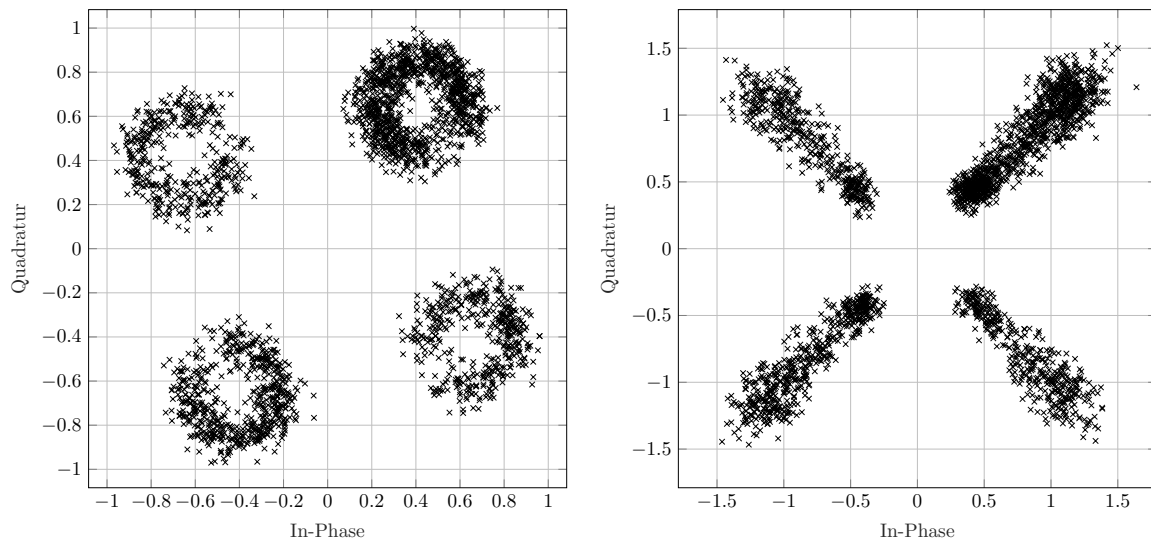


Abbildung 7.14: IQ-Diagramm (Streudiagramm/*Scatterplot*) des Empfangssignals. links: vor der Entzerrung, lediglich auf $[\pm 1 \pm i]$ skaliert und in die stochastische Domäne transformiert - rechts: Referenzwerte der stochastischen Division (Entzerrung).

entfällt der Faktor hinsichtlich des Ergebnisses der Division, da er sowohl im Zähler als auch im Nenner angewendet wird. Da die stochastische Repräsentation durch die Begrenzung auf endlich lange Datenströme eine ebenfalls limitierte Auflösungsgenauigkeit bietet, ist auf der rechten Seite der Abbildung das Entzerrungsergebnis anhand von Referenzwerten gezeigt. Dies stellt die obere Grenze des stochastischen Formates ungeachtet der Darstellungs- oder Berechnungsgenauigkeit dar. Zu erkennen ist eine klare Trennung der Signalsamples in die Quadranten der komplexen Ebene, sowie eine damit einhergehende klare Trennung respektive eindeutige Zuordnung zu den QPSK Punkten. Eine verbleibende Ausbreitung ist entlang der Diagonalachsen zu erkennen. Als Ursache dafür wird das verbliebene weiße Rauschen des Kanals in Kombination mit der stochastischen Methodik gesehen. Das Ergebnis zeigt, dass mit einer entsprechend genauen Divisionsberechnung (Algorithmik) prinzipiell erneut die Entzerrung gelingen kann.

Dies motiviert die vorgestellte stochastische Division unter Verwendung des Goldschmidt-Verfahrens explizit anzuwenden. In Abbildung 7.15 sind die erzielten Ergebnisse nach zwei und drei Stufen des iterativen Algorithmus visualisiert.

Beide Abbildungen zeigen eine leicht in positive Richtung (sowohl real wie auch imaginär) verschobene Punktwolke. Ein grundsätzlicher Unterschied ist allerdings nicht auszumachen. Offensichtlich kann auf Basis dieser Daten von keiner erfolgreichen Entzerrung gesprochen werden.

Da sich auch für vier Iterationsstufen ein ähnliches Bild (nicht dargestellt) zeigt, kann die Suche nach einer Begründung eingegrenzt werden. Wesentlicher Unterschied zwischen den Abbildungen ist vordergründig die Anzahl an Stufen des Goldschmidt-Verfahrens.

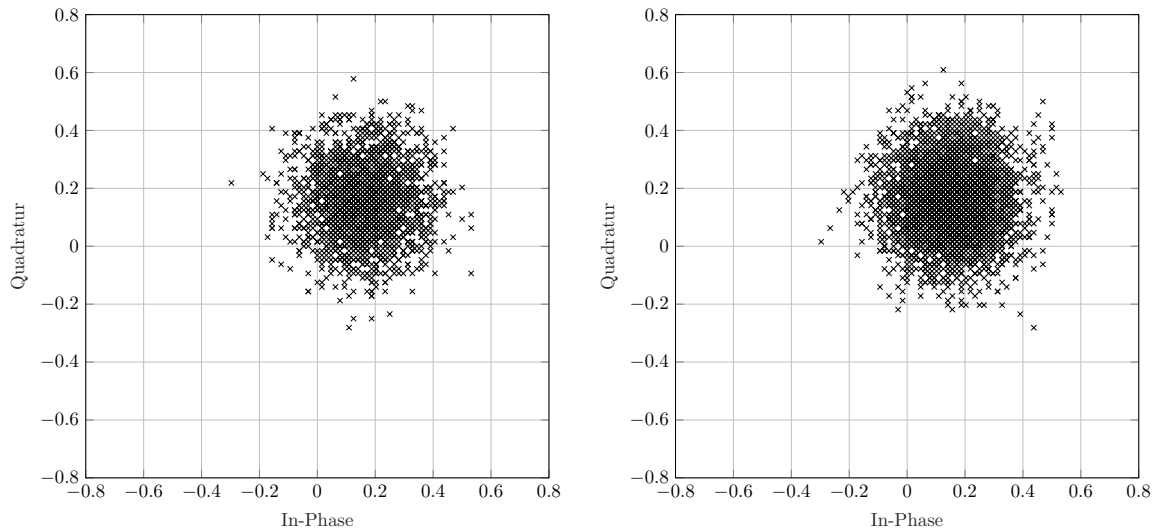


Abbildung 7.15: IQ-Diagramm (Streudiagramm/*Scatterplot*) des Empfangssignals nach stochastischer Division (Entzerrung). links: nach 2 Goldschmidt-Stufen - rechts: nach 3 Goldschmidt-Stufen

Nach Abbildung 6.6 sollte allerdings der optimale Fall in den gegebenen Ergebnissen enthalten sein. In den Ausführungen zu der Berechnung der Division ist bereits darauf hingewiesen worden, dass der Skalierungsfaktor mit jeder Stufe zunimmt. Dieser liegt im konkreten Fall bei 16 (2 GS Stufen), beziehungsweise 32/64 (3/4 GS Stufen). Damit liegt dieser allerdings in einem Bereich, der noch klein genug ist, um hinsichtlich der QPSK Symbole eine hinreichende Genauigkeit bieten zu können. Zumindest um diese voneinander unterscheiden zu können. Weitere Untersuchungen mit größeren Längen (beispielsweise mit bis zu $16384 = 2^{14}$ statt der ansonsten im Rahmen dieser Arbeit betrachteten $1024 = 2^{10}$) zeigen ebenfalls keine wesentliche Veränderung, respektive Verbesserung der Qualität der Entzerrungsergebnisse und bedürfen daher auch keiner gesonderten Darstellung. Wäre der Skalierungsfaktor an dieser Stelle als Ursache anzusehen, so würde eine viermal längere Sequenz zumindest einen positiven Effekt aufweisen müssen. Da dies nicht der Fall ist, kann lediglich auf die systemische Genauigkeit des Goldschmidt-Verfahrens geschlossen werden. Es wurde bereits gezeigt, dass die erzielbare Genauigkeit signifikant von den Eingangsdaten abhängt, in jedem Fall allerdings immer nur eine Näherung bieten kann. Problematisch sind einerseits die nicht beeinflussbaren Zahlenwerte der geschätzten Kanalkoeffizienten und damit des Divisors, die die Genauigkeit der Division belasten. Auch kann an dieser Stelle nicht ausgeschlossen werden, dass die Forderungen/Voraussetzungen, gerade an den Divisor, nicht sichergestellt werden können. Hinzu kommt, dass die komplexe Division weitere Operationen erfordert, die ihrerseits alle jeweils auch nur Näherungen entsprechen. Somit kumuliert die Abweichung mit jeder Operation weiter, sodass für die Anwendung der Entzerrung schlussendlich keine verwertbaren Ergebnisse mehr geliefert werden können.

Zum Abschluss dieses Abschnittes soll eine potentielle Verbesserung der Entzerrungsqualität bei Anwendung des stochastischen Zahlenformates zur weiteren Untersuchung gewagt/vorgeschlagen werden. Aufgrund der Normierung und des Wissens über das Sendesignal ist ein Ausgangswertebereich der Entzerrung im Bereich von $[\pm 1 \pm i]$ bekannt und durch das stochastische Format abbildbar. Dies gilt allerdings nicht uneingeschränkt auch für die geschätzten Kanalkoeffizienten oder gar der verzerrten Empfangssamples.

Ein erster Punkt zur Steigerung der Qualität könnte zunächst darin gesucht werden, nicht direkt das gesamte Signal zu betrachten. Die vorausgegangenen Untersuchungen und Simulationsergebnisse haben gezeigt, dass die Berechnung der komplexen Division mit einer zu großen Ungenauigkeit behaftet ist. Es gilt also zu untersuchen, in wie weit die komplexe Division in Abschnitte aufgeteilt werden kann und wie sich im konkreten Fall die Genauigkeit für jeden dieser Abschnitte verhält. Nur so lässt sich ermitteln, an welcher Stelle der größte Einfluss erreicht werden kann. Ziel dieses Vorgehens sollte es sein, zunächst den signifikantesten Schritt herauszuarbeiten und anschließend diesen unter Ausnutzung der stochastischen Darstellungsweise verlustärmer zu realisieren.

Dieses Vorgehen könnte in einem zweiten Schritt in Verbindung mit mehreren Kombinationen aus tatsächlichen Signalsamples und geschätzten Kanalkoeffizienten fortgesetzt werden. Bekanntermaßen sind bestimmte Wertebereiche von Kanalkoeffizienten zu vermeiden. Somit wäre es eine Möglichkeit, Grenzen für diese einzuführen, auch wenn damit sicherlich hinsichtlich der einzelnen übertragenen Symbole die Entzerrung verschlechtert werden würde. Anzunehmender Weise müssten so zumindest einige Signalepunkte erfolgreich entzerrt werden können. Auch wäre es denkbar, die geschätzten Koeffizienten bewusst anders zu skalieren als die Signalsamples und den Faktor im Anschluss der Division durch eine gezielte, verlustfreie Operation wieder aus dem Ergebnis zu extrahieren. Faktoren von Vielfachen von zwei bieten sich hier besonders an. Ziel wäre eine Verschiebung in den Wertebereich, für den die Goldschmidt-Division besonders genau arbeitet.

Eine Fallunterscheidung und Analyse der einzelnen geforderten Divisionen ist sehr aufwendig, da zunächst unproblematische Fälle gefunden und anschließend feinschrittig mit den problematischen verglichen werden müssen. Gleichzeitig ist die Existenz einer entsprechenden Lösung nicht garantiert. Eine derartige weitere Untersuchung sowohl der arithmetischen Separation der komplexen Division, sowie der anschließenden detaillierten Betrachtung in der Anwendung der Entzerrung, war als zusätzlicher Inhalt dieses Promotionsvorhabens nicht mehr realisierbar.

■ 7.4 OFDM Übertragungsstrecke

In den vorausgegangenen Abschnitten 7.1, 7.2 und 7.3 sind einzelne Funktionsblöcke, die auch Teil eines Empfängers sein können, separat betrachtet worden. Als konsequente Fortsetzung liegt der Fokus dieses Abschnittes auf einer (gemeinsamen) Betrachtung dieser Funktionalitäten innerhalb der Anwendung eines OFDM Empfängers.

Im konkreten Fall der betrachteten Simulationsstrecke wird das Empfangssignal nach einer Normierung zunächst synchronisiert, sowie vom CP befreit. Im Anschluss wird per Fourier-Transformation die Filterbank des Empfängers umgesetzt und ein *demapping* der Unterträger vorgenommen. Nun können die Daten mit den Pilottönen abgeglichen werden, die entweder an dieser Stelle neu generiert, oder vorab berechnet, gespeichert und nun aus einem Speicher geladen werden. Im Anschluss wird die Prozessierung der Kanalverzerrung durchgeführt. Dazu werden die Kanalkoeffizienten auf Basis der notwendigen Korrekturen zur idealen Wiederherstellung der Pilottöne aus dem Empfangssignal berechnet. Dabei wird ein komplexer Koeffizient pro Unterträger bestimmt und dann in einem zweiten Schritt auf die folgenden Signalanteile per Division angewendet.

Vor dem Hintergrund der Ergebnisse aus den Abschnitten 7.1, 7.2 und 7.3 wird auf die Integration der stochastischen Entzerrung verzichtet. Dieser Abschnitt zielt auch auf die Beantwortung der Frage, wie sich die Ungenauigkeiten der stochastischen Methodik über mehrere Funktionsblöcke fortpflanzt.

Die weiteren Betrachtungen dieses Abschnittes starten in Unterabschnitt 7.4.1 mit Referenzergebnissen, die die obere Grenze der Empfangsqualität markieren. Daran anschließend wird in Unterabschnitt 7.4.2 die Fourier-Transformation in das System integriert und erneut die Festkommadarstellung mit der stochastischen für mehrere PVTAR Szenarien verglichen. Für die stochastische Methodik wird zusätzlich noch der Fall ohne PVTAR-Einflüsse berücksichtigt und auf diese Weise eine Einordnung der PVTAR behafteten Ergebnisse ermöglicht, beziehungsweise eine systemische Obergrenze gegeben. Für die Festkommadarstellung ist dies nicht erforderlich, da hier für ideale Bedingungen prinzipiell die Qualität der gegebenen Referenz angenommen werden kann. Die identische Vorgehensweise soll auch im Kontext der ACF in der Synchronisation, sowie in Kombination mit der Fourier-Transformation betrachtet werden. Auf Basis der erzielten Ergebnisse aus Unterabschnitt 7.4.2 sind die entsprechenden Analysen nicht in eigenen Unterabschnitten, sondern als Teil des folgenden Abschnittes 7.5 zu finden. Auf eine Kombination der ACF beziehungsweise der FFT/DFT mit der Division für die Entzerrung muss nach den Ergebnissen aus Abschnitt 7.3 verzichtet werden.

Die vorgenannten PVTAR Szenarien ergeben sich aus den Parametern der Umgebungsbedingungen, welche zur Übersicht in Tabelle 7.4 einheitlich zusammengefasst sind. Die Betrachtungen beschränken sich also auf sechs Fälle, neben dem gegebenenfalls zusätzlich zu berücksichtigenden idealen Fall.

7.4.1 Referenzergebnisse

Als Referenz für die Analyse nachfolgender Simulationen wird zunächst das OFDM System unter idealen Bedingungen und ohne Beachtung etwaiger binärer Repräsentationsformen (also mit der Standard *double* Genauigkeit in MATLAB) betrachtet. Zu beachten ist dabei, dass das Übertragungssystem entsprechend der systemischen Parameter aus Tabelle 7.1 konfiguriert ist. Zusätzlich kommt eine FEC in Form einer

Tabelle 7.4: Übersicht zu den simulierten PVTAR Parameterkombinationen zur Auswertung der Empfangsqualität der OFDM-Übertragungsstrecke für Festkomma- und Stochastische-Repräsentationen

Index	1	2	3	4	5	6
P	ja					
V in [V]	0,9					
T in [°C]	20		70		120	
R in [keV/μm]	100	500	100	500	100	500

Faltungscodierung mit Viterbi Entzerrung zur Verbesserung der Empfangsqualität zur Anwendung. Die Darstellung in Abbildung 7.16 zeigt die BER für mehrere SNR Stufen mit gepunktet dargestellter, linearer Interpolation, sowie der Obergrenze der BER von 0,5 in gestrichelter Form. Die Obergrenze markiert den Fall der vollständig zufälligen Entscheidung.

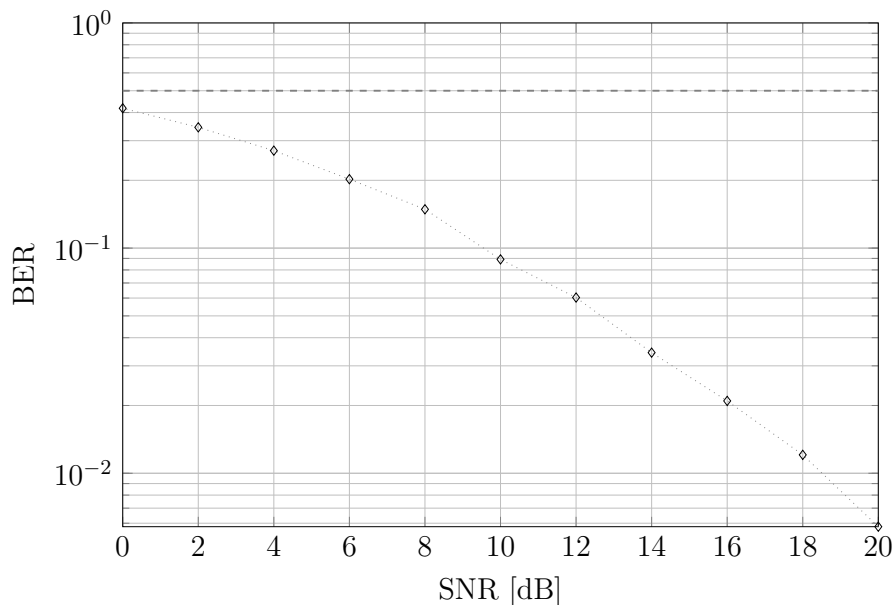


Abbildung 7.16: BER des OFDM Systems ohne PVTAR als Referenz über das SNR des Kanals. Obergrenze der BER von 0,5 gestrichelt dargestellt.

Die Referenzergebnisse, wie auch alle nachfolgenden Ergebnisse der folgenden Unterabschnitte, zeigen mit jedem dargestellten Wert einen Mittelwert aus Simulationen mit 500 Wiederholungen.

7.4.2 FFT

Im Abschnitt 7.1 sind die Simulationsergebnisse zur prinzipiellen Durchführung der Fourier-Transformation im stochastischen Zahlenformat sowie zum Vergleich auch in Festkommadarstellung gegeben. In Abbildung 7.17 sind (soweit realisierbar) die Ergebnisse der Simulation nach Integration der entsprechenden Fourier-Transformation in die OFDM-Übertragungsstrecke dargestellt.

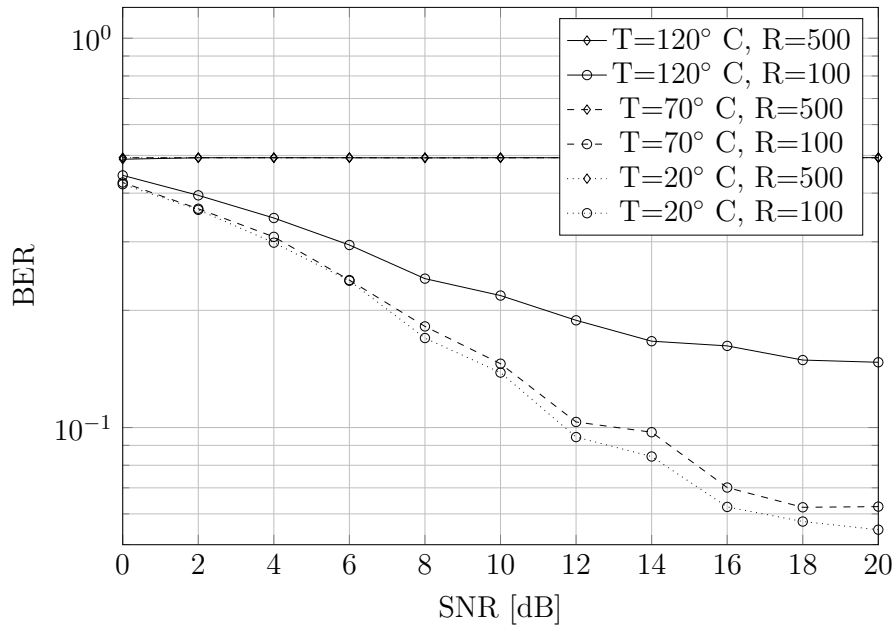


Abbildung 7.17: BER des OFDM Systems bei Verwendung des *FixedPoint*-Zahlenformates mit angegebenen PVTAR Parametern, sowie einheitlich $P = \text{an}$ und $V = 0,9\text{V}$ Versorgungsspannung über das SNR des Kanals.

Die Ergebnisse zeigen die Übertragungsqualität für verschiedene SNR Werte mit linearer Interpolation zwischen den auf 500 Iterationen beruhenden, bestimmten Mittelwerten. Erwartungsgemäß sind die gezeigten Qualitäten maßgeblich von der Strahlungsintensität abhängig, sodass für die höhere Dosis (karoförmige Markierungen) durchweg nahezu eine Zufallsentscheidung, trotz berücksichtigter FEC in Form eines Faltungscodierers, vorliegt. Die Kurven überlagern sich, sodass eine Separation nicht möglich ist. Im Falle der geringeren Strahlungsdosis (kreisförmige Markierungen) ist eine Aufteilung entsprechend der Temperatur zu erkennen. Auch hier stehen die gezeigten Ergebnisse im Einklang mit vorherigen Betrachtungen: Mit zunehmender Temperatur wird der Stress der Schaltung erhöht und die Fehleranfälligkeit gesteigert. In der Konsequenz ist die Übertragungsqualität entsprechend schlechter zu bewerten, wenn die Temperatur zunimmt.

Als weitere Offensichtlichkeit sind nur Werte für den FI Ansatz gegeben. Auf diese Weise kann die Abbildung übersichtlicher gehalten werden und aufgrund der resultier-

ten vollständigen Zufälligkeit des stochastischen Ansatzes dieser dennoch diskutiert werden. Entsprechend den vielversprechenden, positiven Resultaten aus Abschnitt 7.1 (bzw. [Nie+18]) wären zunächst bessere Übertragungsqualitäten gegenüber dem FI Ansatz zu erwarten gewesen. Nun muss allerdings für die objektive Vergleichbarkeit der Zahlenformate die Fouriertransformation entsprechend der systemischen Vorgaben (OFDM-Konfiguration) angepasst werden, und damit die Länge der FFT von vormals 64 auf nun 256 vervierfacht werden. Auf die Berechnung per FI Zahlenformat hat dies prinzipiell keine Auswirkungen, da die eigentliche Berechnung nicht betrachtet wird. Dies steht konträr zum stochastischen Format, denn hier ist der Ablauf entsprechend anzupassen und zu skalieren. Durch die Erhöhung der FFT-Punkte erhöht sich beispielsweise direkt die abschließende Summation, mit ihrerseits direkten Auswirkungen auf die Skalierung jedes einzelnen Bits des Datenstroms. Genauere Betrachtungen zeigen, dass sich dieser Faktor am Ende der Berechnung auf 1024 beläuft und somit jedem Bit im Prinzip ein ganzzahliger Wert zuzuordnen wäre. Die extreme Quantisierung der darstellbaren Werte ist also eine Begrenzung, die konsequenterweise keine sinnvolle Entscheidung zu den empfangenen Daten mehr zulässt. Da diese Limitierung offensichtlich systemischen Ursprungs ist, gilt dies unabhängig von etwaigen PVTAR Einflüssen. Da in Abschnitt 7.1 eine prinzipielle, korrekte Berechnung gezeigt werden konnte, liegt im Zusammenhang mit der erhöhten Skalierung zunächst eine signifikante Erhöhung der verwendeten Datenstromlänge nahe. Dies geht mit dem Simulationsaufwand einher, der aufgrund der bitweisen Operationen in der Simulationsumgebung MATLAB bereits bei der aktuellen Länge von 1024 mehrere Stunden für ein einzelnes OFDM-Symbol beträgt. Vorausgegangen ist bereits eine Erhöhung des Simulationsaufwandes aufgrund der gestiegenen Komplexität der FFT Berechnung um etwa den Faktor 5,3 in der Ordnung durch den Wechsel von $N_{\text{FFT}} = 64$ auf $N_{\text{FFT}} = 256$. Die Ordnung der Komplexität bestimmt sich bekanntermaßen nach [Kam11; KK12] zu

$$K_{\text{FFT}}(N) = \mathcal{O}(N \cdot \log(N)). \quad (7.9)$$

■ 7.5 Zusammenfassung und Schlussbetrachtung

In diesem Abschnitt werden die wesentlichen Ergebnisse der vorausgegangenen Abschnitte zusammengefasst und im Kontext der zuletzt erzielten Erkenntnisse eingeordnet. Die grundsätzliche Funktionalität stochastisch realisierter Abfolgen von Berechnungen im Sinne einzelner/weniger mathematischer Operationen sind in den Abschnitten 6.1, 7.1 sowie 7.2 erfolgreich gezeigt. Die Integration eben dieser in einen größeren Kontext erfordert grundsätzlich eine Adaption, beispielsweise an systemische Parameter. Entsprechende Analysen und Untersuchungen sind daher im Nachgang zu vorgenannten Abschnitten, im Anschluss an eine Referenzbetrachtung im Unterabschnitt 7.4.2 und den darauffolgenden Abschnitten angestrebt. Da sich dort allerdings ein abweichendes Bild zu den vorherigen, erfolgreichen Erkenntnissen zeigte, sollen zum Abschluss dieser Arbeit die Unterschiede umfassend beleuchtet werden.

Jeder der im Rahmen dieser Arbeit betrachteten algorithmischen Aspekte, also im Wesentlichen der Berechnung der Fourier-Transformation, der Berechnung einer Autokorrelation, sowie der mathematischen Divisionsoperation, hat individuelle Anforderungen und damit verbundene Schwierigkeiten. Das Fehlerpotential insgesamt ist vor diesem Hintergrund so breit aufgestellt, wie die Anwendungen vielfältig sind. In den zunächst angestrebten Betrachtungen konnte eine prinzipielle, korrekte Funktionsweise nachgewiesen und gezeigt werden. Mit der Parameteranpassung zur Integration in das exemplarisch betrachtete OFDM-System wird diese grundsätzliche Funktionalität zwar nicht zerstört, jedoch musste festgestellt werden, dass die erzielten Ergebnisse nicht länger den Erwartungen entsprachen und für eine nachfolgende Verarbeitung / Interpretation ungeeignet sind. Auf der Suche nach Ursachen dafür, richtet sich zwangsläufig der Blick auf die Veränderungen und damit der Adaption im Zuge der Integration.

Für die Fourier-Transformation wurde beispielsweise die Länge von 64 auf 256 angehoben. Für die Berechnung bedeutet dies unter anderem, dass nun die vierfache Menge an Datenpunkten, vor allem auch in Form einer entsprechend vergrößerten Anzahl an Summanden, verarbeitet werden muss. Für das Zahlenformat, hier insbesondere für das stochastische Format, bedeutet dies, dass grundsätzlich mit einem Überlauf des darstellbaren Zahlenbereiches gerechnet werden muss, es sei denn die Eingangsdaten können als ausreichend klein angenommen werden. Derartige Überläufe können entsprechend der erwartbaren Beträge für eine bestimmte Anwendung für den Fließkommaansatz durch eine geeignete Verschiebung des Dezimalpunktes -beziehungsweise der Wahl der Position bei der Festkommadarstellung- problemlos berücksichtigt werden. In der stochastischen Methodik ist dies nicht so einfach möglich: Wie in den Grundlagen zum stochastischen Zahlenformat deutlich wurde, wird für diesen Ansatz analog vom Anwender ein fiktiver Faktor mitgeführt, der das Gewicht der binären Stellen angibt. Mit jeder Addition wird dieser entsprechend inkrementiert. Mit jedem Inkrement (also einer Verdoppelung), geht eine Halbierung der Auflösungsgenauigkeit einher. Kleine/einzelne Additionen können auf diese Weise problemlos berechnet und das Ergebnis ausreichend genau angegeben

werden, wenn die Länge des Datenstroms signifikant lang ist. Für eine größere Summe an (komplexen) Zahlen vervielfacht sich die vorgenannte erforderliche Inkrementierung des sogenannten Skalierungsfaktors. Wird lediglich ein endlicher Datenstrom betrachtet, führt eine wiederholte Erhöhung des Gewichtes eines Bits zwangsläufig dazu, dass das Ergebnis immer ungenauer und damit unbrauchbarer wird. Da die repräsentierte Information in dieser Darstellungsweise neben dem Gewicht des Bits auch von der Anzahl der betrachteten Bits abhängig ist, kann diesem Trend direkt durch eine Erhöhung der betrachteten Sequenzlänge entgegengewirkt werden. Für die betrachteten Simulationen bedeutet dies allerdings sogleich eine ebenfalls direkte Vervielfachung des Aufwandes und musste daher im Rahmen dieser Arbeit unberücksichtigt bleiben. Es wurde sozusagen eine Limitierung der “Unendlichkeit” der Datenwörter zugunsten einer Simulierbarkeit eingetauscht.

Es wurden Hinweise auf Literatur gegeben, die genau an dieser Stelle ansetzen und eine skalierungsfreie Addition [YWW16a] anstreben. Die Resultate der zitierten Publikationen wurden diskutiert und können als Basis für tiefere Betrachtungen verwendet werden. Ein signifikant höherer Aufwand, sowie die Anwendung lediglich im einzeiligen bipolaren Format zeugten zum Zeitpunkt der Betrachtung von einer geringeren Genauigkeit, sodass eine Adaption dieses Ansatzes im Rahmen dieser Arbeit nicht weiterverfolgt wurde. Da in vorgenannter Veröffentlichung ebenfalls eine Version der Fourier-Transformation präsentiert wurde, die die abschließende Addition im Zweierkomplement-Verfahren (also außerhalb der stochastischen Domäne) ausführt, soll im Sinne der Vollständigkeit auch auf die natürlich mögliche Alternative hingewiesen werden, nämlich einen regelmäßigen Domänenwechsel vorzunehmen und so jeweils den Skalierungsfaktor erst gar nicht zu erhöhen, beziehungsweise auf das gerade notwendige Maß zu reduzieren. Sind beispielsweise die beiden Zahlen 0,1 und 0,5 zu addieren, kann nach der Rücktransformation im Dezimalbereich entschieden werden, dass das Ergebnis kein Gewicht von zwei erfordert und somit auf eins reduziert werden kann. Dieser Ansatz widerspricht allerdings direkt dem Grundgedanken / der Zielsetzung dieser Arbeit eine größere Anzahl/Abfolge an mathematischen Anweisungen (gesamte Struktur eines OFDM Empfängers) vollständig stochastisch zu berechnen. Ein regelmäßiger Wechsel des Zahlenformates ist ebenfalls, mit Blick auf eine Implementierung und der Erfordernisse der SNGs sowie der zusätzlichen Logik in der zweiten Domäne, haltlos.

Neben dem Skalierungsfaktor wurde als weiterer wichtiger Aspekt die stochastische Unabhängigkeit in Form der Definition 6.1.2 hervorgehoben und eingeführt. Gerade in der sequentiellen Aneinanderreihung mehrerer Operationen wächst das Erfordernis zur Erfüllung diese Anforderung in zunehmendem Maße. Am Beispiel einer Quadrierung wurde der immense Einfluss bereits verdeutlicht. Ein effizientes Verwürfelungsverfahren der Stellen eines stochastischen Datenwortes sollte im Zweifelsfall auf Zwischenergebnisse angewendet werden, auch wenn sich auf diese Weise der Aufwand geringfügig erhöht. Nur auf diese Weise kann das letztlich stets als Schätzung berechnete Ergebnis dem Maximum der erreichbaren Präzision angenähert werden. Auch an dieser Stelle hat die

Länge der betrachteten (idealerweise unendlich langen) Sequenz eine nicht zu verachtende Signifikanz. Eine ungefähr gleichmäßige Verteilung der Einsen innerhalb des gesamten Datenwortes vorausgesetzt, sinkt mit zunehmender Länge -aufgrund der steigenden Anzahl an möglichen Datenworten- die Ähnlichkeit zu einem Anderen. Anders ausgedrückt ist ein Zugewinn für die stochastische Unabhängigkeit zu erwarten. Sehr kleine Werte weisen eine sehr kleine Anzahl an Einsen auf. Für ein (langes) Datenwort bedeutet dies, dass es also nur "sehr dünn" besetzt ist. Sollen zwei solcher Worte verrechnet werden, kann es auch vorkommen, dass die wenigen Einsen alle an verschiedenen Positionen in den Worten vorliegen und sich daher umgangssprachlich ausgedrückt "nicht finden". In der Konsequenz bedeutet dies für den Ausgang gänzlich zu Null bestimmt zu werden. Dies kann in langen Datenworten ebenfalls der Fall sein, wenn sich Einsen irgendwo im Wort häufen. Dies gilt es also grundsätzlich zu vermeiden. Entsprechende Mechanismen steigern allerdings neben der Präzision auch den Aufwand beziehungsweise die Komplexität und sollten daher je nach Bedarf oder Prämisse (beispielsweise wenn der Aufwand eine untergeordnete Rolle spielt) grundsätzlich zur Verbesserung der Qualität der Näherung integriert werden. Auf diese Weise kann auch über mehrere Berechnungsschritte hinweg die Qualität des Ergebnisses nicht durch bereits ungenaue, unpassende (da korrelierte) Eingangswerte beeinträchtigt werden.

Als zusammenfassendes Beispiel sei auf die iterative Berechnung der Goldschmidt-Divisionsnäherung verwiesen. Hier wurde gezielt eine Verschiebung der Datenströme durch eine Verzögerung integriert um eine Unkorreliertheit zu gewährleisten. Durch das Zusammenspiel mit dem zuvor beleuchteten Skalierungsfaktor sind die Wiederholungen zur Präzisierung des Ergebnisses (aus algorithmischer Sicht) bei der Anwendung der stochastischen Darstellungsweise allerdings nicht zielführend, da mit jeder Iteration die Skalierung inkrementiert wird. Eine uneingeschränkte Adaption von mathematischen Prinzipien muss offensichtlich nicht grundsätzlich auch für stochastische Berechnungen gelten. Es lässt sich somit auch der Grundsatz formulieren, dass Funktionsblöcke zwar einzeln entwickelt und dann zusammengefügt werden können, aber gleichzeitig auch IMMER der gesamte Kontext eines Algorithmus' / Ablaufes / die Intention bei der Signalverarbeitung berücksichtigt werden muss. Auch deshalb sind wohl nur sehr vereinzelte Applikationen auf diese Weise erforscht worden.

Zusammenfassend konnte in dieser Arbeit gezeigt werden, dass das Konzept der stochastischen Darstellung prinzipiell funktioniert. Ihre Vorteile und damit auch ein Entwicklungspotenzial liegen

- in der guten Parallelisierbarkeit,
- potenziell (sehr) hohen Systemtakten,
- meist einfacher Gatter-Logik,
- einer inhärenten Fehlertoleranz.

Wobei der letzte Aspekt auch gerade für Anwendungen mit erhöhten/extremen Umgebungsbedingungen / -einflüssen von gesteigerter Bedeutung ist.

Andererseits wurde allerdings auch deutlich, dass dieser Ansatz weit mehr Entwicklungsaufwand und -komplexität bedarf. Bekannte Denkschemata/Verallgemeinerungen können nur bedingt übertragen werden. Es müssen weitere Forschungen unternommen werden, und wohl auch eine asynchrone Verarbeitung eingeführt werden: Der Versuch, eine strikte Abfolge einzuhalten und das Ergebnis des vorherigen Schrittes erst nach seinem vollständigen Vorliegen an den nächsten Schritt weiterzugeben wird gegenstandslos, wenn die grundsätzliche Limitierung der Länge der Datenworte aufgehoben wird. Es wurde gezeigt, dass lediglich kleine Berechnungen auf diese Weise umgesetzt werden können, nicht aber größer werdende algorithmische Abläufe. Aus diesem Grund sollte auch der Begriff eines *Datenwortes* für stochastische Anwendungen durch einen *Datenstrom* ersetzt werden, und so auf die undefinierte Länge hingewiesen werden.

Mit der Annahme der Unzuverlässigkeit -im Rahmen dieser Arbeit durch die PVTAR Einflüsse beschrieben- der verfügbaren Hardware, die zur Prozessierung verwendet werden soll/muss, ergibt sich eine deutliche Motivation zur Suche nach einer Alternative zu den etablierten FI beziehungsweise FL Verfahren. Letztere haben in den Betrachtungen dieser Arbeit je nach Stärke der Einflussnahme durch PVTAR von teils kleinen Abweichungen bis hin zu völligem Verlust sinnhafter Daten geführt. Für Anwendungen in dieser Nische der fehlerträchtigen/-anfälligen Einsatzgebiete steht sehr häufig nicht unbedingt eine hohe Rechenleistung im Fokus, sondern die grundsätzliche Funktionsweise/-sicherheit. Die Ergebnisse dieser Arbeit haben gezeigt, dass genau dort mit dem stochastischen Zahlenformat ein vielversprechender, gar idealer Kandidat gefunden ist und für die weitere Etablierung allerdings noch weitere anwendungsspezifische Arbeiten erforderlich sind.

Zur Untersuchung der Zuverlässigkeit digitaler Signalverarbeitung auf einer durch extreme Umweltbedingungen beeinträchtigten Hardware ist am Beispiel der Ausführung eines Algorithmus' vorgenommen worden. Um die Auswirkungen der physikalischen Effekte der Einflussgrößen auf der algorithmischen Ebene betrachten zu können, wurde ein entsprechendes Simulationsmodell entwickelt. Als wesentliche Einflussgrößen sind neben Prozessvariationen, Schwankungen in der Versorgungsspannung, der Betriebstemperatur auch Alterungseffekte und Strahlung (PVTAR) identifiziert und ihre Auswirkungen auf elektronische Bauelemente untersucht worden. Die erarbeiteten Erkenntnisse sind in ein Verhaltensmodell eines CMOS Transistors aufgenommen worden. Die Besonderheit in diesem Zusammenhang liegt in der physikalisch korrekten Überlagerung der einzelnen Effekte, sodass anstelle von *Worstcase* Überlagerungen insgesamt realistische Aussagen möglich sind. Mit dem Aufbau exemplarischer Schaltungen auf Basis dieses Transistormodells und die Einbindung dieser Schaltungen in umschließende Testbenches ist der nächste Abstraktionsschritt auf die Schaltungsebene angegangen worden.

Für diese Arbeit wurden beispielhaft zwei Schaltungen von Speicherelementen (SRAM und D-FF) gewählt, um so Zwischenberechnungen, Buffer oder gespeicherte Daten in der Verarbeitung eines Algorithmus' adressieren zu können. Als weitere Begründung zu dieser Auswahl ist die Tatsache zu sehen, dass diese einen Großteil der insgesamt benötigten Fläche eines Silizium-Chips einnehmen und deshalb einer höheren Wahrscheinlichkeit ausgesetzt sind von örtlich begrenzten Einflüssen betroffen zu sein. Während die Betriebstemperatur eher gleichmäßig angenommen werden kann, ist die Auswirkung eines einschlagenden Ions räumlich sehr begrenzt und von dem genauen Ort, der Art des Teilchens und der eingprägten Ladung abhängig.

Für diese Arbeit wurde eine SRAM Schaltung mit 6 Transistoren in CMOS-Technik gewählt. Andere SRAM Schaltungen mit mehr Transistoren haben im Vergleich potentiell eine höhere Sicherheit der gespeicherten Daten, aber auch einen größeren Flächen- und Energiebedarf. Im Zuge der Präsenz von Strahlung wiegt der kleinere Flächenbedarf schwerer als der Vorteil alternativer Schaltungsrealisierungen. Die Schaltungen einer

solchen 6T SRAM-Speicherzelle, sowie die eines D-FF wurden in der Softwareumgebung *Cadence* aufgebaut. Als Grundbaustein wurde dazu das vorgenannte Transistormodell verwendet. Für eine Vielzahl an Stützstellen (Konfigurationskombinationen aller PVTAR Parameter) wird das Verhalten der gesamten Schaltung simuliert und durch Monte Carlo Simulationen eine statistische Aussage ermöglicht. In der vorliegenden Arbeit wurden 200 Wiederholungen betrachtet. Aus all diesen Simulationspunkten wird anschließend mit einem am Lehrstuhl entwickelten Softwarewerkzeug (das sogenannte “ReSeMBleD-Tool”) auf Basis von Wurzelbasisfunktionen eine mathematische Formulierung angenähert und als Datenbank angelegt, die von MATLAB genutzt werden kann. Die Genauigkeit für bestimmte Parameterkonfigurationen kann durch die Simulationen in Cadence erhöht werden, wenn mehr Stützstellen gewählt werden. Der Berechnungsaufwand steigt dementsprechend. Durch die Speicherung als Matrix kann die Datenbank auch zu einem späteren Zeitpunkt mit weiteren Simulationsergebnissen zusammengeführt, beziehungsweise erweitert werden.

Als Schnittstelle zwischen der Schaltungs- und Algorithmisebene ist die binäre Repräsentation von im Algorithmus auftretenden Zahlen zu sehen. Es wird für diese Arbeit die Annahme getroffen, dass die einzelnen Bits zur Darstellung eines bestimmten Wertes in einem der vorgenannten Speicherelementen für die weitere algorithmische Verarbeitung abgelegt wird und dort mit den PVTAR Effekten in Berührung kommt. Konkret wird das binäre Datenwort neben den auch als “Missionsparameter” bezeichneten Parametern zur Beschreibung der Umgebung an eine MATLAB-Funktion übergeben, die die vorgenannte Datenbank nutzt und entsprechend der Eingangsdaten die Wahrscheinlichkeit eines fehlerhaften Ausgangsbites für jede Stelle des Datenwortes separat bestimmt. Ein Beispiel dazu wurde in Form eines Flussdiagramms in Unterabschnitt 4.4.2 gegeben. Somit ist die Möglichkeit geschaffen, die Einflüsse physikalischer Veränderungen sowohl im Verhalten von gespeicherten Bits, also auf digitaler Ebene, und durch ein binäres Zahlenformat auch in der Algorithmik betrachten zu können. Übliche Verfahren wie Fest-, und Gleitkommadarstellungen sind in Kapitel 6 einer stochastischen Darstellung gegenübergestellt worden.

Die Wahl des Zahlenformates kann mitunter einen erheblichen Einfluss auf die Genauigkeit, beziehungsweise die Korrektheit des Ergebnisses und der Berechnungen des Algorithmus’ haben, wenn die Zuverlässigkeit der Hardware nicht vorausgesetzt werden kann. Dieser Aspekt liegt nahe, da ein verändertes Bit in einem Datenwort einem anderen Wert im dezimalen System entspricht. Der Unterschied zwischen Eingangs- und Ausgangswert (also beispielsweise dem gespeicherten und wieder ausgelesenen Wert) hängt für viele Repräsentationsmöglichkeiten von der Anzahl und Position der Bitfehler ab. Mit der grundsätzlichen Annahme, keine Zuverlässigkeit einer Berechnung durch die Hardware geben zu können, liegt der Fokus dieser Arbeit auf der Untersuchung der Auswirkungen für verschiedene binäre Repräsentationsmethoden. Eine aus der Literatur postulierte inhärente Fehlertoleranz, sowie der identischen Signifikanz jedes einzelnen Bits für das stochastische Verfahren, erwecken Erwartungen von vielversprechenden

Ergebnissen trotz der PVTAR Einflüsse. Diesbezügliche Untersuchungen wurden am Beispiel mehrerer Funktionsblöcke des OFDM-Kommunikationsverfahrens absolviert.

Exemplarisch konnte der stochastischen Methodik für eine FFT eine deutlich höhere Robustheit als einer Festkommadarstellung nachgewiesen werden. Naheliegender Weise können einzelne Bitfehler bei der Festkommadarstellung gerade die Stellen treffen, die eine hohe Signifikanz haben. In der Konsequenz bedeutet dies eine große Abweichung zwischen gespeichertem und ausgelesenem Wert, sodass nachfolgende Berechnungen zu unvorhersehbaren Ergebnissen führen. Je anspruchsvoller die Umgebung simuliert wird, desto mehr Bitfehler (Bitflips) betreffen das Datenwort. Dadurch steigt die Wahrscheinlichkeit für grobe Abweichungen gegenüber der Berechnung unter idealen Bedingungen. Der stochastische Ansatz ist grundlegend anders. Hier können nur Wahrscheinlichkeiten, also Zahlen im Bereich $[0,1]$ bzw. $[-1,1]$ dargestellt werden. Die Information ist in dem Verhältnis von '1'en zur Gesamtlänge gespeichert. Die Position ist dabei nicht entscheidend. Jedem Bit wird die identische Gewichtung zuteil. Die Genauigkeit der Darstellung hängt auch hier maßgeblich von der Anzahl der Bits ab. Unter idealen Bedingungen kann mit gleicher Bitanzahl nur eine sehr viel gröbere Auflösung erreicht werden, als mit der Fest- oder Gleitkommadarstellung. Bei zwei Bitfehlern in einem Datenwort besteht für das stochastische Prinzip die Möglichkeit der gegenseitigen Aufhebung. Dies wird als inhärente Fehlertoleranz bezeichnet.

Ähnlich positive Ergebnisse konnten auch für die Autokorrelation und eine reelle Division erzielt werden. Für die Kombination bzw. Verkettung von stochastisch dargestellten Zahlen wiegt die ledigliche Annäherung an einen dezimalen Referenzwert immer schwerer. Gerade für mehrstufige Additionen ist ein Skalierungsfaktor mitzuführen, der für eine Rückwandlung in die dezimale Schreibweise benötigt wird. Die Herausforderung liegt aber auch darin, dass mathematische Berechnungen für die stochastische Darstellungsform erst noch entwickelt werden müssen und daher die verwendeten Mechanismen noch Verbesserungspotential bieten. Für den OFDM-Funktionsblock der Entzerrung bedarf es einer komplexen Division. Da in der Literatur zur stochastischen Division kein zufriedenstellender Entwurf gefunden wurde, entstand im Rahmen dieser Arbeit eine iterative Näherung entsprechend dem Goldschmidt-Verfahren. Für die Division reeller Zahlen konnte eine erhebliche Verbesserung gegenüber den Implementierungen aus der Literatur erzielt werden. Eine weitere, nicht zu verachtende Herausforderung bei Nutzung der stochastischen Darstellung ist eine auf einer Hardware implementierbare Erzeugung der zugehörigen binären Datenströme. Einzelne Ansätze sind dazu in der Literatur zu finden. Der Fokus dieser Arbeit liegt allerdings auf der Analyse und Nutzbarkeit dieser Darstellungsform, sowie den Vor- und Nachteilen gegenüber den etablierten Verfahren.

Die Motivation dieser Arbeit ist durch die fortschreitende Entwicklung mit kleiner werdenden Strukturgrößen und der damit einhergehenden, gesteigerten Herausforderung an die Zuverlässigkeit von digitalen, elektronischen Schaltungen unter Berücksichtigung von Umgebungsbedingungen gegeben. Eingangswort wurde ein in der Literatur geforderter ganzheitlicher Lösungsansatz beschrieben, der alle Ebenen bei der digitalen Signal-

verarbeitung mit einbezieht. Durch die zukünftig zu erwartenden Veränderungen der Hardware, welche durch bestimmte Umwelteinflüsse schon heute für bestimmte Missionen betrachtet werden müssen, steigt der Bedarf an Lösungsstrategien. Die hier präsentierte Vorgehensweise und die erzielten Ergebnisse im Umgang mit dieser Unzuverlässigkeit, entspricht genau dieser vorgenannten Forderung. Anhand einzelner prominenter Beispiele konnte die Leistungsfähigkeit der Methodik gezeigt werden. Weiterer Forschungsbedarf ist zur Verbesserung und zur Adressierung aufgezeigter Probleme notwendig. Weitere, angepasste arithmetische Operationen müssen entwickelt und existierende Ansätze verbessert werden. Gerade die Notwendigkeit einer Skalierung für Additionen ist derzeit noch ein limitierender Faktor.

ABKÜRZUNGSVERZEICHNIS

3GPP	<i>3rd Generation Partnership Project</i>
ABFT	<i>Algorithm Based Fault Tolerance</i> (Algorithmus basierte Störungstoleranz)
ACF	<i>Auto Correlation Function</i> (Autokorrelationsfunktion)
ADC	<i>Analog-Digital Converter/Conversion</i> (Analog zu Digital Wandler/Wandlung)
ADDIE	<i>ADaptive DIgital Element</i> (adaptives digitales Element)
ALU	<i>Arithmetic Logic Unit</i> (elektronisches Rechenwerk)
ASEU	<i>Analog Single Event Upset</i> (analoge Einzelereignis Störung)
AWGN	<i>Additive White Gaussian Noise</i> (additives gaußverteiltes weißes Rauschen)
BER	<i>Bit Error Rate</i> (Bit Fehler Rate)
BPSK	<i>Binary Phase-Shift Keying</i> (binäre Phasenumtastung)
BSIM	<i>Berkeley Short-Channel IGFET Model</i> (Berkeley Kurzkanal Model)
BTI	<i>Bias Temperature Instability</i> (Vorspanntemperaturinstabilität)
CERN	<i>Conseil Européen pour la Recherche Nucléaire</i> (europäische Organisation für Kernforschung)
CFO	<i>Carrier Frequency Offset</i> (Trägerfrequenzversatz)
CMOS	<i>Complementary Metal-Oxid-Semiconductor</i> (komplementärer Metalloxid-Halbleiter)

COTS	<i>Commercial/Components off the Shelf</i> (auf dem Markt erhältliches Standardprodukt)
CP	<i>Cyclic Prefix</i> (zyklischer Präfix)
CPU	<i>Central Processing Unit</i> (zentrale Berechnungseinheit)
CRC	<i>Cyclic Redundancy Check</i> (zyklische Redundanzprüfung)
CSA	<i>Canadian Space Agency</i> (Kanadische Weltraumbehörde)
CUT	<i>Circuit under Test</i> (Schaltung, die getestet wird)
DD	<i>Displacement Damage</i> (Verschiebungsschäden)
DDC	<i>Deep Dielectric Charging</i> (Dielektrische Tiefentladung)
DDEF	<i>Displacement Damage Equivalent Fluence</i> (äquivalente Fluenz zu Verschiebungsschäden)
D-FF	<i>Delay-FlipFlop</i> (Verzögerungs-FlipFlop)
DFT	Diskrete Fourier-Transformation
DI	<i>Dual Interleaved</i> (doppelt verschachtelt)
DICE	<i>Dual Interlocked Storage cell</i> (doppelte gesicherte Speicherzelle)
ECSS	<i>European Council/Cooperation of Space Standardization</i> (Initiative zur Entw. kohärenter Standards für die europ. Raumfahrt)
EDAC	<i>Error Detection and Correction</i> (Fehlererkennung und Korrektur)
EEE	<i>Electrical, Electronic and Electromechanical</i> (eletrisch, elektronisch, elektromechanisch)
EKV	Enz, Krummenacher, Vittoz (<i>Developpers Initials</i>)
ESA	<i>European Space Agency</i> (Europäische Weltraumorganisation)
ESD	<i>Electrostatic Discharge</i> (elektrostatische Entladung)
FEC	<i>Forward Error Correction</i> (Vorwärts Fehler Korrektur)
FET	<i>Field Effect Transistor</i> (Feld-Effekt Transistor)
FF	FlipFlop

FFT	<i>Fast Fourier Transformation</i> (schnelle Fourier-Transformation)
FI	<i>fixed-point</i> (Festkommazahlenformat)
FL	<i>floating-point</i> (Fließkommazahlenformat)
FPGA	<i>Field Programmable Gate Array</i> (im Feld (beim Kunden) programmierbare (Logik-)Gatter Anordnung)
FRAM	<i>ferroelectric</i> RAM
GaAs	Galliumarsenid (chemische Bezeichnung eines Halbleitermaterials)
GCR	<i>Galactic Cosmic Radiation</i> (Galaktische Kosmische Strahlung)
GEANT4	<i>GEometry ANd Tracking</i> (Plattform zur Simulation des Durchtritts von Partikel durch Materie der CERN)
GFC	<i>Gated Feedback Cell</i>
GPS	<i>Global Positioning System</i> (globales Positionsbestimmungssystem)
GPU	<i>Graphics Processing Unit</i> (Grafikprozessor)
HCI	<i>Hot Carrier Injection</i> (Injektion Heißer Ladungsträger (s.a. Glossar S.185))
IC	<i>Integrated Circuit</i> (integrierte Schaltung)
ICI	<i>InterCarrier Interference</i> (Interferenz durch Übersprechen von Trägern)
IDFT	Inverse Diskrete Fourier-Transformation
IFFT	<i>Inverse FFT</i> (inverse schnelle Fouriertransformation)
IGFET	<i>Insulated Gate Field-Effect Transistor</i> (Synonym: MISFET)
ISI	<i>InterSymbol Interference</i> (Inter Symbol Interferenz)
ISS	<i>International Space Station</i> (internationale Raumstation)
JAXA	<i>Japan Aerospace Exploration Agency</i> (Japanische Weltraumerforschungsbehörde)
KERMA	<i>Kinetic Energy Released to MATter</i> (an ein Material abgegebene kinetische Energie; vgl. DD,LET, NIEL)

LCL	<i>Latching Current Limiter</i> (selbsthaltender Strombegrenzer)
LDPC	<i>Low Density Parity Check</i> (Prüfung mit dünn besetzter Kontrollmatrix)
LED	<i>Light-Emitting Diode</i> (Licht Emittierende Diode)
LET	<i>Linear Energy Transfer</i> (linearer Energietransfer)
LLR	<i>Log-Likelihood Ratio</i> (logarithmisches Wahrscheinlichkeitsverhältnis)
LSB	<i>Least-Significant Bit</i> (Bit mit der geringsten Wertigkeit)
LTE	<i>Long Term Evolution</i> (vierte Generation mobiler Kommunikation)
MATLAB	<i>MATrix LABoratory</i> (Software der Fa. MathWorks)
MBU	<i>Multi/Multiple-Bit Upset</i> (mehrfache Bitstörung)
MCU	<i>Multi/Multiple Cell Upset</i> (mehrfache Zellenstörung)
MIMO	<i>Multiple-input Multiple-output</i>
MISFET	<i>Metal-Insulation-Semiconductor Field-Effect Transistor</i> (allgemeinerer Ausdruck als MOSFET)
MRAM	magneto-resistiv RAM
MSB	<i>Most-Significant Bit</i> (Bit mit der höchsten Wertigkeit)
MOS	<i>Metal-Oxid-Semiconductor</i> (Metall-Oxid-Halbleiter)
MOSFET	<i>MOS Field-Effect Transistor</i> (MOS-Feldeffekttransistor)
NASA	<i>National Aeronautics and Space Administration</i> (US amerikanische Behörde für Raumfahrt und Flugwissenschaft)
NBTI	<i>Negative Bias Temperature Instability</i> (thermische Instabilitäten durch negative Vorspannung)
NIEL	<i>Non Ionizing Energy Loss</i> (nicht ionisierender Energieverlust)
nMOS	<i>n-Type MOS</i> (n-Kanal MOS, Majoritätsträger = Elektronen)
NMSE	<i>normalized mean squared error</i> (normierter, mittlerer, relativer/quadratischer Fehler)

OFDM	<i>Orthogonal Frequency Division Multiplexing</i> (orthogonales Frequenzmultiplexverfahren)
OMERE	<i>Outil de Modélisation de l'Environnement Radiatif Externe</i> (Werkzeug zur Modellierung der externen Strahlungsumgebung)
PKA	<i>Primary Knock in Atom</i> (primärer Schlag eines energetischen Partikels auf ein Atom; vgl. DD)
pMOS	<i>p-Type MOS</i> (p-Kanal MOS, Majoritätsträger = Löcher (Defektelektronen))
PSS	<i>Primary Synchronization Signal</i> (primäre Synchronisationssequenz - LTE auch SSS)
PSK	<i>Phase-Shift Keying</i> (Phasenmodulation/Phasenumtastung)
PVTA	<i>Process-, Voltagevariations, Temperatur, Aging</i> (Schwankungen bzw. Ungenauigkeiten des Fertigungsprozesses, der Versorgungsspannung, der Temperatur sowie durch Alterung)
PVTAR	<i>Process-, Voltagevariations, Temperatur, Aging and Radiation</i> (PVTA + Strahlung)
QPSK	<i>Quadrature PSK</i> (Quadraturphasenumtastung)
rad	<i>Radiation Absorbed Dose</i> (aufgenommene Strahlungs-dosis [veraltete Einheit zur Strahlendosis, heute Gy, früher auch rd])
RadHard	<i>Radiation Hardened</i> auch als: <i>Rad-Hard</i> (besonders strahlungsresistent)
RAM	<i>Random Access Memory</i> (Direktzugriffsspeicher)
RBF	Radial Basis Function
RHA	<i>Radiation Hardness Assurance</i> (etwa Strahlungsfestigkeitszusage)
RHBD	<i>Radiation Hardened By Design</i> (strahlungsfest(er) durch das Design/Layout)
RHBP	<i>Radiation Hardened By Process</i> (strahlungsfest(er) durch Prozesseigenschaften)
RHU	<i>Radioisotope Heating Unit</i> (radionuklidisches Heizelement)
RSM	<i>Response Surface Model</i> (Reaktions-Flächen Modell)

RVT	<i>Radiation Verification Test</i> (Strahlungsverifikationstest)
SEB	<i>Single Event (induced) Burnout</i> (Einzelereignis mit Ausbrennen)
SED	<i>Single Event Disturb</i> (Einzelereignis mit einer Störung)
SEDR	<i>Single Event Dielectric Rupture</i> (Einzelereignis mit dielektrischem Bruch)
SEE	<i>Single Event Effect</i> (Oberbegriff für Effekte durch ionisierende Strahlung, Einzelteilcheneffekt)
SEFI	<i>Single Event Functional Interrupt</i> (Einzelereignis mit funktionaler Unterbrechung)
SEGR	<i>Single Event Gate Rupture</i> (Einzelereignis mit Bruch des "Gates")
SEL	<i>Single Event Latchup</i> (Einzelereignis im Nachgang)
SEP	<i>Single Event Phenomena</i> (Einzelereignis Phänomene - allg.)
SES	<i>Single Event Snapback</i> (zurückschnappendes Einzelereignis für SES)
SESB	<i>Single Event Snapback</i> (alternative Akürzung)
SET	<i>Single Event Transient</i> (vorübergehendes Einzelereignis)
SEU	<i>Single Event Upset</i> (gestörtes Einzelereignis, auch vorübergehende Strahlungseffekte in EEE)
Si	Silizium (chemische Bezeichnung eines Halbleitermaterials)
SI	<i>Système International d'unités</i> (internationales Einheitensystem)
SNG	<i>Stochastic Number Generator</i> (Generator stochastischer Zahlen)
SNR	<i>Signal to Noise Ratio</i> (Signal zu Rausch Verhältnis [auch S/R, SRV])
SOI	<i>Silicon on Insulator</i> (Silizium auf einem Isolator)
SoRN	<i>Set of Real Numbers</i> ([Teil-]Menge der reellen Zahlen)
SPENVIS	<i>Space Environment Information System</i> (Simulations- und Informationswerkzeug der ESA ¹)
SRAM	<i>Static RAM</i> (statisches RAM)

¹www.spennis.ome.be

SRIM	<i>the Stopping and Range of Ions in Matter</i> (Simulationsoftware für das Bremsverhalten von Ionen in Materie)
SSS	<i>Secondary Synchronization Signal</i> (zweite Synchronisationssequenz - s.a. PSS)
TCAD	<i>Technology Computer Aided Design</i> (Software von Synopsys)
TID	<i>Total Ionizing Dose</i> (ionisierende Gesamtdosis)
TMR	<i>Triple Modular Redundancy</i> (dreifache modulare Redundanz)
TNID	<i>Total Non Ionizing Dose</i> (nicht-ionisierende Gesamtdosis)
TTL	Transistor-Transistor-Logik
UNUM	<i>Universal Numbers</i> (universelle Zahlen)
VHDL	<i>Very High Speed Integrated Circuit Hardware Description Language</i> (Hardwarebeschreibungssprache)
WBG	<i>Weighted Binary Generator</i> (gewichtete binäre Generatoren)

ABBILDUNGSVERZEICHNIS

1.1	Verteilung von 299 Anomalieberichten. Strahlungseffekte ($\sim 34\%$) zweithäufigste Ursache: farblich hervorgehobene Anteile. [Koo+99]	5
2.1	Funktionsblöcke ALU	12
2.2	Funktionsblöcke OFDM	18
3.1	Übersicht zu Meilensteinen der Strukturgröße [Use; Win15; Wal19]	23
3.2	Kennlinien in Abhängigkeit der Temperatur für Versorgungsspannungen zwischen $0.6 - 1\text{ V}$ ($V_{\text{dd, std}} = 1\text{ V}$) eines nMOS Transistors im ST65nm Prozess.	27
3.3	Links: Ausschnitt von Ein- und Ausgangsflanken eines Inverters unter Temperaturabhängigkeit. Rechts: Ermittelte Verzögerung über die Temperatur (ST65nm Prozess)	28
3.4	Kategorisierung der Wirkungsweise von direkt ionisierender Strahlung auf EEE Bauteile [NASb; Poi18]	29
3.5	Darstellung der kaskadenartigen Sekundärionisation eines Photons (links) / eines Ions (rechts) in Halbleitern mit Angabe der zu erwartenden Spurbreite in Abhängigkeit der Energie [Ler99]	33
3.6	Verschiebung der Schwellspannung eines n-Kanal Transistors als Konsequenz der Ladungsansammlung im Oxid und im Übergang als Folge von Strahlung, aufgetragen über eine logarithmische Zeitskala für zwei Temperaturen. Annahmen: $v_{\text{gs}} = 10\text{ V}$ sowie $v_{\text{ds}} = 0,0\text{ V}$ [Sch+84]	34
4.1	Allgemeines Transistormodell mit Kennzeichnung der durch Prozessvariationen beeinflussten Größen	44
4.2	Inverterschaltung in CMOS. Oberer Transistor: p-Kanal, unterer Transistor: n-Kanal.	46
4.3	Interne Abhängigkeiten zwischen den Transistorparametern und -kenngrößen in Verbindung mit PVTA Einflüssen. [HPP19]	50
4.4	Abstraktionsstufen des Simulationsmodells	52

4.5	Flussdiagramm zum Programmablauf mit und ohne Prozessvariationen	55
5.1	Schaltung eines D-FF	61
5.2	Testbench für das D-FF	62
5.3	simulierte Fehlerrate für das D-FF in Abhängigkeit der Versorgungsspannung (0.8 – 1.1 V) und der Temperatur (20 – 120 °C). Strahlung konstant bei 0 keV/μm	63
5.4	simulierte Fehlerrate für das D-FF in Abhängigkeit der Versorgungsspannung (0,8 – 1,1 V) und der Strahlung in Form des LET zwischen 0 und 3000 keV/μm. Temperatur konstant bei $T = 20\text{ °C}$	64
5.5	Fehlerrate für das D-FF in Abhängigkeit der Temperatur (20 – 120 °C) und des LET (0 – 3000 keV/μm). Die Versorgungsspannung liegt konstant bei 0,85 V.	65
5.6	Schaltung einer SRAM Zelle	66
5.7	Testbench für die SRAM Zelle	67
5.8	simulierte Fehlerrate für das SRAM in Abhängigkeit der Versorgungsspannung (0.8 – 1.1 V) und der Temperatur (20 – 120 °C). Strahlung konstant bei 0 keV/μm	68
5.9	simulierte Fehlerrate für das SRAM in Abhängigkeit der Versorgungsspannung (0,8 – 1,1 V) und der Strahlung in Form des LET zwischen 0 und 3000 keV/μm. Temperatur konstant bei $T = 20\text{ °C}$	69
5.10	Fehlerrate für das SRAM in Abhängigkeit der Temperatur (20 – 120 °C) und des LET (0 – 3000 keV/μm). Die Versorgungsspannung liegt konstant bei 0,85 V.	70
6.1	Realisierung einer stochastischen, bipolaren Multiplikation [Gai69]	84
6.2	Realisierung einer stochastischen, zweizeiligen bipolaren Multiplikation[Gai69]	84
6.3	sortierte absolute Fehler für 1000 Divisionen nach dem Goldschmidt-Verfahren mit 1-10 berechneten Iterationsstufen (Faktoren)	89
6.4	Implementierung der Division auf Basis des Goldschmidt-Verfahrens. Neben der Signalaufbereitung zur komplexen Division (außerhalb der gestrichelten Box) ist eine Stufe (innerhalb der Box) gezeigt, die wiederholt nachgeschaltet und selbst direkt zur reellen Division verwendet werden kann.	91
6.5	Intere Implementierung des Verdoppelungsblocks (<i>double</i>) aus Abbildung 6.4.	92
6.6	sortierte absolute Fehler für 1000 stochastische Divisionen nach dem Goldschmidt-Verfahren mit 3-7 berechneten Iterationsstufen (Faktoren)	94
6.7	Histogramm zur Verteilung des Fehlers nach drei Goldschmidt-Stufen. Zur Reproduzierbarkeit eines Eingangspaars für 1000 Divisionen: $\frac{0,5527}{0,1162} = 4,7564$	95

6.8	Histogramm zur Verteilung des Fehlers nach drei Goldschmidt-Stufen. Zur Reproduzierbarkeit eines Eingangspaares für 1000 Divisionen: $\frac{9,7656 \cdot 10^{-4}}{0,5527} = 1,7669 \cdot 10^{-3}$	96
6.9	Betrag des Fehlers in Abhängigkeit zum Betrag des Divisors auf Basis von 1000 Divisionen mit zufälligen Eingängen aus dem zugelassenem Intervall $[0,1]$	97
7.1	Ablaufdiagramm zur Anwendung und Simulation von PVTAR Effekten auf einen Algorithmus	102
7.2	Flussdiagramm der Simulationsstrecke vom analogen Eingang links, über die Abtastung, der Pufferung mit PVTAR Einfluss und abschließender FFT.	104
7.3	Eingangssignal aus überlagerten harmonischen Schwingungen dessen Spektrum mittels DFT/FFT bestimmt und analysiert wird.	105
7.4	verallgemeinerte Schaltung zur Berechnung einer N-Punkt DFT für das zweizeilige, stochastische Zahlenformat. Für die abschließende Subtraktion wird der skalierungsfreie Addierer verwendet. [Hül18]	106
7.5	berechnete Spektren ohne PVTAR Einfluss für das <i>fixed-point</i> und stochastische Zahlenformat. oben: Betragsspektrum, unten absoluter Fehler/Abweichung zur idealen Referenz.	107
7.6	berechnetes Spektrum unter PVTAR Einfluss für das stochastische Zahlenformat. oben: Betragsspektrum, unten: absoluter Fehler/Abweichung zur idealen Referenz. $P=1(\text{an}), V_{dd} = 0,8 \text{ V}, T=60^\circ \text{C}, R=500 \text{ keV}/\mu\text{m}$	110
7.7	berechnete Spektren unter PVTAR Einfluss für das <i>fixed-point</i> Zahlenformat. oben: Betragsspektrum, unten absoluter Fehler/Abweichung zur idealen Referenz. $P=0(\text{aus}), V_{dd} = 0,9 \text{ V}, T=20^\circ \text{C}, R=150(\text{resp. } 250) \text{ keV}/\mu\text{m}$	111
7.8	berechnete Spektren unter PVTAR Einfluss für das stochastische Zahlenformat. oben: Betragsspektrum, unten: absoluter Fehler/Abweichung zur idealen Referenz. $P=1(\text{an}), V_{dd} = 0,9 \text{ V}, T=120^\circ \text{C}, R=750 \text{ keV}/\mu\text{m}$	112
7.9	sortierte BER einer OFDM Übertragung mit PVTAR behafteter Berechnung der ACF. Vergleich zu der Verwendung des FI und stochastischen Zahlenformates. PVTAR Parameter entsprechend Fall 1 der Tabelle 7.3.	115
7.10	sortierte BER einer OFDM Übertragung mit PVTAR behafteter Berechnung der ACF im stochastischen Zahlenformat. Zum Vergleich mit/ohne Vorverstärkung und PVTAR Einflüssen entsprechend Tabelle 7.3.	116
7.11	IQ-Diagram (Streudiagramm/ <i>Scatterplot</i>) des Empfangssignal vor der Entzerrung. Anmerkung: soweit ohne spezielles Zahlenformat.	119
7.12	Übersicht zu der Schätzung der Kanalkoeffizienten auf Basis von Pilottönen. Pro Unterträger in Real- und Imaginärteil getrennt.	120
7.13	IQ-Diagram (Streudiagramm/ <i>Scatterplot</i>) des Empfangssignal nach der Entzerrung. Anmerkung: soweit ohne spezielles Zahlenformat.	121

7.14	IQ-Diagram (Streudiagramm/ <i>Scatterplot</i>) des Empfangssignals. links: vor der Entzerrung, lediglich auf $[\pm 1 \pm i]$ skaliert und in die stochastische Domäne transformiert - rechts: Referenzwerte der stochastischen Division (Entzerrung).	122
7.15	IQ-Diagram (Streudiagramm/ <i>Scatterplot</i>) des Empfangssignals nach stochastischer Division (Entzerrung). links: nach 2 Goldschmidt-Stufen - rechts: nach 3 Goldschmidt-Stufen	123
7.16	BER des OFDM Systems ohne PVTAR als Referenz über das SNR des Kanals. Obergrenze der BER von 0,5 gestrichelt dargestellt.	126
7.17	BER des OFDM Systems bei Verwendung des <i>FixedPoint</i> -Zahlenformates mit angegebenen PVTAR Parametern, sowie einheitlich $P = \text{an}$ und $V = 0,9V$ Versorgungsspannung über das SNR des Kanals.	127
8.1	ISI und ICI im Zeit-/Frequenzraster	185
8.2	MOSFET Typen: n/p-Kanal + selbstleitend(on)/-sperrend(off)	188
8.3	Veranschaulichung der parasitären Thyristoren [Ste+15]	191
8.4	Veranschaulichung zu Van-Allen Gürteln. Basierend auf [Poi09]	193
8.5	Van Allen Gürtel im Bezug auf die Erde	195

TABELLENVERZEICHNIS

3.1	Arten von Einzelteilcheneffekte	29
6.1	Wahrheitstabelle eines UND Gatters	82
6.2	Wahrheitstabelle eines ODER Gatters	82
6.3	Hardware Anforderungen zur Implementierung der stochastischen Division mit 3 Goldschmidt-Stufen	93
7.1	Parameter der OFDM Übertragungsstrecke	103
7.2	Parameter der Faltungscodierung	103
7.3	Temperatur in Abhängigkeit des Abstandes zu Sonne	115
7.4	PVTAR Parameterkombinationen zur OFDM Übertragungssimulation . .	126
8.1	Arten von Strahlung und ihre Ionisationseffekte [Ste+15]	194

LITERATURVERZEICHNISSE

Eigene Publikationen

- [Hel+15] N. Hellwege, S. Heinssen, K. Niederkleine, N. Heidmann, S. Paul und D. Peters-Drolshagen. „Process Variability Monitor for Embedded {MEMS} Inertial Sensors Exploiting Digital Calibration Coefficients“. In: *Procedia Engineering* 120 (2015). Eurosensors 2015, Seiten 637–640.
- [Kes+16] H. Kesuma, K. Niederkleine, S. Schmale, T. Ahobala, S. Paul und J. Sebald. „Time Synchronization/Stamping Method with Visible Light Communication and Energy Harvesting Method for Wireless Sensor Network inside Ariane 5 Vehicle Equipment Bay“. In: *2016 Data Systems in Aerospace (DASIA)* (2016). DASIA 2016.
- [NHP18] K. Niederkleine, T. Hillebrand und S. Paul. „Realistic Radiation and PVT Fault Simulation for OFDM Synchronization“. In: *2018 Conference on Radiation Effects on Components and Systems (RADECS)*. Sep. 2018.
- [Nie+18] K. Niederkleine, N. Hülsmeyer, T. Hillebrand, J. Rust und S. Paul. „Radiation Tolerant Stochastic Fourier-Transformation“. In: *2018 Analogue and Mixed Signal Integrated Circuits for Space Applications (AMICSA)*. Juni 2018, Seiten 205–208.
- [NP19] K. Niederkleine und S. Paul. „Fault Tolerant Auto-Correlation Based on PVTAR Affected D-Flip Flops“. In: *2019 IEEE International Conference on Wireless for Space and Extreme Environments (WiSEE) (WiSEE'19)*. Ottawa, Canada, Okt. 2019.

Betreute studentische Arbeiten

- [BE16] S. Brandt und S. Eilers. „VGA und UART Implementierung auf dem FPGA des Zynq Board (ZYBO) zur Textausgabe“. Bachelor-Projektarbeit. ITEM.me, Juli 2016.

- [Gro17] R. Grosch. „Zertifizierungsprozesse und Anwendung kommerzieller Bauteile unter Strahlungseinflüssen am Beispiel von Raumfahrtapplikationen“. Bachelor-Projektarbeit. ITEM.me, Juni 2017.
- [Gro18] R. Grosch. „Evaluation und Entwicklung eines Simulationsmodells für Single Event Effects“. Bachelorarbeit. ITEM.me, Jan. 2018.
- [Hül18] N. Hülsmeyer. „Realisierung einer Diskreten Fourier-Transformation im Stochastic Computing“. Masterprojekt. ITEM.me, Feb. 2018.
- [Liu16] J. Liu. „POWERLINK Based Real-Time Network Connection on ZYBO Hardware with RT-Linux“. Masterthesis. ITEM.me, 2016.

Referenzen

- [Abr18] A. Abrishamifar. *Lecture 9 –MOS Logic and Gate Circuits*. Vorlesungsmaterial. Zugriff vom 23.04.2021. März 2018.
- [AH13a] A. Alaghi und J. P. Hayes. „Exploiting correlation in stochastic circuit design“. In: *2013 IEEE 31st International Conference on Computer Design (ICCD)*. Okt. 2013, Seiten 39–46.
- [AH13b] A. Alaghi und J. P. Hayes. „Survey of Stochastic Computing“. In: *ACM Transactions on Embedded Computing Systems* 12.2s (Mai 2013), 92:1–19.
- [AL16] M. Alawad und M. Lin. „Survey of Stochastic-based Computation Paradigms“. In: *IEEE Transactions on Emerging Topics in Computing* PP.99 (2016).
- [All+16] G. R. Allen, F. Irom, L. Scheick, S. Vartanian und M. O’Connor. „Heavy Ion Induced Single-Event Latchup Screening of Integrated Circuits Using Commercial Off-the-Shelf Evaluation Boards“. In: *2016 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2016.
- [All+15] G. R. Allen u. a. „2015 Compendium of Recent Test Results of Single Event Effects Conducted by the Jet Propulsion Laboratory’s Radiation Effects Group“. In: *2015 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2015.
- [Alv+10] J. Alvarado, E. Boufouss, V. Kilchytska und D. Flandre. „Compact model for single event transients and total dose effects at high temperatures for partially depleted SOI MOSFETs“. In: *Microelectronics Reliability* 50.9 (2010). 21st European Symposium on the Reliability of Electron Devices, Failure Physics and Analysis, Seiten 1852–1856.
- [AC05] J. Alvarado und A. Cerdeira. „An improved EKV model for partially depleted SOI devices“. In: *2005 2nd International Conference on Electrical and Electronics Engineering*. Sep. 2005, Seiten 215–218.

- [Alv+14] M. Alvarez, C. Hernando, J. J. Jimenez, F. J. Alvarez, I. Martin und D. Escribano. „TID Test Results of Optical Materials and Photodiodes for SIS Instrument (Dreams Project)“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.
- [Alv+15] M. Alvarez u. a. „Low Dose Rate testing of ADXL327 Accelerometer for a Mars Mission“. In: *2015 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2015.
- [AG16] M. Amrbar und S. M. Guertin. „Total Ionizing Dose Response of SDRAM, DDR2 and DDR3 Memories“. In: *2016 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2016.
- [Amr+15] M. Amrbar, F. Irom, S. M. Guertin und G. Allen. „Heavy Ion Single Event Effects Measurements of Xilinx Zynq-7000 FPGA“. In: *2015 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2015.
- [Ana03] R. S. Ananth. „Programmable supervisory circuit and applications thereof“. 6618711. Sep. 2003.
- [Ana+14] V. S. Anashin u. a. „SEE Test Results of Electronic Components Performed on Roscosmos Test Facilities“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.
- [Ana+16] V. S. Anashin u. a. „Collation of the Electronic Components Intended to Spacecraft Equipment Critical to SEE“. In: *2016 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2016.
- [And+14] J. Andrade u. a. „On the performance of LDPC and turbo decoder architectures with unreliable memories“. In: *2014 48th Asilomar Conference on Signals, Systems and Computers*. Nov. 2014, Seiten 542–547.
- [ARM17] L. A. Aranda, P. Reviriego und J. A. Maestro. „A Comparison of Dual Modular Redundancy and Concurrent Error Detection in Finite Impulse Response (FIR) Filters Implemented in SRAM-based FPGAs through Fault Injection“. In: *IEEE Transactions on Circuits and Systems II: Express Briefs* PP.99 (2017).
- [Ard+17] A. Ardakani, F. Leduc-Primeau, N. Onizawa, T. Hanyu und W. J. Gross. „VLSI Implementation of Deep Neural Network Using Integral Stochastic Computing“. In: *IEEE Transactions on Very Large Scale Integration (VLSI) Systems* PP.99 (2017).
- [Ard+10] W. Arden, M. Brillouet, P. Cogez, M. Graef, B. Huizing und R. Mahnkopf. *More than Moore - White Paper*. International Technology Roadmap for Semiconductors. 2010. URL: <http://www.itrs.net/Links/2010ITRS/IRC-ITRS-MtM-v2%203.pdf>.

- [Art+18] L. Artola, G. Hubert, S. Ducret, J. Mekki, A. A. Youssef und N. Ricard. „Impact of D-Flip-Flop Architectures and Designs on Single Event Upset Induced by Heavy Ions“. In: *IEEE Transactions on Nuclear Science* PP.99 (2018).
- [Ass] R. Association. *RADiation Effects on Components and Systems*. <http://www.radecs-association.net/>. Zugriff vom 14. Aug. 2017.
- [Aut+12] J.-L. Autran, S. Semikh, D. Munteanu, S. Serre, G. Gasiot und P. Roche. „Soft-Error Rate of Advanced SRAM Memories: Modeling and Monte Carlo Simulation“. In: *Numerical Simulation - From Theory to Industry*. Herausgegeben von M. Andriychuk. Rijeka: InTech, 2012. Kapitel 15.
- [Avi+04] A. Avizienis, J. C. Laprie, B. Randell und C. Landwehr. „Basic concepts and taxonomy of dependable and secure computing“. In: *IEEE Transactions on Dependable and Secure Computing* 1.1 (Jan. 2004), Seiten 11–33.
- [AKE08] A. B. Awoseyila, C. Kasparis und B. G. Evans. „Improved preamble-aided timing estimation for OFDM systems“. In: *IEEE Communications Letters* 12.11 (Nov. 2008), Seiten 825–827.
- [Bag+15] M. Bagatin u. a. „SEE Tests of the NAND Flash Radiation Tolerant Intelligent Memory Stack“. In: *2015 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2015.
- [Bap18] *Development of a Radiation Hardened 150nm Standard Cell Library*. SER-ESSA. SMDH. Noordwijk (NL), Nov. 2018.
- [Ben+14] R. Benson, P. Resch, R. Milanowski und J. Swonger. „Characterization and Analyses of RadHard-By-Design CMOS Open Drain Quad Comparators“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.
- [Ber18] *FPGA Mitigation Strategies for Critical Applications*. SERESSA. NASA. Noordwijk (NL), Nov. 2018.
- [Ber+17] M. Berg, K. LaBel, M. Campola und M. Xapsos. *Characterization of System Level Single Event Upset (SEU) Responses using SEU Data, Classical Reliability Models, and Space Environment Data*. presentation. Greenbelt, Juni 2017.
- [BGT93] C. Berrou, A. Glavieux und P. Thitimajshima. „Near Shannon limit error-correcting coding and decoding: Turbo-codes. 1“. In: *Proceedings of ICC '93 - IEEE International Conference on Communications*. Band 2. Mai 1993, Seiten 1064–1070.
- [Bon+17] T. Bonnoit, A. Coelho, N. E. Zergainoh und R. Velazco. „SEU impact in processor’s control-unit: Preliminary results obtained for LEON3 soft-core“. In: *2017 18th IEEE Latin American Test Symposium (LATS)*. März 2017.

- [Bor05] S. Borkar. „Designing reliable systems from unreliable components: the challenges of transistor variability and degradation“. In: *IEEE Micro* 25.6 (Nov. 2005), Seiten 10–16.
- [Bor+03] S. Borkar, T. Karnik, S. Narendra, J. Tschanz, A. Keshavarzi und V. De. „Parameter variations and impact on circuits and microarchitecture“. In: *Proceedings 2003. Design Automation Conference (IEEE Cat. No.03CH37451)*. Juni 2003, Seiten 338–342.
- [BD07] V. Bothmer und I. A. Daglis. *Physics and Effects*. Environmental Sciences. Springer Berlin Heidelberg, 2007, Seite 517.
- [Bou+11] A. Bouajila, J. Zeppenfeld, W. Stechele und A. Herkersdorf. „An architecture and an FPGA prototype of a reliable processor pipeline towards multiple soft- and timing errors“. In: *14th IEEE International Symposium on Design and Diagnostics of Electronic Circuits and Systems*. Apr. 2011, Seiten 225–230.
- [Bre+12] C. Brehm, M. May, C. Gimmler und N. Wehn. „A Case Study on Error Resilient Architectures for Wireless Communication“. In: *Architecture of Computing Systems – ARCS 2012: 25th International Conference, Munich, Germany, February 28 - March 2, 2012. Proceedings*. Herausgegeben von A. Herkersdorf, K. Römer und U. Brinkschulte. Berlin, Heidelberg: Springer Berlin Heidelberg, 2012, Seiten 13–24.
- [BGZ03a] I. N. Bronstejn, G. Grosche und E. Zeidler. *Teubner-Taschenbuch der Mathematik / [begr. von I. N. Bronstein]. Hrsg. von G. Grosche ...[Teil 2]*. 8., durchges. Aufl. XVI, 830 S. : graph. Darst. Stuttgart [u.a.]: Teubner, 2003.
- [BGZ03b] I. N. Bronstejn, G. Grosche und E. Zeidler. *Teubner-Taschenbuch der Mathematik / begr. von I. N. Bronstein ... Weitergeführt von G. Grosche ... Hrsg. von Eberhard Zeidler [Teil 1]*. 2., durchges. Aufl. XXV, 1298 S. : graph. Darst. Stuttgart [u.a.]: Teubner, 2003.
- [Buc18a] *Fundamental Mechanisms of Non-Destructive SEEs in Devices and Circuits*. SERESSA. Nov. 2018.
- [Buc18b] *Radiation Hardness Assurance (RHA)*. SERESSA. Nov. 2018.
- [BZP05] G. Buja, A. Zuccollo und J. Pimentel. „Overcoming babbling-idiot failures in the FlexCAN architecture: a simple bus-guardian“. In: *2005 IEEE Conference on Emerging Technologies and Factory Automation*. Band 2. Sep. 2005, Seiten 461–468.

- [Bul+11a] D. Bull, S. Das, K. Shivashankar, G. S. Dasika, K. Flautner und D. Blaauw. „A Power-Efficient 32 bit ARM Processor Using Timing-Error Detection and Correction for Transient-Error Tolerance and Adaptation to PVT Variation“. In: *IEEE Journal of Solid-State Circuits* 46.1 (Jan. 2011), Seiten 18–31.
- [Bul+11b] D. Bull, S. Das, K. Shivashankar, G. S. Dasika, K. Flautner und D. Blaauw. „Correction to 'A Power-Efficient 32 bit ARM Processor Using Timing-Error Detection and Correction for Transient-Error Tolerance and Adaptation to PVT Variation'“. In: *IEEE Journal of Solid-State Circuits* 46.3 (März 2011), Seiten 705–705.
- [Bur16] A. P. Burg. „Approximate computing for unreliable silicon“. In: *2016 International Conference on Design and Technology of Integrated Systems in Nanoscale Era (DTIS)*. Apr. 2016.
- [Cai+16] H. Cai, K. Liu, L. A. B. de Naviner, Y. Wang, M. Slimani und J.-F. Naviner. „Efficient reliability evaluation methodologies for combinational circuits“. In: *Microelectronics Reliability* 64 (2016). Proceedings of the 27th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis Proceedings of the 27th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis, Seiten 19–25.
- [Cam+15] M. J. Campola u. a. „Compendium of Current Total Ionizing Dose and Displacement Damage for Candidate Spacecraft Electronics for NASA“. In: *2015 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2015.
- [Cam+16] M. J. Campola u. a. „Compendium of Total Ionizing Dose and Displacement Damage Results from NASA Goddard Spaceflight Center“. In: *2016 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2016.
- [Cap05] M. Capderou. *Satellites*. Herausgegeben von S. Lyle. 1. Auflage. France: Springer, 2005, Seiten 558–566.
- [Car+16] L. A. Carrillo-Martínez, G. E. Flores-Verdad, B. M. Pérez und J. M. Reyes. „pH ISFET sensor with PVTA compensation“. In: *Electronics Letters* 52.1 (2016), Seiten 15–17.
- [Cer17] P. E. Ceruzzi. „Aerospace Needs, Microelectronics, and the Quest for Reliability: 1962–1975 [Scanning Our Past]“. In: *Proceedings of the IEEE* 105.7 (Juli 2017), Seiten 1456–1465.
- [Cha+13] W. T. J. Chan, A. B. Kahng, S. Kang, R. Kumar und J. Sartori. „Statistical analysis and modeling for error composition in approximate computation circuits“. In: *2013 IEEE 31st International Conference on Computer Design (ICCD)*. Okt. 2013, Seiten 47–53.

- [CMG18] E. Chatzikyriakou, K. Morgan und C. H. K. de Groot. „Total Ionizing Dose Hardened and Mitigation Strategies in Deep Submicrometer CMOS and Beyond“. In: *IEEE Transactions on Electron Devices* 65.3 (März 2018), Seiten 808–819.
- [Cha+14] Y. S. Chauhan u. a. „BSIM6: Analog and RF Compact Model for Bulk MOSFET“. In: *IEEE Transactions on Electron Devices* 61.2 (Feb. 2014), Seiten 234–244.
- [CY12] C. Chen und Z. Yang. „Three Timing Synchronization Methods Based on Two Same Preambles for OFDM Systems“. In: *Procedia Engineering* 29 (2012). 2012 International Workshop on Information and Electronics Engineering, Seiten 1656–1661.
- [CH14] T.-H. Chen und J. P. Hayes. „Analyzing and controlling accuracy in stochastic circuits“. In: *2014 IEEE 32nd International Conference on Computer Design (ICCD)*. Okt. 2014, Seiten 367–373.
- [CH13] T. H. Chen und J. P. Hayes. „Design of stochastic Viterbi decoders for convolutional codes“. In: *2013 IEEE 16th International Symposium on Design and Diagnostics of Electronic Circuits Systems (DDECS)*. Apr. 2013, Seiten 66–71.
- [CTH17] T. H. Chen, P. Ting und J. P. Hayes. „Achieving progressive precision in stochastic computing“. In: *2017 IEEE Global Conference on Signal and Information Processing (GlobalSIP)*. Nov. 2017, Seiten 1320–1324.
- [CH16] T. Chen und J. P. Hayes. „Design of Division Circuits for Stochastic Computing“. In: *2016 IEEE Computer Society Annual Symposium on VLSI (ISVLSI)*. Juli 2016, Seiten 116–121.
- [Che+17] X. Chen, S. Wang, X. Xiang, C. Chen und J. Meng. „A light-weight energy-efficient resilient circuit for variation tolerance“. In: *2017 IEEE 12th International Conference on ASIC (ASICON)*. Okt. 2017, Seiten 815–818.
- [Che+08] Y. Chen, Y. W. Lin, Y. C. Tsao und C. Y. Lee. „A 2.4-Gsample/s DVFS FFT Processor for MIMO OFDM Communication Systems“. In: *IEEE Journal of Solid-State Circuits* 43.5 (Mai 2008), Seiten 1260–1273.
- [Chi+10] V. K. Chippa, D. Mohapatra, A. Raghunathan, K. Roy und S. T. Chakradhar. „Scalable effort hardware design: Exploiting algorithmic resilience for energy efficiency“. In: *Design Automation Conference*. Juni 2010, Seiten 555–560.
- [CLM12] H. Cho, L. Leem und S. Mitra. „ERSA: Error Resilient System Architecture for Probabilistic Applications“. In: *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems* 31.4 (Apr. 2012), Seiten 546–558.

- [Cho+11] E. Choi, H. Yoo, H. Joo, G. Cho, S. Park und S. Lee. „A Novel 3D Cell Array Architecture for Terra-Bit NAND Flash Memory“. In: *2011 3rd IEEE International Memory Workshop (IMW)*. 2011.
- [Chu72] D. C. Chu. „Polyphase codes with good periodic correlation properties (Corresp.)“. In: *IEEE Transactions on Information Theory* 18.4 (Juli 1972), Seiten 531–532.
- [Chu+14] G. V. Chukov u. a. „SEE Testing Results for RF and Microwave ICs“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.
- [Chu18] *Automotive Safety Channenges based in ISO26262 Requirement*. SERESSA. QRT. Noordwijk (NL), Nov. 2018.
- [Cle18] *Radiation tests of advanced SRAM memories*. SERESSA. Univ. Complutense de Madrid. Noordwijk (NL), Nov. 2018.
- [Com06] I. Computer Society. „IEEE Standard SystemC Language Reference Manual“. In: *IEEE Std 1666-2005* (2006).
- [Com12] I. Computer Society. „IEEE Standard for Standard SystemC Language Reference Manual“. In: *IEEE Std 1666-2011 (Revision of IEEE Std 1666-2005)* (Jan. 2012).
- [Com16] I. Computer Society. „IEEE Standard for Standard SystemC(R) Analog/Mixed-Signal Extensions Language Reference Manual“. In: *IEEE Std 1666.1-2016* (Apr. 2016).
- [Con+16] J. Constantin, A. Burg, Z. Wang, A. Chattopadhyay und G. Karakonstantis. „Statistical fault injection for impact-evaluation of timing errors on application performance“. In: *2016 53rd ACM/EDAC/IEEE Design Automation Conference (DAC)*. Juni 2016.
- [CT65] J. W. Cooley und J. W. Tukey. „An algorithm for the machine calculation of complex Fourier series“. In: *Mathematics of Computation* 19.90 (Apr. 1965), Seiten 297–301.
- [Cra+99] S. H. Crain, R. Velazco, M. T. Alvarez, A. Bofill, P. Yu und R. Koga. „Radiation effects in a fixed-point digital signal processor“. In: *1999 IEEE Radiation Effects Data Workshop. Workshop Record. Held in conjunction with IEEE Nuclear and Space Radiation Effects Conference (Cat. No.99TH8463)*. 1999, Seiten 30–34.
- [Dag01] I. A. Daglis, Herausgeber. *Space Storms and Space Weather Hazards*. NATO Science Series II: Mathematics, Physics and Chemistry. Springer Dordrecht, 2001.
- [Dah+15] B. A. Dahl u. a. „Radiation Evaluation of Ferroelectric Random Access Memory Embedded in 180nm CMOS Technology“. In: *2015 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2015.

- [Dea+91] M. Dean, D. Foty, N. Saks, S. Raider und G. Oleszel. „Low Temperature Microelectronics:opportunities and challenges“. In: *Proc. Symp. Low Temperature Electronic Device Operation* (1991), Seiten 25–37.
- [Die12] M. Dietrich. *Process Variations and Probabilistic Integrated Circuit Design*. Herausgegeben von J. Haase. Springer, 2012.
- [Dod+08] P. E. Dodd u. a. „Characterizing SRAM Single Event Upset in Terms of Single and Double Node Charge Collection.“ In: Feb. 2008.
- [DM03] P. E. Dodd und L. W. Massengill. „Basic mechanisms and modeling of single-event upset in digital microelectronics“. In: *IEEE Transactions on Nuclear Science* 50.3 (Juni 2003), Seiten 583–602.
- [Dod+10] P. E. Dodd, M. R. Shaneyfelt, J. R. Schwank und J. A. Felix. „Current and Future Challenges in Radiation Effects on CMOS Electronics“. In: *IEEE Transactions on Nuclear Science* 57.4 (Aug. 2010), Seiten 1747–1763.
- [Du+17] X. Du u. a. „Single event effects sensitivity of low energy proton in Xilinx Zynq-7010 system-on chip“. In: *Microelectronics Reliability* (2017), Seiten 60–65.
- [Duc+16] L. Duch, P. G. d. Valle, S. Ganapathy, A. Burg und D. Atienza. „Energy vs. reliability trade-offs exploration in biomedical ultra-low power devices“. In: *2016 Design, Automation Test in Europe Conference Exhibition (DATE)*. März 2016, Seiten 838–841.
- [ECS] E. ECSS. *ESA Qualified Parts List*. <https://escies.org/webdocument/showArticle?id=119>. Zugriff vom 10. Aug. 2017.
- [Eli55] *Coding for noisy channels*. 1955, Seiten 37–46.
- [Ent18] *Fault Injection Methodologies*. SERESSA. Nov. 2018.
- [EKV95] C. C. Enz, F. Krummenacher und E. A. Vittoz. „An analytical MOS transistor model valid in all regions of operation and dedicated to low-voltage and low-current applications“. English. In: *Analog Integrated Circuits and Signal Processing* 8.1 (1995), Seiten 83–114.
- [EV06] C. C. Enz und E. A. Vittoz. „The EKV Model for Low-Power and RF IC Design“. In: *Charge-Based MOS Transistor Modeling*. John Wiley und Sons, Ltd, 2006.
- [EVK87] C. C. Enz, E. A. Vittoz und F. Krummenacher. „A CMOS chopper amplifier“. In: *Solid-State Circuits, IEEE Journal of* 22.3 (Juni 1987), Seiten 335–342.
- [Erc+00] M. D. Ercegovac, L. Imbert, D. W. Matula, J. M. Muller und G. Wei. „Improving Goldschmidt division, square root, and square root reciprocal“. In: *IEEE Transactions on Computers* 49.7 (Juli 2000), Seiten 759–763.

- [Ern+04] D. Ernst u. a. „Razor: circuit-level correction of timing errors for low-power operation“. In: *IEEE Micro* 24.6 (Nov. 2004), Seiten 10–20.
- [ESA08] ESA. *Space Engineering*. Technischer Bericht. ECSS, 2008.
- [ESA] W. ESA. *ESA our missions*. http://www.esa.int/ESA/Our_Missions. Zugriff vom 14. Aug. 2017.
- [Est18] *COTS in Space*. SERESSA. Spectrum Aerospace Group. Noordwijk (NL), Nov. 2018.
- [Esw21] S. Eswaran. *Floating Point Arithmetic*. Witscad. Apr. 2021. URL: <https://witscad.com/course/computer-architecture/chapter/floating-point-arithmetic>.
- [Eva18] *Space Environments and Effects*. SERESSA. Nov. 2018.
- [Fac+14] F. Faccio u. a. „FEAST2: A Radiation and Magnetic Field Tolerant Point-of-Load Buck DC/DC Converter“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.
- [Fer18] *Techniques for Radiation Effects Mitigation on ASICs and FPGAs*. SERESSA. Noordwijk (NL), Nov. 2018.
- [Fig11] J. Figueras. „Keynote speech 1: Leakage power in nanometric CMOS: Challenges and trends“. In: *2011 6th International Conference on Design Technology of Integrated Systems in Nanoscale Era (DTIS)*. Apr. 2011.
- [Foj+12] M. Fojtik u. a. „Bubble Razor: An architecture-independent approach to timing-error detection and correction“. In: *2012 IEEE International Solid-State Circuits Conference*. Feb. 2012, Seiten 488–490.
- [Fra] W. Fraunhofer. *Displacement Damage*. https://www.int.fraunhofer.de/en/business_units/nuclear_effects_inelectronicsandoptics/Profile/displacement-damage.html. Zugriff vom 15. Aug. 2017.
- [Fre26] J. Frenkel. „Über die Wärmebewegung in festen und flüssigen Körpern“. In: *Zeitschrift für Physik* 35.8 (Aug. 1926), Seiten 652–669.
- [Fri94] B. Friedrichs. *Kanalcodierung*. Herausgegeben von P. Herbig. Information und Kommunikation. Springer, Okt. 1994.
- [Fur+17] G. F. Furtado, T. H. Both, M. Vieira und G. I. Wirth. „Deterministic Methodology for Electrical Simulation of BTI Induced Pulse Broadening“. In: *IEEE Transactions on Device and Materials Reliability* 17.3 (Sep. 2017), Seiten 507–513.
- [Gai69] B. R. Gaines. „Stochastic Computing Systems“. In: *Advances in Information Systems Science*. Band 2. Vol.2. New York: Springer Science+Business Media New York, 1969. Kapitel 2, Seiten 37–172.

- [Gan+15a] S. Ganapathy, G. Karakonstantis, A. Teman und A. Burg. „Mitigating the impact of faults in unreliable memories for error-resilient applications“. In: *2015 52nd ACM/EDAC/IEEE Design Automation Conference (DAC)*. Juni 2015.
- [Gan+15b] S. Ganapathy, A. Teman, R. Giterman, A. Burg und G. Karakonstantis. „Approximate computing with unreliable dynamic memories“. In: *2015 IEEE 13th International New Circuits and Systems Conference (NEWCAS)*. Juni 2015.
- [Gar18] *COTS on ground: Ultra-high energy radiation test facilities*. SERESSA. CERN. Noordwijk (NL), Nov. 2018.
- [Geo+16] J. S. George u. a. „SEE and TID Effects in Transistors and Voltage Reference Devices“. In: *2016 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2016.
- [Gha18] *New Paradigm of error correction used for reliable embedded memories in aerospace applications*. SERESSA. Noordwijk (NL), Nov. 2018.
- [Gil+05] G. Gildenblat u. a. „Introduction to PSP MOSFET Model (Invited)“. In: (Jan. 2005).
- [GBW12] C. Gimmler-Dumont, C. Brehm und N. Wehn. „Reliability study on system memories of an iterative MIMO-BICM system“. In: *2012 IEEE/IFIP 20th International Conference on VLSI and System-on-Chip (VLSI-SoC)*. Okt. 2012, Seiten 255–258.
- [GMW13] C. Gimmler-Dumont, M. May und N. Wehn. „Cross-Layer Error Resilience and Its Application to Wireless Communication Systems“. In: *Low Power Electronics* 09.01 (Feb. 2013), Seiten 119–132.
- [Gis+14] S. Gissot u. a. „Design and Radiation Hardness of Next Generation Solar UV Radiometers“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.
- [Git+16] R. Giterman, A. Teman, P. Meinerzhagen, A. Fish und A. Burg. „A process compensated gain cell embedded-DRAM for ultra-low-power variation-aware design“. In: *2016 IEEE International Symposium on Circuits and Systems (ISCAS)*. Mai 2016, Seiten 1006–1009.
- [Gol64] R. E. Goldschmidt. „Applications of Division by Convergence“. Magisterarbeit. Massachusetts Institute of Technology (MIT), Juni 1964.
- [GBT18] *Effects of radiation on solar cells*. SERESSA. ESA. Noordwijk (NL), Nov. 2018.
- [Gra14] T. Grasser. *Hot Carrier Degradation in Semiconductor Devices*. Springer, 2014.

- [GA14] S. M. Guertin und M. Amrbar. „SEE Test Results for P2020 and P5020 Freescale Processors“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.
- [GA16] S. M. Guertin und M. Amrbar. „Single Event Testing of SDRAM, DDR2 and DDR3 Memories“. In: *2016 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2016.
- [GAV15] S. M. Guertin, M. Amrbar und S. Vartanian. „Radiation Test Results for Common CubeSat Microcontrollers and Microprocessors“. In: *2015 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2015.
- [Gus16] J. Gustafson. „A Radical Approach to Computation with Real Numbers“. In: *Supercomput. Front. Innov.: Int. J.* 3.2 (Juni 2016), Seiten 38–53.
- [Hac+16] J. S. Hack u. a. „Heavy Ion and Proton Test Results for Micron 4 Gb NAND Flash Memory“. In: *2016 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2016.
- [Haf+14a] C. Hafer, J. Mabra, C. Mnich, M. Leslie und A. Jordan. „Radiation Effects Characterization of a High Density SSRAM“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.
- [Haf+14b] C. Hafer u. a. „SEE Results of a Next Generation LEON 3FT Microprocessor“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.
- [HB16] M. Hafidhi und E. Boutillon. „Reliable GPS position on an unreliable hardware“. In: France: GDR SOCSIP, Juni 2016.
- [Er199] A. Erlebach. *Modellierung und Simulation strahlensensitiver Halbleiterbauelemente*. Aachen: Shaker, Jan. 1999.
- [Ham+03] A. Hammoud, R. L. Patterson, S. Gerber und M. Elbuluk. „Electronic components and circuits for extreme temperature environments“. In: *10th IEEE International Conference on Electronics, Circuits and Systems, 2003. ICECS 2003. Proceedings of the 2003*. Band 1. Dez. 2003, Seiten 44–47.
- [HO13] J. Han und M. Orshansky. „Approximate computing: An emerging paradigm for energy-efficient design“. In: *2013 18th IEEE European Test Symposium (ETS)*. 2013.
- [HWP11] N. Heidmann, T. Wiegand und S. Paul. „Architecture and FPGA-implementation of a high throughput K⁺-Best detector“. In: *2011 Design, Automation Test in Europe*. März 2011.
- [Hel+13] N. Hellwege, N. Heidmann, D. Peters-Drolshagen und S. Paul. „Reliability analysis for integrated circuit amplifiers used in neural measurement systems“. In: *2013 Design, Automation Test in Europe Conference Exhibition (DATE)*. März 2013, Seiten 713–716.

- [Hel+14] N. Hellwege, N. Heidmann, D. Peters-Drolshagen und S. Paul. „AAS-Maps: Aging-aware sensitivity-maps for reliability driven analog circuit design“. In: *2014 IEEE International Reliability Physics Symposium*. Juni 2014, Seiten 5D.3.1–5D.3.6.
- [Hel15] N. Hellwege. „Aging-Aware Design Methods for Reliable Analog Integrated Circuits using Operating Point-Dependent Degradation“. 131 Seiten. Dissertation. Bremen: Universität Bremen, Dez. 2015.
- [Her+14] A. Herkersdorf u. a. „Resilience Articulation Point (RAP): Cross-layer dependability modeling for nanometer system-on-chip resilience“. In: *Microelectronics Reliability* 54.6-7 (2014), Seiten 1066–1074.
- [HK14] D. M. Hiemstra und V. Kirischian. „Single Event Upset Characterization of the Kintex-7 Field Programmable Gate Array Using Proton Irradiation“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.
- [HK15] D. M. Hiemstra und V. Kirischian. „Single Event Upset Characterization of the Zynq-7000 ARM #x00AE; Cortex #8482;-A9 Processor Unit Using Proton Irradiation“. In: *2015 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2015.
- [HPP19] T. Hillebrand, S. Paul und D. Peters-Drolshagen. „REL-MOS—A Reliability-Aware MOS Transistor Model“. In: *IEEE Transactions on Electron Devices* 66.1 (Jan. 2019), Seiten 60–65.
- [Hil18] T. Hillebrand. „Alterungsanalyse komplexer analoger integrierter Schaltungen aus Systemsicht“. 248 Seiten. Dissertation. Bremen: Universität Bremen, 2018.
- [Hil+16] T. Hillebrand, M. Taddiken, K. Tscherkaschin, S. Paul und D. Peters-Drolshagen. „Unified Stochastic Reliability Aware Model for SONOS Memories in Harsh Environments“. In: *Radiation Effects on Components and Systems Conference* (Sep. 2016).
- [Hor+14] R. H. Horton, T. R. Oldham, J. Lee, R. R. Davies, R. Koga und D. Chen. „Compendium of Ball Aerospace TID, DDD, and SEE Test Results“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.
- [Hub92] J. Huber. „Trelliscodierung“. In: *Trelliscodierung: Grundlagen und Anwendungen in der digitalen Übertragungstechnik*. Band 21. Berlin, Heidelberg: Springer Berlin Heidelberg, 1992. Kapitel 2, Seiten 65–98.
- [Hui+18] Z. Hui, Y. Wang, T. Qin, H. Tang und H. Wang. „Optimized Software-Based Hardening Strategies for Matrix Multiplication and Fast Fourier Transform“. In: *Proceedings of the 2018 2nd International Conference on Algorithms, Computing and Systems*. ICACS '18. Beijing, China: Association for Computing Machinery, 2018, Seiten 127–132.

- [Hwa+09] T. Hwang, C. Yang, G. Wu, S. Li und G. Y. Li. „OFDM and Its Wireless Applications: A Survey“. In: *IEEE Transactions on Vehicular Technology* 58.4 (Mai 2009), Seiten 1673–1694.
- [Ide16] J. Ideström. *OHB and Space Weather - A Satellite Manufacturer Point of View*. presentation. OHB Systems AG, Nov. 2016.
- [IEE19] IEEE. „IEEE Standard for Floating-Point Arithmetic“. In: *IEEE Std 754-2019 (Revision of IEEE 754-2008)* (Juli 2019).
- [IA15a] F. Irom und S. G. Agarwal. „Compendium of Single-Event Latchup and Total Ionizing Dose Test Results of Commercial Digital to Analog Converters“. In: *2015 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2015.
- [IAA14] F. Irom, S. G. Agarwal und M. Amrbar. „Compendium of Single-Event Latchup and Total Ionizing Dose Test Results of Commercial and Radiation Tolerant Operational Amplifiers“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.
- [IAV17] F. Irom, G. R. Allen und S. Vartanian. „Single-Event Latchup Measurements on COTS Electronic Devices for Use in ISS Payloads“. In: *2017 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2017.
- [IA15b] F. Irom und M. Amrbar. „Heavy Ion Single Event Effects Measurements of 512Mb ISSI SDRAM“. In: *2015 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2015.
- [JAX] J. JAXA. *Database of JAXA Qualified EEE Parts and Materials*. <https://eeepitnl.tksc.jaxa.jp/en/info/history.htm>. Zugriff vom 10. Aug. 2017.
- [Joh13] A. H. Johnston. „Radiation Effects in Optoelectronic Devices“. In: *IEEE Transactions on Nuclear Science* 60.3 (Juni 2013), Seiten 2054–2073.
- [JSR94] A. H. Johnston, G. M. Swift und B. G. Rax. „Total dose effects in conventional bipolar transistors and linear integrated circuits“. In: *IEEE Transactions on Nuclear Science* 41.6 (Dez. 1994), Seiten 2427–2436.
- [Joh00] A. Johnston. „Optoelectronic Devices with Complex Failure Modes“. In: *Nuclear and Space Radiation Effects (NSREC)* (Juli 2000).
- [YiJ+12] Yi-Jun Liu u. a. „An efficient memory controller for 3D heterogeneous integration platform“. In: *Proceedings of Technical Program of 2012 VLSI Design, Automation and Test*. 2012.
- [Jun+16a] M. Jung, D. M. Mathew, C. Weis und N. Wehn. „Invited: Approximate computing with partially unreliable dynamic random access memory — Approximate DRAM“. In: *2016 53rd ACM/EDAC/IEEE Design Automation Conference (DAC)*. Juni 2016.

- [Jun+16b] M. Jung, D. M. Mathew, C. Weis und N. Wehn. „Invited: Approximate computing with partially unreliable dynamic random access memory #x2014; Approximate DRAM“. In: *2016 53rd ACM/EDAC/IEEE Design Automation Conference (DAC)*. Juni 2016.
- [Kam11] K.-D. Kammeyer. *Nachrichtenübertragung*. Herausgegeben von M. Bossert und N. Fliege. 5., durchges. und erg. Aufl. Studium. XVI, 852 S. : Ill., graph. Darst. Wiesbaden: Vieweg + Teubner, 2011.
- [KK12] K.-D. Kammeyer und K. Kroschel. *Digitale Signalverarbeitung: Filterung und Spektralanalyse mit MATLAB®-Übungen : mit 323 Abbildungen und 30 Tabellen*. 8., korrigierte Auflage. Studium. XV, 588 Seiten ; 210 mm x 148 mm : Diagramme. Wiesbaden: Springer Vieweg, 2012.
- [KA17] M. B. Karadeniz und M. Altun. „Sampling based random number generator for stochastic computing“. In: *2017 24th IEEE International Conference on Electronics, Circuits and Systems (ICECS)*. Dez. 2017, Seiten 227–230.
- [Kar+12] G. Karakonstantis, C. Roth, C. Benkeser und A. Burg. „On the exploitation of the inherent error resilience of wireless systems under unreliable silicon“. In: *DAC Design Automation Conference 2012*. Juni 2012, Seiten 510–515.
- [Kar+20] N. Kariya u. a. „8-1 A TCAD Study on Mechanism and Countermeasure for Program Characteristics Degradation of 3D Semicircular Charge Trap Flash Memory“. In: *2020 International Conference on Simulation of Semiconductor Processes and Devices (SISPAD)*. 2020, Seiten 161–164.
- [KH04] T. Karnik und P. Hazucha. „Characterization of soft errors caused by single event upsets in CMOS processes“. In: *IEEE Transactions on Dependable and Secure Computing* 1.2 (Apr. 2004), Seiten 128–143.
- [Kay07] S. Kayali. *Space Qualification for Semiconductor Devices*. presentation. Jet Propulsion Laboratory California Institute of Technology, Mai 2007.
- [KK11] J. Keane und C. H. Kim. *Transistor Aging*. Apr. 2011. URL: <http://spectrum.ieee.org/semiconductors/processors/transistor-aging/0>.
- [Kea+14] A. Keating u. a. „Simulation of Single Event Effects and Rate Prediction: CODES an ESA Tool“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. IEEE, Juli 2014.
- [KC13] A. Kerber und E. Cartier. *Bias temperature instability for devices and circuits*. Herausgegeben von T. Grasser. Springer Science & Business Media, 2013.
- [Kes08] W. Kester. *Understand SINAD, ENOB, SNR, THD, THD + N, and SFDR so You Don't Get Lost in the Noise Floor*. Tutorial. Analog Devices, Okt. 2008.

- [Kha+10a] M. S. Khairy, A. Khajeh, A. M. Eltawil und F. J. Kurdahi. „FFT processing through faulty memories in OFDM based systems“. In: *2010 IEEE Globecom Workshops*. Dez. 2010, Seiten 1946–1951.
- [Kha+14] M. S. Khairy, C. A. Shen, A. M. Eltawil und F. J. Kurdahi. „Algorithms and Architectures of Energy-Efficient Error-Resilient MIMO Detectors for Memory-Dominated Wireless Communication Systems“. In: *IEEE Transactions on Circuits and Systems I: Regular Papers* 61.7 (Juli 2014), Seiten 2159–2171.
- [Kha+10b] A. Khajeh, K. Amiri, M. S. Khairy, A. M. Eltawil und F. J. Kurdahi. „A Unified Hardware and Channel Noise Model for Communication Systems“. In: *2010 IEEE Global Telecommunications Conference GLOBECOM 2010*. Dez. 2010.
- [Kir85] R. Kirschman. „Cold electronics: An Overview“. In: *Cryogenics* (1985), Seiten 115–122.
- [Kle+13] V. B. Kleeberger u. a. „A Cross-Layer Technology-Based Study of How Memory Errors Impact System Resilience“. In: *IEEE Micro* 33.4 (Juli 2013), Seiten 46–55.
- [Kne17] . Knechter (Benutzername). *Glitch - Die Jagd nach dem Glitch oder Warum man besser die Grundregeln für Synchrones Design beachtet*. Feb. 2017. URL: <http://www.mikrocontroller.net/articles/Glitch>.
- [Kog+15] R. Koga, S. Bielat, J. George und S. Davis. „Proton and Heavy Ion Sensitivity of Commercial Reference Voltage and Voltage Regulator Devices“. In: *2015 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2015.
- [Kog+16] R. Koga, J. George, S. Davis, B. Buck, K. Bojanowski und A. Cunningham. „Heavy Ion and Proton Induced Radiation Effects on Commercial Analog Switch Microcircuits“. In: *2016 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2016.
- [Koo+99] H. Koons u. a. *The impact of the Space Environment on Space Systems*. Technischer Bericht. Juli 1999.
- [KH17] K. Kopitzki und P. Herzog. *Einführung in die Festkörperphysik*. 7. Auflage. Lehrbuch. 1 Online-Ressource (XXI, 501 Seiten) : 279 Illustrationen. Berlin: Springer Spektrum, 2017.
- [KT14] K. Kruckmeyer und T. Trinh. „Single Event Effects Characterization of Texas Instruments ADC12D1600CCMLS, 12 Bit, 3.2 GSPS Analog-to-Digital Converter with Static and Dynamic Inputs“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.
- [KV12] J. A. Kumar und S. Vasudevan. „Formal Performance Analysis for Faulty MIMO Hardware“. In: *IEEE Transactions on Very Large Scale Integration (VLSI) Systems* 20.10 (Okt. 2012), Seiten 1914–1918.

- [LaB+14] K. A. LaBel u. a. „Compendium of Single Event Effects, Total Ionizing Dose, and Displacement Damage for Candidate Spacecraft Electronics for NASA“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.
- [LaB18] *Electrical, Electronic and Electromechanical (EEE) Parts in the NEW Space Paradigm: When is Better the Enemy of Good Enough?* SERESSA. Nov. 2018.
- [LS17] K. A. LaBel und M. J. Sampson. *NASA Electronic Parts and Packaging (NEPP) Program - Technology*. presentation. NASA Electronics Parts and Packaging (NEPP) Electronics Technology Workshop (ETW), Juni 2017.
- [Laf15] D. Lafourcade. *Conduct of Flight Tests and On-Board Computing for the A380*. Juni 2015. URL: <http://ftp.rta.nato.int/public/FullText/RT0/MP/RT0-MP-SCI-162//MP-SCI-162-10.pdf>.
- [Lai+18] S. T. Lai, K. Cahoy, W. Lohmeyer, A. Carlton, R. Aniceto und J. Minow. „Chapter 16 - Deep Dielectric Charging and Spacecraft Anomalies“. In: *Extreme Events in Geospace*. Herausgegeben von N. Buzulukova. Elsevier, 2018, Seiten 419–432.
- [LSW16] D. S. Lee, G. Swift und M. Wirthlin. „An Analysis of High-Current Events Observed on Xilinx 7-Series and Ultrascale Field-Programmable Gate Arrays“. In: *2016 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2016.
- [Lee+14] D. S. Lee, M. Wirthlin, G. Swift und A. C. Le. „Single-Event Characterization of the 28 nm Xilinx Kintex-7 Field-Programmable Gate Array under Heavy Ion Irradiation“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.
- [Lee+15] D. S. Lee u. a. „Single-Event Characterization of the 20 nm Xilinx Kintex UltraScale Field-Programmable Gate Array under Heavy Ion Irradiation“. In: *2015 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2015.
- [Lee+17] H. Lee, A. Lee, F. Ebrahimi, P. K. Amiri und K. L. Wang. „Analog to Stochastic Bit Stream Converter Utilizing Voltage-Assisted Spin Hall Effect“. In: *IEEE Electron Device Letters* PP.99 (2017).
- [LAC18] V. T. Lee, A. Alaghi und L. Ceze. „Correlation manipulating circuits for stochastic computing“. In: *2018 Design, Automation Test in Europe Conference Exhibition (DATE)*. März 2018, Seiten 1417–1422.
- [Lee+10] L. Leem, H. Cho, J. Bau, Q. A. Jacobson und S. Mitra. „ERSA: Error Resilient System Architecture for probabilistic applications“. In: *2010 Design, Automation Test in Europe Conference Exhibition (DATE 2010)*. März 2010, Seiten 1560–1565.

- [Ler99] J.-L. Leray. „Total dose effects: Modeling for Present and Future“. In: *IEEE NSREC Short Course*. Band 23. 3. 1999, Seiten 225–231.
- [LQL12] P. Li, W. Qian und D. J. Lilja. „A stochastic reconfigurable architecture for fault-tolerant computation with sequential logic“. In: *2012 IEEE 30th International Conference on Computer Design (ICCD)*. Sep. 2012, Seiten 303–308.
- [Lid+14] A. Lidow, A. Nakata, M. Rearwin, J. Strydom und A. M. Zafrani. „Single-Event and Radiation Effect on Enhancement Mode Gallium Nitride FETs“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.
- [LB17] J. Lienig und H. Brümmer. *Fundamentals of Electronic Systems Design*. SpringerLink, Bücher. Online-Ressource (XIII, 241 p. 149 illus., 114 illus. in color, online resource). Cham: Springer, 2017.
- [Lim+14] L. Lima Pilla u. a. „Software-Based Hardening Strategies for Neutron Sensitive FFT Algorithms on GPUs“. In: *IEEE Transactions on Nuclear Science* 61.4 (Aug. 2014), Seiten 1874–1880.
- [LC04] S. Lin und D. J. Costello. *Error Control Coding: Fundamentals and Applications*. Band 2. Information Theory. Upper Saddle River, N.J. : Pearson-Prentice Hall, 2004.
- [LH20] S. Liu und J. Han. „Dynamic Stochastic Computing for Digital Signal Processing Applications“. In: *Proceedings of the 23rd Conference on Design, Automation and Test in Europe. DATE '20*. Grenoble, France: EDA Consortium, 2020, Seiten 604–609.
- [Liu01] W. Liu. *Mosfet models for spice simulation, including BSIM3v3 and BSIM4*. Jan. 2001.
- [LP16] Y. Liu und K. K. Parhi. „Architectures for Recursive Digital Filters Using Stochastic Computing“. In: *IEEE Transactions on Signal Processing* 64.14 (Juli 2016), Seiten 3705–3718.
- [LZ15] Z. Lu und W. Zhou. „Analysis of Single Event Effect on SRAM Based on TCAD Simulation“. In: *2015 8th International Symposium on Computational Intelligence and Design (ISCID)*. Band 1. Dez. 2015, Seiten 588–591.
- [Lun18] *COTS in Space: Experience and lessons learned at ESA*. SERESSA. ESA. Noordwijk (NL), Nov. 2018.
- [Mac+99] D. M. MacQueen, D. M. Gingrich, N. J. Buchanan und P. W. Green. „Total ionizing dose effects in a SRAM-based FPGA“. In: *1999 IEEE Radiation Effects Data Workshop. Workshop Record. Held in conjunction with IEEE Nuclear and Space Radiation Effects Conference (Cat. No.99TH8463)*. 1999, Seiten 24–29.

- [Mah+15] J. A. Maharrey u. a. „Heavy-Ion Induced SETs in 32nm SOI Inverter Chains“. In: *2015 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2015.
- [Mai+15] P. Maillard, M. Hart, J. Barton, P. Jain und J. Karp. „Impact of Temperature and Vcc Variation on 20nm Kintex UltraScale FPGAs Neutron Soft Error Rate“. In: *2015 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2015.
- [Mai+16] P. Maillard u. a. „Single-Event Upsets Characterization amp; Evaluation of Xilinx UltraScale #8482; Soft Error Mitigation (SEM IP) Tool“. In: *2016 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2016.
- [MG13] E. Maricau und G. Gielen. *Analog IC Reliability in Nanometer CMOS*. Springer Science & Business Media, 2013.
- [Mas93] L. Massengill. „SEU modeling and prediction techniques“. In: *IEEE NSREC Short Course*. Band 3. 1993.
- [MHW] B. McGuigan, R. Hawk und O. Wallace. *What Is the Temperature in Space*. <http://www.wisegeek.org/what-is-the-temperature-in-space.htm>. Zugriff vom 15. Aug. 2017.
- [MO87] F. McLean und T. Oldham. „Basic Mechanisms of Radiation Effects in Electronic Materials and Devices“. In: *Basic Mechanisms of Radiation Effects in Electronic Materials and Devices*. Harry Diamond Laboratory: Tech. Rep. HDL-TR-2129, 1987.
- [McM+18] *Fundamentals of the Pulsed-Laser Technique for Single-Event Effects Testing*. SERESSA. Noordwijk (NL), Nov. 2018.
- [McP10] J. W. McPherson. *Reliability physics and engineering*. Springer, 2010.
- [Med+14] N. H. Medina u. a. „First Successful SEE Measurements with Heavy Ions in Brazil“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.
- [MCK17] I. Mezzah, H. Chemali und O. Kermia. „Emulation-based fault analysis on {RFID} tags for robustness and security evaluation“. In: *Microelectronics Reliability* 69 (2017), Seiten 115–125.
- [Mic+14] N. Michailow u. a. „Generalized Frequency Division Multiplexing for 5th Generation Cellular Networks“. In: *IEEE Transactions on Communications* 62.9 (Sep. 2014), Seiten 3045–3061.
- [MB00] H. Minn und V. K. Bhargava. „A simple and efficient timing offset estimation for OFDM systems“. In: *VTC2000-Spring. 2000 IEEE 51st Vehicular Technology Conference Proceedings (Cat. No.00CH37026)*. Band 1. Mai 2000, Seiten 51–55.

- [Moh18] *Accurate Abstraction and High Level Modeling and Validation of SEEs in Electronic Systems*. SERESSA. Nov. 2018.
- [MG00] O. Montenbruck und E. Gill. *Satellite Orbits*. 1. Springer Berlin Heidelberg, 2000, Seite 371.
- [Mu+15] J. Mu u. a. „The impact of faulty memory bit cells on the decoding of spatially-coupled LDPC codes“. In: *2015 49th Asilomar Conference on Signals, Systems and Computers*. Nov. 2015, Seiten 1627–1631.
- [Muk+17] C. Mukherjee u. a. „Reliability-Aware Circuit Design Methodology for Beyond-5G Communication Systems“. In: *IEEE Transactions on Device and Materials Reliability* PP (Mai 2017).
- [MQF91] J. M. Mulder, N. T. Quach und M. J. Flynn. „An area model for on-chip memories and its application“. In: *IEEE Journal of Solid-State Circuits* 26.2 (1991), Seiten 98–106.
- [Mut16] L. Mutuel. *Single Event Effects Mitigation Techniques Report*. Technischer Bericht. Feb. 2016.
- [NASa] E. NASA. *NASA Parts Selection List*. https://nepp.nasa.gov/nps1/nps1_toc.htm. Zugriff vom 10. Aug. 2017.
- [NASb] W. NASA. *Electronic Radiation Characterization Project (ERC)*. <https://nepp.nasa.gov/index.cfm/319>. Zugriff vom 11. Aug. 2017.
- [NASc] W. NASA. *NASA Missions A-Z*. <https://www.nasa.gov/missions>. Zugriff vom 14. Aug. 2017.
- [Net+14] R. Netzer, K. Avery, W. Kemp, A. Vera, B. Zufelt und D. Alexander. „Total Ionizing Dose Effects on Commercial Electronics for Cube Sats in Low Earth Orbits“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.
- [NFK07] A. Neubauer, J. Freudenberger und V. Kühn. *Coding Theory*. Algorithms, Architectures and Applications. Wiley, 2007.
- [NPH17] F. Neugebauer, I. Polian und J. P. Hayes. „Framework for Quantifying and Managing Accuracy in Stochastic Circuit Design“. In: *2017 Design, Automation and Test in Europe (DATE)*. 978-3-9815370-8-6/17: IEEE, März 2017.
- [New+16] M. Newton, H. Wang, L. Chen, D. M. Hiemstra und V. Kirischian. „Laser Single Event Effects Response of Optek and Infineon Hall Effect Sensors“. In: *2016 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2016.
- [Nic99] M. Nicolaidis. „Time redundancy based soft-error tolerance to rescue nanometer technologies“. In: *Proceedings 17th IEEE VLSI Test Symposium (Cat. No. PR00146)*. 1999, Seiten 86–94.

- [NS70] L. Northcliffe und R. Schilling. „Range and stopping-power tables for heavy ions“. In: *Atomic Data and Nuclear Data Tables* 7.3 (1970), Seiten 233–463.
- [Nov+10] C. Novak, C. Studer, A. Burg und G. Matz. „The effect of unreliable LLR storage on the performance of MIMO-BICM“. In: *2010 Conference Record of the Forty Fourth Asilomar Conference on Signals, Systems and Computers*. Nov. 2010, Seiten 736–740.
- [NPC14] A. A. Novikov, A. A. Pechenkin und A. I. Chumakov. „The Behavior of SEE Sensitivity at Various TID Levels“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.
- [OBr+16] M. V. O’Bryan u. a. „Compendium of Single Event Effect Results from NASA Goddard Space Flight Center“. In: *2016 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2016.
- [OM03] T. Oldham und F. McLean. „Total ionizing dose effects in MOS Oxides and Devices“. In: *IEEE Transactions on Nuclear Science* 50.3 (Juni 2003), Seiten 483–499.
- [Old11] T. R. Oldham. „Basic Mechanisms of TID and DDD Response in MOS and Bipolar Microelectronics“. In: *NSREC Short Course* (2011).
- [Oli+16] D. Oliveira u. a. „Input Size Effects on the Radiation-Sensitivity of Modern Parallel Processors“. In: *2016 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2016.
- [Ose+14] P. Oser u. a. „Compendium of Radiation-Induced Effects for Candidate Particle Accelerator Electronics“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.
- [PL14] K. K. Parhi und Y. Liu. „Architectures for IIR digital filters using stochastic computing“. In: *2014 IEEE International Symposium on Circuits and Systems (ISCAS)*. Juni 2014, Seiten 373–376.
- [Par+02] B. Park, H. Cheon, C. Kang und D. Hong. „A novel timing estimation method for OFDM systems“. In: *Global Telecommunications Conference, 2002. GLOBECOM ’02. IEEE*. Band 1. Nov. 2002, Seiten 269–272.
- [PHE08] R. Patterson, A. Hammoud und M. Elbuluk. „Electronic Components for Use in Extreme Temperature Aerospace Applications“. In: *12th International Components for Military and Space Electronics Conference* (Jan. 2008).
- [Pig18] *System Hardening and Real Space Applications*. SERESSA. Nov. 2018.
- [PMA18] *COTS in Space: Constraints, Limitations and Disruptive Capability*. SERESSA. CNES. Noordwijk (NL), Nov. 2018.
- [Poi18] *Total Ionizing Dose (TID) and TNID Total Non Ionizing Dose (TNID) Effects in Electronic parts*. SERESSA. Nov. 2018.

- [Poi+03] C. Poivey, S. Buchner, J. Howard und K. LaBel. *Testing Guidelines for Single Event Transient (SET) Testing of Linear Devices*. NASA. NASA Electronics Parts, Packaging (NEPP) Program, Electronics Radiation Characterization (ERC) Project; und Defense Threat Reduction Agency (DTRA), Juni 2003.
- [PH09] C. Poivey und G. Hopkinson. *Displacement Damage Mechanism and Effects*. presentation. Juni 2009.
- [Poi09] M. Poizat. *Total Ionizing Dose - Mechanisms and Effects*. presentation. Juni 2009.
- [PC89] W. Price und J. Coss. „Single event phenomena: A summary“. In: *Nuclear Instruments and Methods in Physics Research Section B: Beam Interactions with Materials and Atoms* 40-41 (1989), Seiten 1306–1309.
- [PS08] J. G. Proakis und M. Salehi. *Digital communications*. 5. ed., international ed. McGraw-Hill higher education. XVIII, 1150 S. : graph. Darst. Boston, [Mass.] [u.a.]: McGraw-Hill, 2008.
- [Qia+11] W. Qian, X. Li, M. D. Riedel, K. Bazargan und D. J. Lilja. „An Architecture for Fault-Tolerant Computation with Stochastic Logic“. In: *IEEE Transactions on Computers* 60.1 (Jan. 2011), Seiten 93–105.
- [Qua+06] B. Quaghebeur, D. Heynderickx, J. Wera, H. D. Witte, H. Evans und E. Daly. *ESA’s Space Environment Information System*. presentation. aeronomie.be: BIRA + ESA/ESTEC, Nov. 2006.
- [Qui+14] H. Quinn, T. Fairbanks, J. L. Tripp, G. Duran und B. Lopez. „Single-Event Effects in Low-Cost, Low-Power Microprocessors“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.
- [Qui18] *Microprocessor Testing - Characterization Testing*. SERESSA. Los Alamos Nat. Lab. Noordwijk (NL), Nov. 2018.
- [Qui+15] R. C. Quinn u. a. „Heavy Ion SEU Test Data for 32nm SOI Flip-Flops“. In: *2015 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2015.
- [RG12] D. G. Raheja und L. J. Gullo. *Design for reliability*. John Wiley & Sons, 2012.
- [RVV18] *Multi and Many-core processors: Fault tolerance and radiation tests*. SERESSA. ESPE. Noordwijk (NL), Nov. 2018.
- [Ras+14] K. Rashed, R. Wilkins, A. Akturk, R. C. Dwivedi und B. B. Gersey. „Terrestrial Neutron Induced Failure in Silicon Carbide Power MOSFETs“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.

- [Red+17] B. D. Reddell u. a. „Compendium of Single Event Effects Test Results for Commercial-Off-The-Shelf and Standard Electronics for Low Earth Orbit and Deep Space Applications“. In: *2017 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2017.
- [Rei09] M. Reich. *Auf der Jagt im Untergrund*. 1. Aufl. Add-books, 2009.
- [Rez+15] N. Rezzak, D. Dsilva, J. J. Wang und N. Jat. „SET and SEFI Characterization of the 65 nm SmartFusion2 Flash-Based FPGA under Heavy Ion Irradiation“. In: *2015 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2015.
- [Rez+14] N. Rezzak, J. J. Wang, C. K. Huang, V. Nguyen und G. Bakker. „Total Ionizing Dose Characterization of 65 nm Flash-Based FPGA“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.
- [RM18] N. Rohbani und S. G. Miremadi. „A Low-Overhead Integrated Aging and SEU Sensor“. In: *IEEE Transactions on Device and Materials Reliability* PP.99 (2018).
- [Roj+14] L. G. Rojas, T. Clatworthy, M. Skipper, M. Chang, N. Nelms und A. P. Albinana. „Radiation Effects in Thermal Image Sensors for Earth Observation Missions“. In: *2014 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2014.
- [RP15] J. Rust und S. Paul. „Design method for multiplier-less two-variable numeric function approximation“. In: *2015 Design, Automation Test in Europe Conference Exhibition (DATE)*. März 2015, Seiten 948–953.
- [RWP12] J. Rust, T. Wiegand und S. Paul. „Design and implementation of a low complexity NCO based CFO compensation unit“. In: *2012 Proceedings of the 20th European Signal Processing Conference (EUSIPCO)*. Aug. 2012, Seiten 116–120.
- [SGR18] M. A. Sabet, B. Ghavami und M. Raji. „GPU-Accelerated Soft Error Rate Analysis of Large-scale Integrated Circuits“. In: *IEEE Design Test* (2018).
- [SAS13] G. Saxena, R. Agrawal und S. Sharma. „Single Event Upset (SEU) in SRAM“. In: *International Journal of Engineering Research and Applications (IJERA)* 3.4 (Aug. 2013), Seiten 2171–2175.
- [Sch+16] P. Schläfer u. a. „Error resilience and energy efficiency: An LDPC decoder design study“. In: *2016 Design, Automation Test in Europe Conference Exhibition (DATE)*. März 2016, Seiten 588–593.
- [Sch14] M. Schlobach. *Geothermischer Temperaturverlauf*. März 2014. URL: <https://www.haustechnikverstehen.de/geothermischer-temperaturverlauf>.

- [SC97] T. M. Schmidl und D. C. Cox. „Robust frequency and timing synchronization for OFDM“. In: *IEEE Transactions on Communications* 45.12 (Dez. 1997), Seiten 1613–1621.
- [SBW17] A. Schöll, C. Braun und H. Wunderlich. „Energy-efficient and error-resilient iterative solvers for approximate computing“. In: *2017 IEEE 23rd International Symposium on On-Line Testing and Robust System Design (IOLTS)*. 2017, Seiten 237–239.
- [Sch07] D. K. Schroder. „Negative bias temperature instability: What do we understand?“ In: *Microelectronics Reliability* 47.6 (2007). Modelling the Negative Bias Temperature Instability, Seiten 841–852.
- [Sch+84] J. R. Schwank, P. S. Winokur, P. J. McWhorter, F. W. Sexton, P. V. Dressendorfer und D. C. Turpin. „Physical Mechanisms Contributing to Device 'Rebound'“. In: *IEEE Transactions on Nuclear Science* 31.6 (Dez. 1984), Seiten 1434–1438.
- [Sch94] J. R. Schwank. „Basic Mechanisms of Radiation Effects in the Natural Space Radiation Environment“. In: *31. annual int. Nuclear and Space Radiation Effects Conference* (Juli 1994).
- [SMM13] K. A. Semendjaev, G. Musiol und H. Mühlig. *Taschenbuch der Mathematik*. 9., korrigierte Auflage. XLI, 1231 Seiten : Illustrationen, Diagramme. Haan-Gruiten: Verl. Europa-Lehrmittel, 2013.
- [Sha+91] M. R. Shaneyfelt, D. M. Fleetwood, J. R. Schwank und K. L. Hughes. „Charge yield for cobalt-60 and 10-keV X-ray irradiations of MOS devices“. In: *IEEE Transactions on Nuclear Science*. IEEE Trans. Nuclear Science 38.6 (Dez. 1991), Seiten 1187–1194.
- [She+87] B. J. Sheu, D. L. Scharfetter, P. K. Ko und M. C. Jeng. „BSIM: Berkeley short-channel IGFET model for MOS transistors“. In: *IEEE Journal of Solid-State Circuits* 22.4 (Aug. 1987), Seiten 558–566.
- [Sid+11] S. Sidiroglou-Douskos, S. Misailovic, H. Hoffmann und M. Rinard. „Managing performance vs. accuracy trade-offs with loop perforation“. In: Sep. 2011, Seiten 124–134.
- [Sig14] P. Sigmund. *Particle Penetration and Radiation Effects Volume 2: Penetration of Atomic and Molecular Ions*. Herausgegeben von M. Cardona, K. von Klitzing, R. Merlin und H.-J. Queisser. 1. Auflage. Springer Series in Solid-State Sciences 179. Springer International Publishing, 2014.
- [SR15] E. Simova und P. A. Rochefort. „Ionizing Radiation Effects in Non-Radiation-Tolerant Commercial Video Cameras“. In: *2015 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2015.
- [Spi97] H. Spieler. „Introduction to radiation-resistant semiconductor devices and circuits“. In: *AIP Conference Proceedings* 390.1 (Jan. 1997).

- [SP13] J. R. Srour und J. W. Palko. „Displacement Damage Effects in Irradiated Semiconductor Devices“. In: *IEEE Transactions on Nuclear Science* 60.3 (Juni 2013), Seiten 1740–1766.
- [SMM03] J. Srour, C. J. Marshall und P. W. Marshall. „Review of Displacement Damage Effects in Silicon Devices“. In: *IEEE Transactions on Nuclear Science* 50.3 (Juni 2003), Seiten 653–670.
- [Ste+15] *Herausforderung Weltraum*. Fraunhofer INT, Nov. 2015.
- [Ste18] *SEE effects on VLSI devices (ASIC and FPGA)*. SERESSA. Nov. 2018.
- [Str+09] A. Strong u. a. „Reliability Wearout Mechanisms in Advanced CMOS Technologies“. In: Okt. 2009, Seiten 331–439.
- [Stu09] F. Stuesson. *Total Ionizing Dose (TID) Testing*. presentation. Juni 2009.
- [SPJ94] G. M. Swift, D. J. Padgett und A. H. Johnston. „A new class of single event hard errors [DRAM cells]“. In: *IEEE Transactions on Nuclear Science* 41.6 (Dez. 1994), Seiten 2043–2048.
- [Syn15] I. Synopsys. „Sentry Device User Guide“. In: K-2015.06 (Juni 2015).
- [Sza+15] C. M. Szabo u. a. „Preliminary Radiation Testing of a State-of-the-Art Commercial 14nm CMOS Processor / System-on-a-Chip“. In: *2015 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2015.
- [Tad+17] M. Taddiken, T. Hillebrand, S. Paul und D. Peters-Drolshagen. „Variation- and degradation-aware stochastic behavioral modeling of analog circuit components“. In: *2017 14th International Conference on Synthesis, Modeling, Analysis and Simulation Methods and Applications to Circuit Design (SMACD)*. Juni 2017.
- [TPP18] M. Taddiken, S. Paul und D. Peters-Drolshagen. „ReSeMBleD-Methods for Response Surface Model Behavioral Description“. In: *2018 15th International Conference on Synthesis, Modeling, Analysis and Simulation Methods and Applications to Circuit Design (SMACD)*. Juli 2018, Seiten 157–160.
- [Tam+15] L. A. Tambara u. a. „Heavy Ions Induced Single Event Upsets Testing of the 28 nm Xilinx Zynq-7000 All Programmable SoC“. In: *2015 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2015.
- [Tap18] *SEE Test Methods*. SERESSA. Nov. 2018.
- [TMG08] S. S. Tehrani, S. Mannor und W. J. Gross. „Fully Parallel Stochastic LDPC Decoders“. In: *IEEE Transactions on Signal Processing* 56.11 (Nov. 2008), Seiten 5692–5703.
- [TMG07] S. S. Tehrani, S. Mannor und W. J. Gross. „Survey of Stochastic Computation on Factor Graphs“. In: *37th International Symposium on Multiple-Valued Logic (ISMVL'07)*. Oslo, Norway: IEEE Computer Society, Mai 2007, Seiten 54–54.

- [Thu+16] M. V. Thun, S. Sapp, D. Walz, R. Anderson und T. Farris. „SEL and TID Test Results on a Radiation Hardened Bus Switch Family“. In: *2016 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2016.
- [Tip+15] P. A. Tipler u. a. *Physik für Wissenschaftler und Ingenieure*. 7. deutsche Auflage. Lehrbuch. XXXVI, 1454 Seiten ; 29 cm : Illustrationen, Diagramme. Berlin: Springer Spektrum, 2015.
- [Tit+91] J. L. Titus, G. H. Johnson, R. D. Schrimpf und K. F. Galloway. „Single-event burnout of power bipolar junction transistors“. In: *IEEE Transactions on Nuclear Science* 38.6 (Dez. 1991), Seiten 1315–1322.
- [TWM07] R. J. Tocci, N. S. Widmer und G. L. Moss. *Digital systems : principles and applications*. 10th ed. XXV, 940 S. ; 29 cm. 1 CD-ROM (12 cm) : Ill., zahlr. graph. Darst. Upper Saddle River, NJ [u.a.]: Pearson, Prentice Hall, 2007.
- [Tom+14] V. Tomashevich, C. Gimmler-Dumont, N. Wehn und I. Polian. „Reliability analysis of MIMO channel preprocessing by fault injection“. In: *2014 IEEE International Conference on Wireless for Space and Extreme Environments (WiSEE)*. Okt. 2014.
- [Top+17] A. D. Topper u. a. „Compendium of Current Total Ionizing Dose and Displacement Damage Results from NASA Goddard Space Flight Center and Selected NASA Electronic Parts and Packaging Program“. In: *Nuclear and Space Radiation Effects (NSREC)* (Juli 2017).
- [unk19a] unknown. *Orbits*. esa. Dez. 2019. URL: https://www.esa.int/Applications/Telecommunications_Integrated_Applications/Orbits.
- [unk19b] unknown. *Types of orbits*. esa. Dez. 2019. URL: https://www.esa.int/Enabling_Support/Space_Transportation/Types_of_orbits.
- [Use] W. Users. *Strukturgrösse*. <https://de.wikipedia.org/wiki/Strukturgrösse>. Zugriff vom 31. Jul. 2017.
- [VVH14] H. Vangala, E. Viterbo und Y. Hong. „Permuted successive cancellation decoder for polar codes“. In: *2014 International Symposium on Information Theory and its Applications*. Okt. 2014, Seiten 438–442.
- [Vel18] *Error-rate prediction for programmable circuits: methodology, tools and studied cases*. SERESSA. TIMA Lab. Noordwijk (NL), Nov. 2018.
- [VCS03] A. Vetro, C. Christopoulos und H. Sun. „Video transcoding architectures and techniques: an overview“. In: *IEEE Signal Processing Magazine* 20.2 (März 2003), Seiten 18–29.
- [Vit67] A. J. Viterbi. „Error bounds for convolutional codes and an asymptotically optimum decoding algorithm“. In: *IEEE Transactions on Information Theory* 13.2 (Apr. 1967), Seiten 260–269.

- [Wal97] J. Walker. *Inconstant Moon*. general. Zugriff vom 27.07.2017. Website, Mai 1997.
- [Wal19] K. Wallburg. *AMD Radeon 7: erste 7nm-GPU*. PC Welt. Jan. 2019. URL: <https://www.pcwelt.de/a/amd-radeon-7-erste-7nm-gpu,3463586>.
- [Wan+16] P. X. Wang, C. Sellier, P. Southiratn, D. Nguyen und K. Grurmann. „TID/SEE Tests of the Radiation Hardened DDR2 SDRAM Memory Solution“. In: *2016 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2016.
- [Wan+14] Z. Wang u. a. „Displacement damage effects on CMOS APS image sensors induced by neutron irradiation from a nuclear reactor“. In: *AIP Advances* 4.7 (2014).
- [Wer09] M. Werner. *Information und Codierung: Grundlagen und Anwendungen ; mit 72 Tabellen*. 2., vollstaendig ueberarbeitete und erweiterte Auflage. Informations- und Kommunikationstechnik. Online-Ressource : v.: digital. Wiesbaden: Vieweg+Teubner Verlag / GWV Fachverlage GmbH, Wiesbaden, 2009.
- [Wer12] M. Werner. *Digitale Signalverarbeitung mit MATLAB®: Grundkurs mit 16 ausführlichen Versuchen*. 5., durchgesehene und aktualisierte Auflage. Studium. Online-Ressource : v.: digital. Wiesbaden: Vieweg+Teubner Verlag / Springer Fachmedien Wiesbaden GmbH, Wiesbaden, 2012.
- [WM06] M. Werner und O. Mildenerger. *Nachrichten-Uebertragungstechnik: analoge und digitale Verfahren mit modernen Anwendungen ; mit 40 Tabellen*. 1. Aufl. Studium Technik. IX, 313 S. ; 24 cm : Ill., graph. Darst. Wiesbaden: Vieweg, 2006.
- [WB08] M. White und J. B. Bernstein. *Microelectronics Reliability: Physics-Of-Failure Based Modeling and Lifetime Evaluation*. NASA Electronic Parts and Packaging (NEPP) Program Office of Safety and Mission Assurance. NASA, 2008.
- [WRP12] T. Wiegand, J. Rust und S. Paul. „Reconfigurable architecture of a hybrid synchronisation algorithm for LTE“. In: *2012 IEEE 23rd International Symposium on Personal, Indoor and Mobile Radio Communications - (PIMRC)*. Sep. 2012, Seiten 2291–2296.
- [WZK15] A. Wilson, S. Zarev und M. Kazmier. „Radiation Effects Characterization of a 3.125Gbps 90nm SerDes IP“. In: *2015 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2015.
- [Win15] C. Windeck. *IBM-Entwickler zeigen 7 Nanometer-Chip aus der EUV Produktion*. <https://heise.de/-2747098>. Zugriff vom 31. Jul. 2017. Juli 2015.

- [Wir+11] M. Wirnshofer, L. Heiss, G. Georgakos und D. Schmitt-Landsiedel. „An energy-efficient supply voltage scheme using in-situ Pre-Error detection for on-the-fly voltage adaptation to PVT variations“. In: *2011 International Symposium on Integrated Circuits*. Dez. 2011, Seiten 94–97.
- [Wir+12] M. Wirnshofer, L. Heiss, A. N. Kakade, N. P. Aryan, G. Georgakos und D. Schmitt-Landsiedel. „Adaptive voltage scaling by in-situ delay monitoring for an image processing circuit“. In: *2012 IEEE 15th International Symposium on Design and Diagnostics of Electronic Circuits Systems (DDECS)*. Apr. 2012, Seiten 205–208.
- [Wis15] I. Wissen. *Daisy Chaining*. Apr. 2015. URL: <http://www.itwissen.info/definition/lexikon/Daisy-Chaining-daisy-chaining.html>.
- [Woo+81] S. Wood u. a. „Simulation of Radiation Damage in Solids“. In: *IEEE Transactions on Nuclear Science* 28.6 (Dez. 1981), Seiten 4107–4112.
- [Wro18] *Radiations in atmosphere and their effects on electronic devices*. SERESSA. Montpellier University. Noordwijk (NL), Nov. 2018.
- [Wu+11] M. Wu, W. Xue, D. Wübben, A. Dekorsy und S. Paul. „Energy-aware design of inter-relay cooperation for distributed relaying networks“. In: *2011 8th International Symposium on Wireless Communication Systems*. Nov. 2011, Seiten 864–868.
- [WBS16] H. J. Wunderlich, C. Braun und A. Schöll. „Fault tolerance of approximate compute algorithms“. In: *2016 IEEE 34th VLSI Test Symposium (VTS)*. Apr. 2016.
- [Xia+17] J. Xiao, W. Lee, X. Yang, H. Hu und Y. Huang. „A Method of Gate-level Circuit Yield Calculation Based on {PTM}“. In: *Procedia Computer Science* 107 (2017). Advances in Information and Communication Technology: Proceedings of 7th International Congress of Information and Communication Technology (ICICT2017), Seiten 674–684.
- [XP12] W. Xue und S. Paul. „Model for energy optimization of baseband architectures in wireless communications“. In: *2012 International ITG Workshop on Smart Antennas (WSA)*. März 2012, Seiten 269–273.
- [Yat13] R. Yates. *Fixed-Point Arithmetic: An Introduction*. Technischer Bericht. Digital Signal Labs, Jan. 2013.
- [YYC12] J. Yoo, S. Yoo und K. Choi. „Active Memory Processor for Network-on-Chip-Based Architecture“. In: *IEEE Transactions on Computers* 61.5 (2012), Seiten 622–635.
- [YWW16a] B. Yuan, Y. Wang und Z. Wang. „Area-Efficient Scaling-Free DFT/FFT Design Using Stochastic Computing“. In: *IEEE Transactions on Circuits and Systems II: Express Briefs* 63.12 (Dez. 2016), Seiten 1131–1135.

- [YWW16b] B. Yuan, Y. Wang und Z. Wang. „Area-Efficient Error-Resilient Discrete Fourier Transformation Design Using Stochastic Computing“. In: *Proceedings of the 26th Edition on Great Lakes Symposium on VLSI*. GLSVLSI '16. Boston, Massachusetts, USA: ACM, 2016, Seiten 33–38.
- [Zad63] S. Zadoff. „Phase coded communication system“. US3099796A. Juli 1963.
- [Zer+17] M. Zerarka, P. Austin, A. Bensoussan, F. Morancho und A. Durier. „TCAD Simulation of the Single Event Effects in Normally-off GaN Transistors after Heavy Ion Radiation“. In: *IEEE Transactions on Nuclear Science* PP.99 (Juni 2017).
- [Zha+15] Z. Zhang u. a. „Single Event Effects in COTS Ferroelectric RAM Technologies“. In: *2015 IEEE Radiation Effects Data Workshop (REDW)*. Juli 2015.

Bragg Peak

Als *Bragg Peak* wird die Spitze der *Bragg Kurve* bezeichnet, die den Energieverlust eines Strahlungsions bei seinem Weg durch Materie visualisiert. Für die meisten Ionen tritt diese Spitze unmittelbar vor dem Stillstand auf. Dieses Verhalten wurde 1903 von William Henry Bragg entdeckt und nach ihm benannt. [Sig14]

BSIM

BSIM ist die Akürzung für *Berkeley Short-Channel IGFET Model* und bietet ähnlich dem EKV-Modell eine Möglichkeit zur Modellierung von Schaltungsentwürfen bei MOSFET ICs. Die BSIM-Group der Universität von Kalifornien entwickelt diese Modelle weiter. Auf der u.g. Homepage der Gruppe werden Informationen zu den Modellen BSIM-3, BSIM-4, BSIM-6, BSIM-SOI, BSIM-CMG und BSIM-IMG gegeben. [She+87]

<http://www-device.eecs.berkeley.edu/bsim/>

Coulomb Wechselwirkung

Unter der Coulombsche Wechselwirkung wird die elektromagnetische Wechselwirkung von Ladungen (z.B. im Zusammenhang der Ionisation schwerer Ionen oder Protonen) verstanden. Alternativ wird in der Literatur auch der Begriff “Coulomb-Gesetz” verwendet. Grundsätzlich ist dabei zu beachten, dass Ladungen immer als Vielfaches (quantisiert) der Elementarladung e auftreten. [Tip+15]

DDC

Unter *Deep Dielectric Charging* (DDC) versteht man interne Ladungen (*internal charging*), wenn hochenergetische Elektronen und Ionen (mit MeV und höher) in das Abschirmungsmaterial eines Satelliten eindringen (gar durchdringen) und dabei Ladungen auf die Struktur des Satelliten selbst übertragen. Es sammeln sich so intern der Schirmung Ladungen an den Oberflächen von jeglichen leitenden Materialien an, die ihrerseits elektrische Felder innerhalb der Struktur eines Satelliten erzeugen. Diese Sammlungen von Ladungen sind besonders gefährlich, da sie zu einzelnen Überschlügen in Form von Lichtbögen führen können und dabei sensible, elektronische Komponenten beschädigen können. [Lai+18]

Displacement Damage

Der englische Fachterm *Displacement Damage* (DD) kann etwa mit “Verschiebungsschäden” in die deutsche Sprache übersetzt werden. Er bezeichnet nach [NASb] neben der TID und den SEE einen von drei möglichen Effekten (kosmischer) Strahlung.

Zum Verständnis der Wirkungsweise bei Verschiebungsschäden, muss für Halbleiter die kristalline Struktur betrachtet werden. Im Weltraum existieren energetische Teilchen, die selbst durch eine Schirmung hindurch auf eine elektronische Schaltung treffen können. Treffen solche Teilchen auf die Gitterstruktur, können daraus Störungen in dieser entstehen. Für geladene Partikel ist ein ionisierender Energieverlust vorherrschend, der in der Generation von Elektron-Loch-Paaren mündet [Fra; PH09].

Für das be-/getroffene Bauteil liegt durch diese Schädigung eine entsprechende Degradierung der Performanz vor. Es sei darauf hingewiesen, dass die schlussendliche Konzentration der Defekte lediglich von der NIEL abhängt. Das heißt also von der gesamten Energie, die in die Verschiebung übergeht. Das entspricht allerdings nur etwa 0,1% des gesamten Energieverlustes im Material. Die ursprüngliche Energie des auftreffenden Teilchens ist dabei separat zu betrachten.

Für ein tieferes Verständnis und weitere Details sei auf die Literatur verwiesen. [SMM03; SP13; Joh13; Poi18; Joh00; Woo+81; Fra; PH09] bieten einen guten Einstieg.

Doppler-Effekt

Unter dem Begriff des Doppler-Effektes versteht man das Phänomen einer Frequenzänderung einer bewegten Quelle. Beispielsweise nimmt ein ruhender Beobachter die Tonhöhe der Schallwelle einer vorbei fahrenden Sirene unterschiedlich wahr. Der Doppler-Effekt tritt bei allen Wellen auf, sodass er auch bei der mobilen Kommunikation berücksichtigt werden muss, wenn beispielsweise aus einem fahrenden Auto heraus ein Telefongespräch

geführt werden soll.

Ursächlich ist die gegenüber einer stehenden Quelle auftretende Bewegung mit einer bestimmten Geschwindigkeit. Die Ausbreitungsgeschwindigkeit der Welle selbst ist von einer etwaigen Bewegung unabhängig, sodass sich aufgrund der Bewegung einer Quelle die Wellenlänge ändert und je nach Ausbreitungsrichtung unterschiedlich ist. [Tip+15]

EKV MOSFET Model

Das EKV Modell, benannt nach den Initialen der Entwickler C. C. Enz, F. Krummenacher und E. A. Vittoz, ist eine mathematische Beschreibung von einzelnen MOSFETs. Die Intention des Modells ist eine Schaltungssimulation und das Design analoger Schaltungen [EKV95]. Das Modell wurde 1995 veröffentlicht und basiert auf Arbeiten der Entwickler aus den 1980er Jahren [EVK87]. Im Gegensatz zu einfacheren Modellen, wie beispielsweise dem quadratischen Modell, ist das EKV Modell auch dann genau, wenn der MOSFET im *subthreshold region* arbeitet. Beispielsweise also dann, wenn $V_{bulk} = V_{source}$ und $V_{gate-source} < V_{Threshold}$ gilt. Zusätzlich modelliert es viele der speziellen Effekte des submikrometer CMOS IC Designs. [AC05]

Frenkel Paare

Frenkel-Paare entstehen als stabile Defekte bei DD [Poi18]. Frenkel-Paare werden nach dem russischen Physiker Jakow Iljitsch Frenkel auch als Frenkel-Defekte oder -Fehlorderungen bezeichnet. Die grundlegende Arbeit wurde 1926 in [Fre26] veröffentlicht. Darin wird sowohl für feste, als auch flüssige Körper die Wärmebewegung von Atomen untersucht. Berücksichtigt wird die Verschiebung im Zwischengitterraum, sowie der Wiedervereinigung mit leeren Plätzen. Auf diese Weise wird eine Temperaturabhängigkeit der elektrischen Leitfähigkeit für kristalline Körper berechnet und durch Anwendung des Stoke'schen Gesetzes auf die Flüssigkeitsatome der Viskositätskoeffizienten von einfachen Flüssigkeiten übertragen.

Glitch

Unter einem Glitch versteht man die reine Übersetzung nach so etwas wie eine Spannungsspitze. Für logische Schaltungen bedeutet dies eine kurzfristige, temporäre Falschaussage. In der Praxis liegt die Ursache dafür im Wesentlichen bei minimalen Laufzeitunterschieden selbst zwischen Gattern desselben Types. Laufzeitunterschiede können allerdings auch in Signalleitungen auftreten. Diese müssen daher mithilfe der Leitungstheorie simuliert und modelliert werden. Um einen zuverlässigen Wert eines Gatterausganges zu bekommen, muss eine entsprechende Zeit abgewartet werden, bis

alle Glitches beseitigt sind. Dies führt aber gerade bei modernen Prozessoren zu dramatischen Beschränkungen der Taktrate. Durch zusätzliche Komponenten können Glitches vermieden werden, allerdings erhöht sich die Komplexität und Größe einer Schaltung dadurch immens und somit auch die Fertigungskosten. Ein guter Kompromiss wird also angestrebt. [Kne17]

Möchte man die Auswirkungen vermeiden, so liegen in der Literatur Ansätze vor: Nachschaltung von D-Flip-Flops: In synchronen Schaltungsdesigns kann man ausnutzen, dass für D-Flip-Flops erst dann gültige Zustände vorliegen müssen, wenn die Taktflanke die Ausgangswerte in das zusätzliche Flip-Flop übernimmt. In der Zwischenzeit können beliebig viele Glitches auftreten, die durch diesen Ansatz unberücksichtigt bleiben. Der Nachteil dabei ist, dass im Vergleich zu einer rein kombinatorischen Schaltung am Ausgang kein zeitkontinuierliches Signal mehr vorliegt und die kleinste Taktperiode von der Zeiteinheit des D-Flip-Flops abhängt. Ein besserer Ansatz ist eine Optimierung des zugehörige KV-Diagramms als ersten Schritt einer systematischen Vorgehensweise. Durch ein zusätzliches Gatter in einer Logikschaltung können sogenannte Hazards aufgelöst werden. Auf die Logik hat das zusätzliche Gatter keinen Einfluss, da eine Überlappung vorliegt. Dies geht dann allerdings mit einer nicht länger vollständigen statischen Testbarkeit einher.

Man unterscheidet einerseits Funktions- und Strukturglitches sowie andererseits statische und dynamische Glitches. Für den ersten Fall spricht man von Funktions-Hazards, wenn diese durch den gleichzeitigen Wechsel von mehr als einer Variablen entstehen. Eine Gray-Codierung für den Belegungswechsel oder einem RC-Glied am Ausgang kann hier erfolgreich eine Vermeidung vorgenommen werden. Strukturhazards andererseits entstehen bei Schaltungen mit mehr als einer Stufe durch den Wechsel von einem Block im KV-Diagramm. Zur Vermeidung bedient man sich beispielsweise einer Realisierung mit redundanten Primkonjunktionen, die zu Überlappungen im KV-Diagramm führen. Als statisch wird ein Glitch bezeichnet, wenn kein Wechsel im Ausgabewert erfolgt. Springt dieser hingegen nach einem Wechsel auf einen neuen Wert kurz zurück auf den alten Wert, spricht man von einem dynamischen Glitch.

Tritt ein Glitch bei einem Wechsel zu einer 1 (bzw. zu einer 0) auf, spricht man von einem 1-Glitch (0-Glitch). [Kne17]

HCI

Hot Carrier Injection (HCI) ist ein Mechanismus, welcher nachteilige Auswirkungen auf die Zuverlässigkeit von Halbleitern hat. Das Phänomen tritt bei elektronischen Festkörpern, wie beispielsweise MOSFETs, auf. Einzelne Ladungsträger erlangen dabei ausreichende kinetische Energie, um eine quantenmechanische Potentialsperre überwinden zu können.

Heiß bezieht sich dabei nicht auf die Temperatur der Schaltung im Allgemeinen, sondern auf eine effektive Temperatur zur Modellierung der Ladungsträgerdichte. [KK11]

ICI / ISI

Interferenzen können sowohl im Zeitbereich (*InterSymbol Interference* (ISI)) als auch im Frequenzbereich (*InterCarrier Interference* (ICI)) auftreten. Zur Veranschaulichung ist in der folgenden Abbildung das sog. *lattice* (engl. etwa für Gitter/Raster) mit den Ausprägungen eines beispielhaften Filter gezeigt. Für OFDM ist dies ein Rechteckfilter im Zeitbereich, sowie die zugehörige spektrale Korrespondenz (eine Si-Funktion).

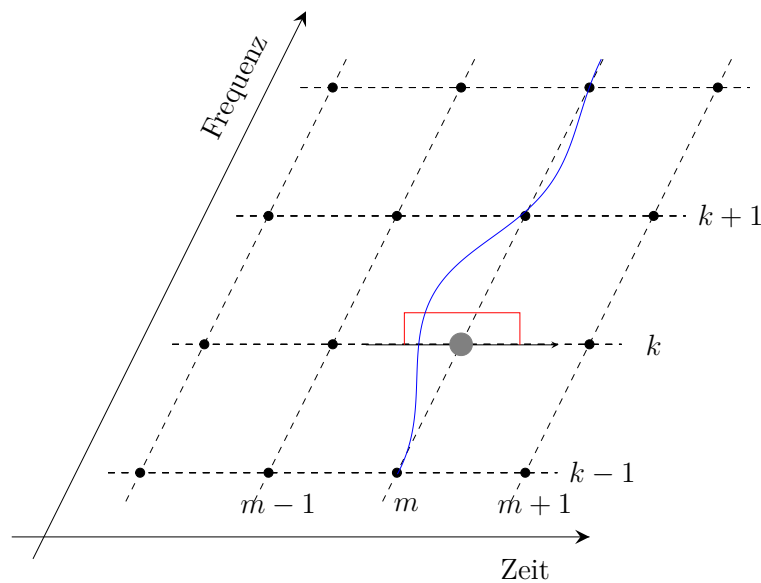


Abbildung 8.1: ISI und ICI im Zeit-/Frequenzraster

Wird an jedem Zeitschritt und auf jedem Subträger ein entsprechendes Datensymbol übertragen, kann es zu Interferenzen in Form von Überlappungen kommen, falls das Raster nicht mit den Ausdehnungen abgestimmt ist. Bei einer Überlappung der Rechteckfunktion im Zeitbereich, spricht man von *InterSymbol Interference* (ISI), während ein Wert ungleich Null in der spektralen Komponente (Übersprechen auf einen anderen Träger) als *InterCarrier Interference* (ICI) bezeichnet wird. Es bedarf also einer Abstimmung der Filter (bzw. ihrer Ausprägungen) und dem *Lattice*. [Kam11]

Korrelation

Eine *Auto Correlation Function* (ACF) wird auch als serielle Korrelation oder Kreuzautokorrelation bezeichnet und berechnet sich aus einem Signal oder einer Funktion, sowie einer verzögerten Version dieses/dieser Signals/Funktion. Würde man nicht das selbe,

aber zeitlich verschobene, Signal verwenden, sondern zwei verschiedene Signale/Funktionen, spricht man von einer Kreuzkorrelation. Der berechnete Ausgang gibt an, wie ähnlich sich die beiden Eingangssignale sind. Weicht dieser Wert signifikant von null ab, spricht man von korrelierten Signalen/Funktionen.

Im Zusammenhang einer (OFDM) Übertragung findet eine ACF beispielsweise in der Synchronisation am Empfänger Anwendung. Die zuvor skizzierte Funktionsweise hilft bei dem Auffinden einer bestimmten Sequenz, die typischerweise den Anfang eines übertragenen Datensatzes markiert.

Alternativ bzw. zusätzlich können sogenannte Pilotsequenzen nach einem bestimmten Prinzip berechnet werden und damit sowohl am Sender, als auch Empfänger unabhängig der eigentlichen Übertragung genau bekannt sein. Unter der Voraussetzung, dass eine solche Sequenz am Sender in den Datensatz eingefügt worden ist, kann diese Stelle am Empfänger wie folgt ermittelt werden. Korreliert man das empfangene Signal (durch etwaige Kanaleinflüsse gegebenenfalls verrauscht und verzerrt) mit den berechneten/gespeicherten Pilotsequenzen, wird die Ähnlichkeit zu den Nutzdaten eher gering ausfallen, jedoch ein Maximum für die Stelle der vom Sender eingefügten Pilotdaten ergeben.

Latch

vgl. *Single Event Latchup* (SEL) auf Seite 190.

Latch Up

vgl. *Single Event Latchup* (SEL) auf Seite 190.

Linear Energy Transfer

Durchdringt ein geladenes Teilchen ein Material und gibt dabei Energie an dieses ab, dann beschreibt der *Linear Energy Transfer* (LET) wieviel Energie pro Wegstrecke abgegeben wird. Als übliche Einheit verwendet man [keV/ μm].

Der LET ist nahe verwandt mit dem Bremsvermögen eines Materials. Der Unterschied besteht darin, dass für das Bremsvermögen der gesamte Energieverlust eines Teilchens, und bei dem LET nur der Teil, der durch Sekundärelektronen an das direkt umgebende Material abgegeben wird zu berücksichtigen ist. Liegen Daten zu Dichte des Materials (z.B. Silizium) und der im Mittel benötigten Energie zur Generation von Elektron-Loch-Paaren vor, so kann zum Beispiel ein LET von 97 MeV/mg/cm^2 in eine Aufladung von $1 \text{ pC}/\mu\text{m}$ umgerechnet werden. [Mas93; DM03]

Multiple Bit/Cell Upset

Ein *Multi-Bit Upset* (MBU) oder auch ein *Multi Cell Upset* (MCU) liegt vor, wenn ein SEU nicht nur eine Speicherzelle, sondern mehrere betrifft. Die Wahrscheinlichkeit, dass ein einzelner Partikel Auswirkungen auf zwei oder mehr Zellen hat steigt, je kleiner die Strukturgröße wird. Für weitere Informationen sei daher auf den Eintrag zu SEU auf Seite 192 verwiesen. [Buc18a; Ste+15]

Moore's Law

Unter dem *Moore's law* versteht man die Prognose eine Verdoppelung der Komplexität integrierter Schaltungen binnen eines Zeitintervalls von etwa einem Jahr zu erzielen. Es geht auf eine Aussage von Gordon Moore im Jahr 1965 zurück. [Ard+10]

MOSFET

Ein *metal-oxide-semiconductor field-effect transistor* kurz MOSFET gehört aufgrund seines isolierten *Gates* zu der IGFET Kategorie, wobei "IG" hier für *Insulated Gate* steht und mit dem Aufbau des MOSFET zusammenhängt. Vor dem Hintergrund des heute verwendeten Polysiliziums kann über den Namen kontrovers diskutiert werden.

Man unterscheidet im Wesentlichen vier verschiedene Typen von MOSFETs und bezieht sich dabei auf die Kombination von zwei Merkmalen: n oder p Kanal, normal leitend/selbstleitend oder normal sperrend/selbstsperrend (engl. *normally on/off*). Für die n-Kanal Variante ist der *Drain*-Strom I_D positiv, respektive bei der p-Kanal Variante negativ. Der selbstleitende n Kanal MOSFET ist für integrierte, digitale Schaltungen von der größten Bedeutung.

Abbildung 8.2 zeigt die unterschiedlichen Schaltungssymbole.

NBTI

Negative Bias Temperature Instability (NBTI) ist eine Schlüsseleigenschaft bei MOSFETs. Es manifestiert sich in einem Anstieg der Schwellspannung sowie folglich einem verminderter *Drain* Strom und der Transferleitfähigkeit. Der Abfall zeigt sich der logarithmischen Abhängigkeit der Zeit. Es zeigt sich sowohl bei p-Kanal als auch bei n-Kanal MOS Anwendungen. Bei Letzteren gerade dann, wenn eine negative Vorspannung am *Gate* vorliegt. [Sch07]

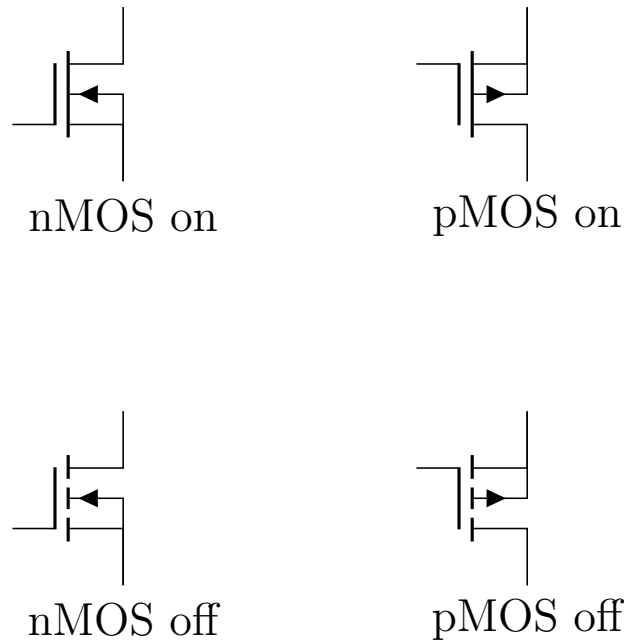


Abbildung 8.2: MOSFET Typen: n/p-Kanal + selbstleitend(on)/-sperrend(off)

Planck'sches Strahlungsgesetz

Das Strahlungsgesetz nach Max Planck besagt, dass jeder Körper Wärmestrahlung in Form elektromagnetischer Wellen in Abhängigkeit seiner, sich vom absoluten Nullpunkt unterscheidenden, Temperatur aussendet. Mit dem „Gesetz zur Strahlung warmer Körper“ kann beispielsweise die auf die Erde einfallende Strahlung der Sonne bestimmt werden, oder eine Abschätzung der Temperatur einer Oberfläche vorgenommen werden. ^{2 3}

Single Event Burnout

Ein *Single Event Burnout* (SEB) beschreibt die Situation, wenn eine dauerhafte Bauteilzerstörung in Folge eines überhöhten Stromes in einem Leistungstransistor vorliegt. Die Anfälligkeit dafür nimmt mit steigender Temperatur ab. Man spricht auch dann von SEBs, wenn diese in Leistungs MOSFETs auftreten, das *Gate* durchbrochen wird (engl. "*gate rupture*"), Bits einfrieren (engl. "*frozen bits*"), sowie bei Rauschen zwischen ladungsgekoppelten Bauteilen. Häufig geht einem SEB ein SEFI voraus, der dann zu einem "*Burnout*" umkategorisiert wird, sofern ein Neustart keine ordnungsgemäße Funktionalität wiederherstellen kann. [Ste+15; Mut16]

²<http://www.schulphysik.de/javascript/math/stefboltz.html>

³<https://www.spektrum.de/lexikon/geowissenschaften/plancksches-strahlungsgesetz/123>

Single Event Disturb

Der transiente, instabile Zustand einer SRAM Zelle kann als Resultat eines *Single Event Disturb* (SED) beschrieben werden. Aus diesem instabilem Zustand kann sich ein stabiler entwickeln und dann als ein SEU kategorisiert werden. Andererseits wird dieser Vorzustand separat betrachtet, da dieser ausreichend lange anhalten kann, um eine Auswirkung auf das Auslesen haben zu können und somit einen weichen, also reversiblen, Fehler zu erzeugen. [Mut16]

Single Event Dielectric Failure/Rupture

Kleine aber permanente Sprünge in dem Strom der Kernversorgung werden als *Single Event Dielectric Rupture* (SEDR) identifiziert. Nach einem Einschlag eines Ions verbleiben einige generierte Löcher im hochohmigen *Gateoxid* und wandern langsam zum Silizium-Oxid-Übergang. Eine Verschiebung der Schwellspannung kann dann zu einigen Picoampere Leckstrom führen, gerade ausreichend für einen harten (dauerhaften) Fehler. Verringert man die Dicke des Oxids, wird die Rate der am Übergang gefangenen Ladungen gesenkt und die Auswirkungen sind weniger häufig. Je nach Quelle wird auch die Bezeichnung SEDR verwendet. Diese wurden von [SPJ94] unter Laborbedingungen erstmalig beschrieben. [SPJ94] verwendet auch den Term *micro damage* und stellt fest, dass diese in CMOS ähnlich zu den in MOSFETs sind. [SPJ94; Mut16; PC89]

Single Event Effect

Der sogenannte Einzelteilcheneffekt (*Single Event Effect* (SEE)) ist neben der Akkumulation von Dosiswirkungen (TID) als zweiter Strahlungseffekt der Ionisation zu sehen. Einzelteilcheneffekte sind transiente Effekte, können aber auch dauerhafte Schäden zur Folge haben; man spricht in diesen Fällen von einem „*Hard Error*“ ansonsten von einem „*Soft Error*“. Grundsätzlich wird durch ein geladenes Teilchen zusätzliche Ladung in ein(e) elektronische(s) Bauteil/Schaltung eingebracht. Ein solcher Partikel generiert eine Ionisationsspur. Die meisten Proton durchdringen ein Bauteil mit nur wenig Auswirkung. Unter dem allgemeinen Oberbegriff SEE verbergen sich eine Vielzahl spezieller Einzeleffekte: *Single Event Upset* (SEU), *Multi-Bit Upset* (MBU)/*Multi Cell Upset* (MCU), *Single Event Functional Interrupt* (SEFI), *Single Event Transient* (SET), *Single Event Latch-up* (SEL), *Single Event Gate Rupture* (SEGR), *Single Event Burnout* (SEB). [Ste+15; SAS13]

Single Event Functional Interrupt

Ein *Single Event Functional Interrupt* (SEFI) ist sehr ähnlich zu einem SEU, allerdings ist hier keine Speicherzelle (wie beim SEU/MBU/MCU) betroffen, sondern ein Bauelement welches für den Fortbestand der Funktionalität einer Schaltung relevant ist. Dies könnte beispielsweise ein Prozessor sein, der temporär seinen Betrieb einstellt. Ist ein solches Verhalten nach einigen Takten oder einem kurzen Trennen der Versorgungsspannung nicht reversibel, liegt eine dauerhafte Schädigung vor und der Effekt wird als *Single Event Burnout* (SEB) kategorisiert. Es liegt ebenfalls eine nahe Verwandtschaft zum *Single Event Latchup* (SEL) vor. [Rez+15; Buc18a]

Single Event Gate Rupture

Wird durch Teilchenbeschuss eine ionisierende Trennung eines Leistungstransistors zwischen dem *Gate*-Oxid und *Drain* erzeugt, spricht man von einem SEGR. In der Konsequenz folgt typischerweise ein erhöhter Leckstrom zwischen *Gate* und *Drain*. Nicht zwingend, aber möglich ist eine permanente Schädigung eines Bauteils. [Mut16; PC89]

Single Event Latchup

Vom englischen *latch* (einrasten, zuschnappen) wird bei Halbleiterbauelementen der Übergang zu einem niederohmigen Zustand bezeichnet, der zu einem Kurzschluss führen kann. Ohne eine Strombegrenzung würde ein erhöhter Stromfluss die direkte Folge sein und schließlich das Bauteil termisch zerstören.

Trifft ein hochenergetisches Ion auf ein Bauteil in CMOS-Technologie kann ein *Latch-Up* ausgelöst werden. Dabei zündet ein parasitärer Thyristor bei einer npnp Struktur. Beispielsweise ergeben sich ungewollte npn und pnp Bipolartransistoren, die gegeneinander verschaltet sind, durch den schichtweisen Aufbau von zwei benachbarten Feldeffekttransistoren bei einem gemeinsamen Substrat. Abbildung 8.3 zeigt die Ausformung des parasitären Thyristors.

Um größere Schäden durch SELs, auch in kommerziellen Bauteilen, zu vermeiden, sind Designregeln aufgestellt worden und zu beachten: Im Designprozess (RHBD) sollte der Widerstand der Wanne/des Substrates gering gehalten werden, um so den notwendigen Strom um ein *Latch-Up* zu triggern zu vergrößern. Zusätzlich den Abstand zwischen der aktiven Region und der Wanne so groß wie möglich auslegen, um so die bipolare Verstärkung zu senken. Auf der Systemebene sollte ein *Latching Current Limiter* (LCL), also eine Strombegrenzerschaltung berücksichtigt werden. Mit SOI können beide Transistoren von einander isoliert werden und so SEL vermieden werden.

[Ste+15] Todo

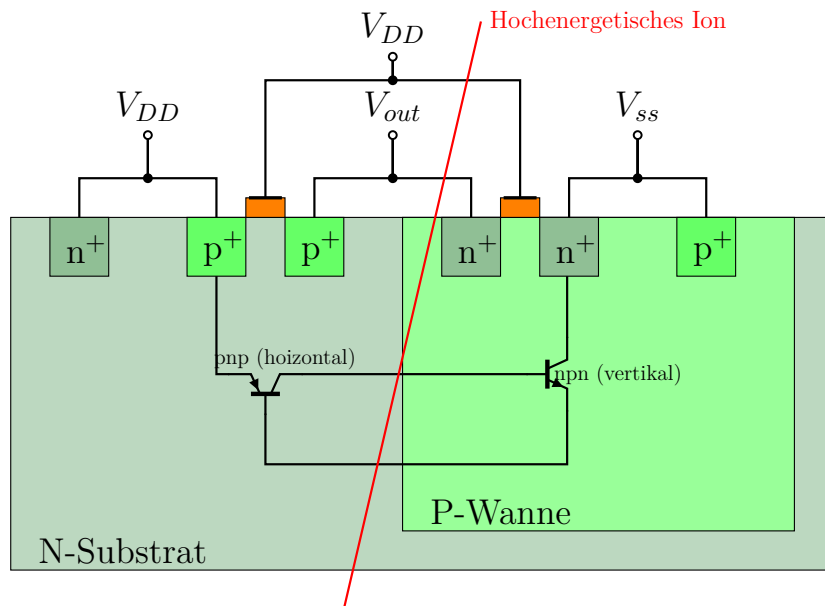


Abbildung 8.3: Veranschaulichung der parasitären Thyristoren [Ste+15]

Single Event Snapback

Single Event Snapback (SESB) alternativ auch *Single Event Snapback* (SES) sind als Unterkategorie der SEL zu sehen. Für das betroffene Bauteil führen Sie zu einem hohen Strombedarf. Trifft ein energiereiches Teilchen in der Nähe des *Drain* ein, wird eine lawinenartige Vervielfachung der Ladungsträger erzeugt. Dadurch wird der betroffene Transistor leitfähig und verbleibt so lange in diesem Zustand, bis die Versorgungsspannung erneuert wird. Durch das Verweilen im leitfähigen Zustand ist eine Verbindung zu einem Latch-Up⁴ Zustand zu sehen. Durch das Umschalten der Versorgung springt der Transistor wieder zurück (engl. *snap-back*). [Mut16]

Single Event Transient

Bei dem *Single Event Transient* (SET) erzeugt ein einzelnes geladenes Partikel (Proton oder schweres Ion) einen transienten Spannungspuls mit bestimmter Amplitude und Dauer, der die Funktionalität analoger und mixed-Signal Bausteine an einem Knoten einer linearen Schaltung korumpieren kann. Alternativ zu SET spricht man auch von einem *Analog Single Event Upset* (ASEU). Aufgrund der zahlreichen Anwendung linearer Bauteile in der Raumfahrt, stellt dieses Phänomen gerade dort ein signifikantes Problem dar. [Ste+15; Poi+03]

⁴s. Glossar S.186

Single Event Upset

Bei einem *Single Event Upset* (SEU) liegt ein SET vor, der in einer Speicherzelle umherwandert und dort vereinfacht gesagt dazu führt, dass der vorhandene Zustand dieser Zelle umgeschaltet wird [Buc18a]. Ist dabei nicht nur eine Speicherzelle betroffen, sondern zwei oder mehr, dann spricht man von einem MBU.

Mögliche Gegenmaßnahmen können beispielsweise durch Hinzufügen einer zusätzlichen Isolatorschicht oberhalb des Substrates (vgl. SOI), oder auch in Form einer drastischen Reduzierung des kritischen Volumens erfolgen. Andererseits erhöhen die zusätzlichen Oxide die TID. Ein eher klassischer Ansatz ist das Einfügen von Widerständen und/oder Kapazitäten in den Rückkoppelzweigen eines SRAMs. Die resultierenden RC-Glieder verzögern die Rückkoppelung, sodass der *Pullup* Transistor genug Zeit hat, um die kollabierte Spannung zu kompensieren (RHBP-SOI/RC).

Desweiteren lässt sich durch Hinzufügen von Redundanz ebenfalls eine Härtung erreichen (RHBD). Beispiele dafür sind z.B. DICE oder TMR. Die EDAC Technik arbeitet wie ein FEC Algorithmus und nutzt zusätzlich hinzugefügte Bits um korrumpierte Bits entdecken und korrigieren zu können. [Ste+15]

Total Ionizing Dose

Die *Total Ionizing Dose* (TID) ist neben der *Displacement Damage* (DD) und den *Single Event Effect* (SEE) eine der drei Einflussgrößen, die Strahlung auf elektronische Bauteile hat [NASb]. Unter Ionisation versteht man allgemein den Prozess, wenn geladene Teilchen (zum Beispiel Elektronen) zu Atomen hinzugefügt, oder von diesen entfernt werden. Im Material gebildete Elektronen-Loch-Paare haben langfristig einen Effekt in dem Oxid. Man spricht hier auch von dem Begriff des *charge trapping*, also eine allmähliche Anhaftung von Ladungen. (Nebenbemerkung: Dies wird beispielsweise bei nicht flüchtigen *Flash*speichern genutzt um eine höhere Speicherdichte zu erreichen, als durch die Speicherung der Ladung zwischen dem Kanal und dem Kontroll-*Gate*.) Als Kurzfassung: In der Konsequenz kumuliert sich dieser Effekt und verändert die elektronischen Eigenschaften der vorliegenden Halbleiterstruktur allmählich. Die Dosis ist stets im Bezug zu dem absorbierenden Material anzugeben (z.B. Si, SiO₂, GaAs).

Im Vorfeld einer Raumfahrtmission stehen daher einige Tests an, um die Performanz der Bauteile in der anvisierten Zielumgebung zu charakterisieren. Im sogenannten *Radiation Verification Test* (RVT) werden zufällige Stichproben (*lot acceptance test*) herangezogen und untersucht. Die TID Degradierung weißt eine enorme Abhängigkeit des zugrundeliegenden Prozesses auf, sowie eine Variabilität der EEE Bauteile über die Zeit. Die Äußerung der Degradierungseffekte ist identisch zu denen, die im Bereich der Alterung durch BTI hervorgerufen werden. [Poi09; Stu09]

Van Allen Gürtel

Die sogenannten Van Allen-*Belts* sind zwei Bereiche besonders hoher Strahlungsintensität bzw. Teilchendichte im Weltall. Sie haben einen etwa sichelförmigen Querschnitt und umschließen die Erde wie zwei Gürtel mit Abständen von etwa 1000-6000 km und zwischen 16.000 bis 58.000 km von der Erdoberfläche. Man spricht daher auch von einem inneren und einem äußeren Gürtel.

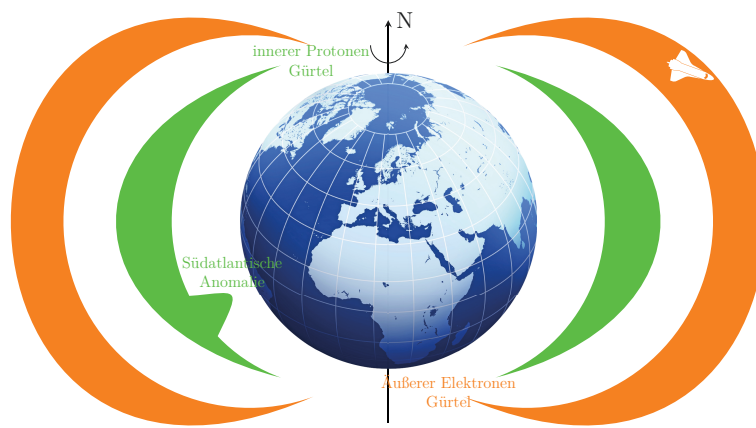


Abbildung 8.4: Veranschaulichung zu Van-Allen Gürteln. Basierend auf [Poi09] ⁵

Strahlung bedeutet immer ein lokal sehr bereitztes Einbringen von zusätzlicher Ladung, durch ionisierte oder geladene Partikel wie Elektronen/Positronen, Protonen, Neutronen, (schwere) Ionen oder auch Gammastrahlen. Die möglichen Struktureffekte und Ionisationsmöglichkeiten können dabei wie in Tabelle 8.1 klassifiziert werden.

Die vorgenannte Ausdehnung der Gürtel ist nicht konstant, wobei der äußere Gürtel deutlich größeren Veränderungen unterliegt. Ein Anschwellen und Schrumpfen ist aber auch für den Inneren Gürtel zu beobachten. Bei einem Anschwellen wird beispielsweise auch die internationale Raumstation ISS sowie viele andere Satelliten der besonders hohen Strahlung ausgesetzt. Etwa 800 für die Gesellschaft wichtige Kommunikations- und Navigationssatelliten liegen und arbeiten dann in diesem Bereich.

Die Feldlinien des magnetischen Feldes der Erde spannen eine Struktur im Raum auf, die die geladenen Teilchen in ihrer Bewegung beschränkt und den sichelförmigen

⁵http://www.frontiertrainings.com/wp-content/uploads/2013/07/BLUE_GLOBE.png

Tabelle 8.1: Arten von Strahlung und ihre Ionisationseffekte [Ste+15]

Name, Symbol	Ionisation	Struktureffekte
Gamma γ	indirekt	selten
Elektron e^- / Positron e^+	direkt	selten
Neutron, n	indirekt	ja
Proton, p	direkt	ja
schwere Ionen	direkt, dicht	ja

Querschnitt den Gürtel begründet. Man spricht in diesem Zusammenhang von der sog. Magnetosphäre. Die Rotationsachse der Gürtel entspricht dabei der magnetischen Achse der Erde (nicht der Rotationsachse der Erde).

Die Entdeckung geht dabei auf James Van Allen zurück, der im Jahr 1958 die ersten Beweise mit einem Strahlungsdetektor während der ersten NASA Mission „Explorer 1“ fand. Die Wissenschaftler waren derart überrascht, dass man zunächst annahm einen russischen nuklearen Raketentest zu dokumentieren.

Das Material innerhalb dieser Gürtel besteht aus geladenen Teilchen und wird daher auch als Plasma bezeichnet. Diese geladenen Partikel sind teils sogar in der Lage, die Chemie bzw. Zusammensetzung der irdischen Atmosphäre zu beeinflussen. So kann es beispielsweise vorkommen, dass bei sog. *intense space weather* die Dichte und Energie der geladenen Partikel zu neuen bzw. erhöhten Gefahren für Astronauten, Raumfahrzeuge, ja sogar terrestrische Technologien werden kann. Einige Partikel bewegen sich mit einer Geschwindigkeit nahe der Lichtgeschwindigkeit.

Die Ausdehnung des **inneren Gürtels** kann sich z.B. im Falle starker solarer Aktivität oder in begrenzten geographischen Regionen wie der südatlantischen Anomalie verändern, sodass im Extremfall die untere Grenze nur noch bei etwa 200 km über der Erdoberfläche liegt. In dem inneren Gürtel liegt eine hohe Konzentration an Elektronen mit einer Energie von einigen 100 keV vor, sowie energetischen Protonen mit Energien größer 100 MeV. Es wird vermutet, dass Protonen mit Energien größer 50 MeV bei niedrigen Höhen das Resultat eines Betazerfalls von Neutronen sind, der von Kollisionen kosmischer Strahlung mit Kernen der oberen Atmosphäre hervorgerufen wird. Als Quelle für Protonen niedriger Energie wird eine Proton Diffusion aufgrund von Änderungen des Magnetfeldes während geomagnetischen Stürmen vermutet.

Innerhalb des **äußeren Gürtels** lässt sich eine Zone mit erhöhter Strahlungsintensität abgrenzen. Diese liegt etwa zwischen 14.500 km und 19.300 km bezogen auf die Erdoberfläche. Die untere Grenze ist durch eine markante Abgrenzung gekennzeichnet.

Den überwiegenden Anteil haben hochenergetische Elektronen mit einer Energie im Bereich von 0,1-10 MeV. Diese werden durch die Magnetosphäre der Erde an ihrem Ort

⁶<https://www.nasa.gov/content/goddard/van-allen-probes-reveal-zebra-stripes-in-space>

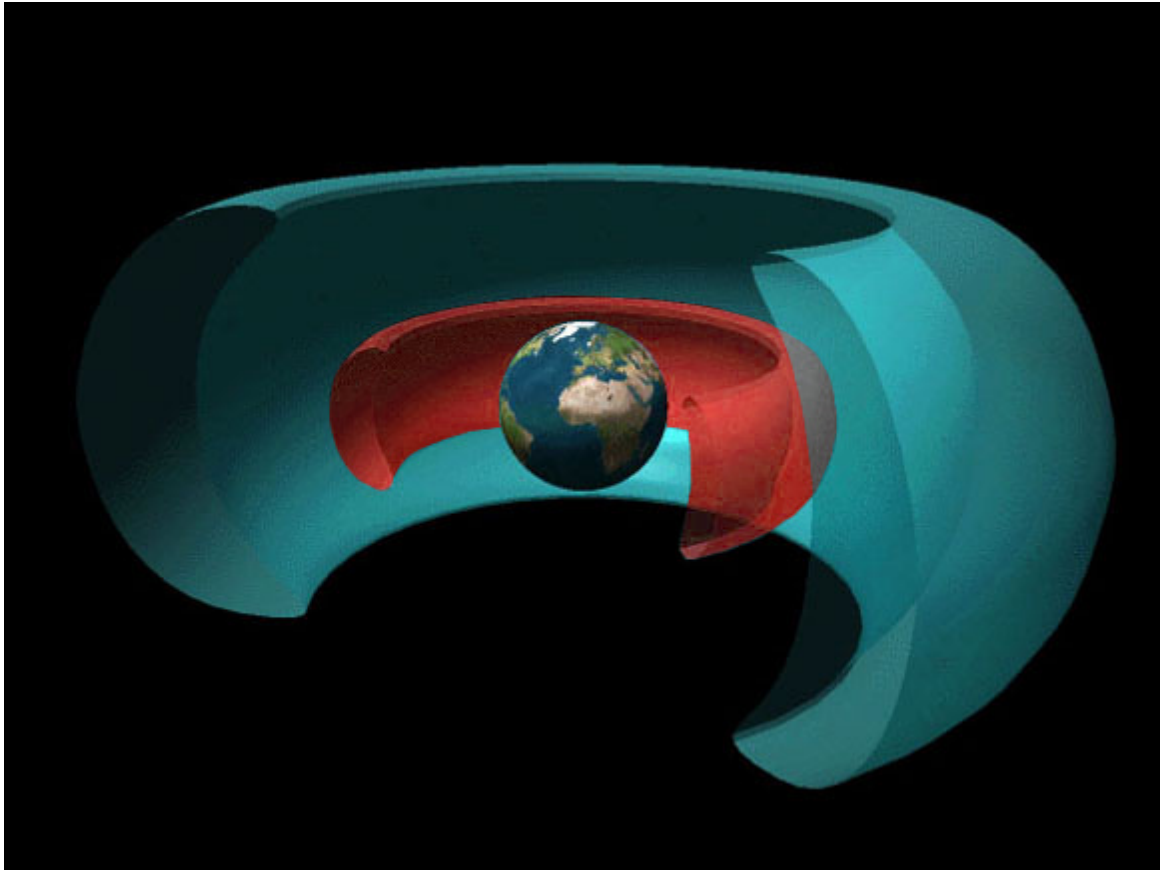


Abbildung 8.5: Van Allen Gürtel im Bezug auf die Erde⁶

gehalten. Der Gürtel wird durch interne radiale Diffusion sowie lokale Beschleunigung aufgrund von Energietransfer von Plasmawellen zu Elektronen generiert. Andererseits reduziert sich die Anzahl der Elektronen ständig aufgrund von Kollisionen mit der Erdatmosphäre, Verluste an die Magnetosphäre, sowie ihrer nach außen gerichteten radialen Diffusion. Im Inneren des Gürtels weisen die Elektronen starke Strömungen auf, während diese zu den Rändern hin sich um den Faktor 1000 reduzieren können. Die Gesamtheit der geladenen Teilchen im äußeren Gürtel ist nicht konstant. Neben den schon genannten Elektronen ist eine Vielzahl an Ionen vertreten. Die Mehrheit davon als Protonen, allerdings sind auch zu einem gewissen Prozentsatz Alphateilchen und Sauerstoffionen (O^+) vertreten. Letztere haben hier eine deutlich höhere Energie als beispielsweise in der Ionosphäre.

Grundsätzlich kann festgehalten werden, dass selbst jüngste Forschungen bislang nicht alle Fragen rund um die Van Allen-Gürtel beantworten konnten. Beispielsweise mit dem *Van Allen Probes*-Projekt wird die Forschung an den Van Allen Gürteln fortgesetzt. Mit den Ergebnissen sollen zukünftige Anwendungen besser geschützt werden können.⁷ Ein

⁷<https://www.nasa.gov/feature/goddard/2017/relativistic-electrons-uncovered-with-nasa-s-van-allen-probes>

Aspekt in diesem Zusammenhang ist sicherlich der im Jahr 2012 temporäre Nachweis eines dritten Gürtels. Dieser wurde durch eine Lücke klar vom bisherigen äußeren Gürtel getrennt. Für etwa einen Monat konnte er messtechnisch nachgewiesen werden, bevor er durch eine starke Sonneneruption wieder aufgelöst worden ist. Es wird vermutet, dass solche Effekte häufiger auftreten.

Zusammenfassend lässt sich formulieren, dass neben energiereichen Elektronen vor allem hochenergetische Protonen sich im inneren Gürtel konzentrieren, während gerade die Elektronen den wesentlichen Bestandteil für den äußeren Gürtel bilden. Die Teilchendichte der Protonen mit einer Energie von mehr als 10 MeV und der Elektronen mit mehr als 0,5 MeV liegt auf der Größenordnung von $10^6/\text{cm}^2 \cdot \text{s}$. Die Ionisations-Strahlenbelastung durch Elektronen auf elektronische Bauteile liegt bei 0,1 bis 1 krad/h (1 bis 10 GY/h), durch Protonen (hinter einer 1 cm Aluminiumschirmung) 1 bis 10 rad/h also um zwei Größenordnungen niedriger. ⁸

Viterbi Algorithmus

Der dynamische Algorithmus verfolgt das Ziel einen bestimmten Pfad unter gegebenen Kriterien in einer Sequenz versteckter Zustände zu finden. Diese Suche erfolgt im Speziellen unter Ausnutzung von Markov Informationen sowie dem versteckten Markov Model.

Jedem Übergang von einem Zustand zu einem Nächsten wird eine Metrik zugewiesen. Die einzelnen Abschnitte dieser Wege sind unabhängig von vorherigen Entscheidungen oder möglichen Pfaden. Somit muss von jedem Zustand aus, nur ein weiterer Weg verfolgt werden. Seine Komplexität lässt sich wie folgt abschätzen:

- Bei M Registern ergeben sich für einen binären Code 2^M Zustände
- Pro Zeitschritt müssen:
 - 2^{M+1} Metrikinkremente berechnet werden
 - 2^{M+1} Teilmetriken aktualisieren und verglichen werden
 - 2^M Wege mit den zugehörigen Teilmetriken gespeichert werden

Insgesamt liegt somit ein exponentielles Wachstum der Komplexität vor.

Anwendung findet der Viterbi Algorithmus unter anderem als effiziente Möglichkeit der Dekodierung einer Faltungscodierung. [WM06]

⁸<http://science.howstuffworks.com/dictionary/astronomy-terms/van-allen-radiation-belts-info.html>